

**Microchip、エンタープライズおよびクラウド インターコネクト向けに
ポート アグリゲーションに対応した
業界初のテラビット級セキュア Ethernet PHY ファミリを発表**

112G PAM4 接続によって 800G ポート向けにルータおよびスイッチシステムの能力を
倍増可能で、暗号化と Class C/D 高精度タイミングを追加する META-DX2+

2022 年 9 月 20 日[NASDAQ: MCHP] – ハイブリッド ワークの普及とネットワークの地理的分布の拡大に起因するネットワーク インフラストラクチャの帯域幅拡大とセキュリティ強化の要求により、ボーダレス ネットワークは見直しを迫られています。650 Group 社によると、AI/ML アプリケーション主導で、400G(ギガビット/秒)と 800G の合計ポート帯域幅は年率 50%超で成長する事が予測されます。この飛躍的な成長は、単なるクラウド データセンターとテレコムサービス プロバイダのスイッチとルータの枠を超えてエンタープライズ Ethernet スwitchングプラットフォームに広がる 112G PAM4 接続への移行を促進しています。Microchip Technology Inc.(日本法人: 東京都港区浜松町、代表: 吉田洋介 以下 Microchip 社)は本日、[META-DX2 Ethernet PHY](#)(物理層)ポートフォリオに META-DX2+ PHY の新ファミリを導入する事で、この市場の変化に対応すると発表しました。これらの製品は、エンタープライズ Ethernet スwitch、セキュリティ電化製品、クラウド インターコネクト ルータ、光伝送システムが 112G PAM4 接続に移行する際に最小フットプリントを維持できるように、ラインレート 1.6T(テラビット/秒)のエンドツーエンド暗号化とポート アグリゲーションを統合した業界初のソリューションです。

「4つの新しい META-DX2+ Ethernet PHY の導入は、弊社の META-DX リタイマおよび PHY ポートフォリオを使った 112G PAM4 接続への業界の移行に対応するという弊社のコミットメントを裏付けるものです。META-DX2L リタイマと併せて、今回、リタイマとギアボックスから先進 PHY 機能までコネクティビティの全ての要求に応えたチップセット一式を提供します」と Microchip 社通信部門担当副社長の Babak Samimi は述べています。「ハードウェアとソフトウェアの両方でフットプリント互換性を確保しており、企業、データセンター、サービス プロバイダのスイッチおよびルータシステム全体のアーキテクチャ設計を、必要な分のみの支払いで先進機能が使えるソフトウェア サブスクリプション モデルによってご利用頂けます。提供する先進機能には、エンドツーエンドセキュリティ、マルチレート ポート アグリゲーション、高精度タイムスタンプ生成が含まれます。」

META-DX2+の構成可能な 1.6T データパス アーキテクチャは、2 倍の総合ギアボックス性能と独自の ShiftIO 機能によって実現されたヒットレス 2:1 保護スイッチ マルチプレックス モードによって、他社製品をしのぎます。柔軟な XpandIO ポート アグリゲーション機能は、低速トラフィックに対応する場合のルータ/スイッチポートの利用効率を最適化します。また本デバイスは、5G と企業の業務に不可欠なサービスに必要な高精度ナノ秒タイムスタンプ生成のための IEEE 1588 Class C/D PTP(高精度時間プロトコル)に対応しています。Microchip 社の

Microchip、ポート アグリゲーションに対応した業界初のテラビット級セキュア Ethernet PHY ファミリを
発表

2-2-2-2

暗号化機能付きフットプリント互換リタイマおよび先進 PHY ポートフォリオを使うと、共通の基板設計と SDK(ソフトウェア開発キット)に基づいて MACsec と IPsec を設計に追加できます。

META-DX2+の差別化機能には以下が含まれます。

- デュアル 800GbE、クワッド 400GbE、16x 100/50/25/10/1GbE MAC/PHY
- パケット プロセッサから暗号化の負荷を取り除く 1.6T MACsec/IPsec エンジン在内蔵しているため、エンドツーエンド セキュリティによってシステムの帯域幅をさらに簡単に拡張可能
- 同じ 1.6T ギャボックスおよびヒットレス 2:1 マルチブレイクス モードの実現にデバイスを 2 つ必要とする競合のソリューションに比べ基板面積を 20%以上節約
- XpandIO により、エンタープライズ プラットフォーム向けに最適化された高速 Ethernet インターフェイス上で低速 Ethernet クライアントのポート アグリゲーションが可能
- ShiftIO 機能と、柔軟な設定が可能な内蔵クロスポイントを組み合わせる事で、外部スイッチ、プロセッサ、光モジュール間の柔軟な接続が可能
- 48 または 32 の LR (Long Reach)対応 112G PAM4 SerDes を備えたデバイス バリエーション(消費電力と性能が最適化されるように設定可能)
- Ethernet、OTN、Fibre Channel、AI/ML アプリケーション向けの独自データレートをサポート

「業界が高集積ルータおよびスイッチ向けに 112G PAM4 シリアル エコシステムへと移行するにつれて、ラインレートでの暗号化とポート容量の有効利用がますます重要になってきました」と 650 Group 社の設立者兼テクノロジー アナリストの Alan Weckel 氏は述べています。「Microchip 社の META-DX2+ファミリは、MACsec および IPsec 暗号化、ポート アグリゲーションによるポート容量の最適化、ルータ/スイッチのシリコンとマルチレート 400G および 800G 光モジュールとの柔軟な接続を実現する上で重要な役割を果たします。」

META-DX2L リタイマと同様、META-DX2+ PHY の新シリーズは、Microchip 社の PolarFire® FPGA、ZL30632 高性能 PLL、オシレータ、電圧レギュレータ、システムとして事前評価されたその他の部品と組み合わせることで、設計から量産までの時間の短縮を可能にします。

開発ツール

Microchip 社の META-DX2 ファミリ用第 2 世代 Ethernet PHY SDK は、フィールドで実証済みの API ライブラリとファームウェアによって開発コストを低減します。本 SDK は、本製品ファミリの全ての META-DX2L および META-DX2+ PHY デバイスをサポートしています。OCP (Open Compute Project) SAI (Switch Abstraction Interface) PHY 拡張に対応する事で、SAI をサポートする幅広い NOS (Network Operating System)において、META-DX2 PHY の NOS に依存しないサポートを可能にしています。

Microchip、ポート アグリゲーションに対応した業界初のテラビット級セキュア Ethernet PHY ファミリを
発表

3-3-3-3

在庫/供給状況

META-DX2+ファミリのサンプル出荷は 2022 年第 4 四半期を予定しています。詳細は Microchip 社または正規代理店にお問い合わせ頂くか [META-DX2+の製品ページ](#)をご覧ください。

ECOC 2022 で META-DX2L Ethernet PHY を展示

2022 年 9 月 18~22 日、スイスのバーゼルで開催される ECOC (European Conference on Optical Communication)の OIF (Optical Internetworking Forum)ブースで、Microchip 社は META-DX2L PHY デバイス(2021 年第 4 四半期にサンプル出荷を開始)を展示します。ぜひご来場ください。Congress Center Basel の 701 ブースで、Microchip 社とその他 OIF 各社は、マルチベンダーによる相互運用性が業界のグローバル ネットワークソリューションをどのように加速化させるかを紹介します。

リソース

高画質の写真は報道関係専用窓口までお問い合わせ頂くか、Flickr でご覧ください。掲載に許可は不要です。

- アプリケーション画像: www.flickr.com/photos/microchiptechnology/52336953308/sizes/l/

Microchip Technology 社について

Microchip Technology 社(以下、Microchip 社)はスマート、コネクテッド、セキュアな組み込み制御ソリューションのトッププロバイダです。使いやすい開発ツールと包括的な製品ポートフォリオにより、リスクを低減する最適な設計を作成し、総システムコストの削減、迅速な商品化を実現できます。Microchip 社は産業、車載、民生、航空宇宙と防衛、通信、コンピューティングの市場で 120,000 社を超えるお客様にソリューションを提供しています。Microchip 社は本社をアリゾナ州チャンドラーに構え、優れた技術サポート、確かな納期、高い品質を提供しています。詳細は Microchip 社ウェブサイト(www.microchip.com)をご覧ください。

###

Note: Microchip 社の名称とロゴ、Microchip ロゴは米国およびその他の国における Microchip Technology Incorporated の登録商標です。その他の商標は各社に帰属します。

詳細については、以下にお問い合わせください。

Daphne Yuen (Microchip 社): (852) 2943 5115

(メール: daphne.yuen@microchip.com)

大川、仙場 (共同 PR): (03) 6260 4863

(メール: mchp-pr@kyodo-pr.co.jp)

報道関係者の方へ: このニュースリリースのメールによる配信については、共同 PR 株式会社 大川もしくは仙場まで電話(03) 6260 4863 またはメール mchp-pr@kyodo-pr.co.jp でお問い合わせください。