

MIC21LV32

36 V 2 相、先進的 COT 降圧型コントローラ、 スタックブルで多相動作に対応

特長

- 入力電圧レンジ：4.5 ~ 36 V
- 最小入力電圧：2 V(外部電源からの $V_{DD} = 5 V$ の場合)
- 可変出力電圧：0.6 ~ 28 V
- 適応型固定オンタイム制御：
 - 高 ΔV 動作
 - Any Capacitor™ で安定動作
- 内部参照電圧：0.6 V(精度 $\pm 1\%$)
- 新しいリップル注入方式でデューティ サイクル 50% 超の動作を実現
- CCM で動作、スタックブルで最大 8 相の多相動作に対応**
- 相間の正確な電流バランシング
- 出力相を正確に 180° シフト
- 各相のスイッチング周波数：100 kHz ~ 1 MHz
- セカンダリ LDO によるシステム効率の向上
- プリバイアス状態の出力への安全起動をサポート
- リモートセンスにより厳密な出力調整を実現
- 負荷過渡応答を向上する、AVP(適応型電圧調整) 対応のドループ機能**
- 高精度イネーブル機能および低スタンバイ電流
- 外部プログラマブルなソフトスタートにより突入電流を低減
- NTC 温度補償または抵抗検出方式によるロスレス $R_{DS(on)}$ 電流検出
- 設定可能な電流制限値と Hiccup モードによる短絡保護
- ヒステリシスを備えたサーマル シャットダウン
- 接合部動作温度レンジ：-40 ~ +125 °C
- 小型 5 × 5 mm 32 ピン VQFN パッケージ

アプリケーション

- 分散型電源システム
- 通信 / ネットワーク インフラストラクチャ
- プリンタ、スキャナ、グラフィック カード、ビデオカード
- FPGA、CPU、メモリ、GPU コア電源

概要

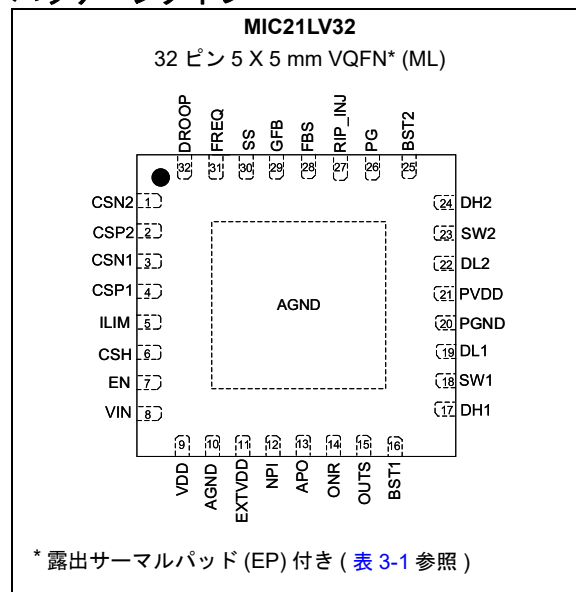
MIC21LV32 は、最大 8 相までのスタックブル機能を備えたユニークな適応型オンタイム制御アーキテクチャを採用したコンスタント オンタイム 2 相同期降圧型コントローラです。MIC21LV32 は、4.5 ~ 36 V の入力電源で動作し、最大 50 A の電流を出力可能です。出力電圧は FBS ピンで最低 0.6 V まで $\pm 1\%$ の精度保証で可変です。本デバイスは、各相 100 kHz ~ 1 MHz のレンジで設定可能なスイッチング周波数で動作します。

Hyper Speed Control® アーキテクチャは中～高負荷状態で超高速の過渡応答をサポートしています。ソフトスタートは外部からもコンデンサでプログラム可能であり、高負荷状態への安全な起動が可能です。MIC21LV32 は、正確な出力電圧制御のためにリモートセンス端子を備えています。

MIC21LV32 は、デバイスを異常条件から保護するための充実した保護機能を備えています。これには適切な動作を保証する低電圧ロックアウト、突入電流を減らすプログラマブルなソフトスタート、「Hiccup」モードを備えた短絡保護、サーマル シャットダウン機能が含まれます。

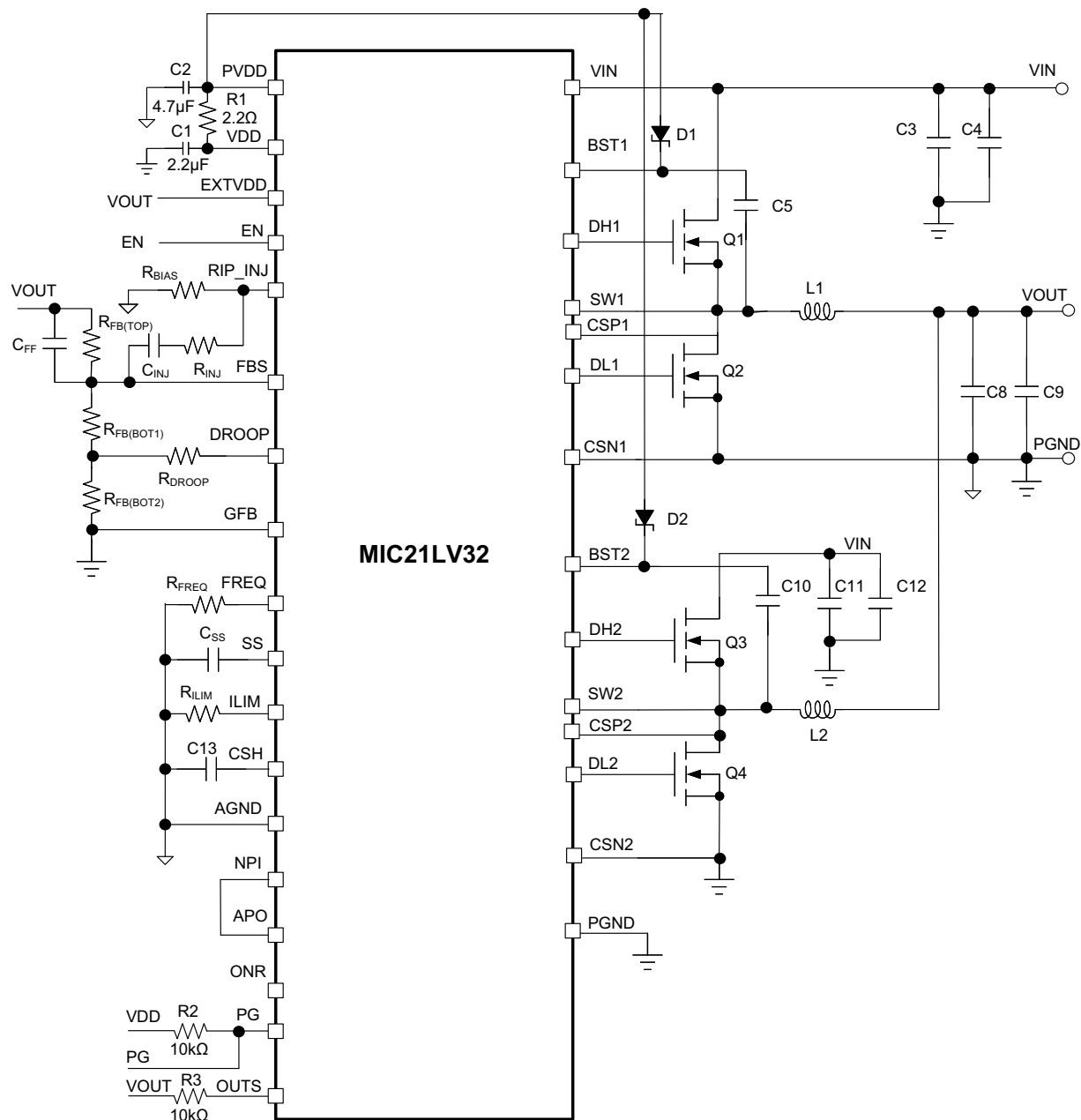
MIC21LV32 は 32 ピン 5 × 5 mm VQFN パッケージ (動作接合部温度 -40 ~ +125 °C) で提供しています。

パッケージタイプ



MIC21LV32

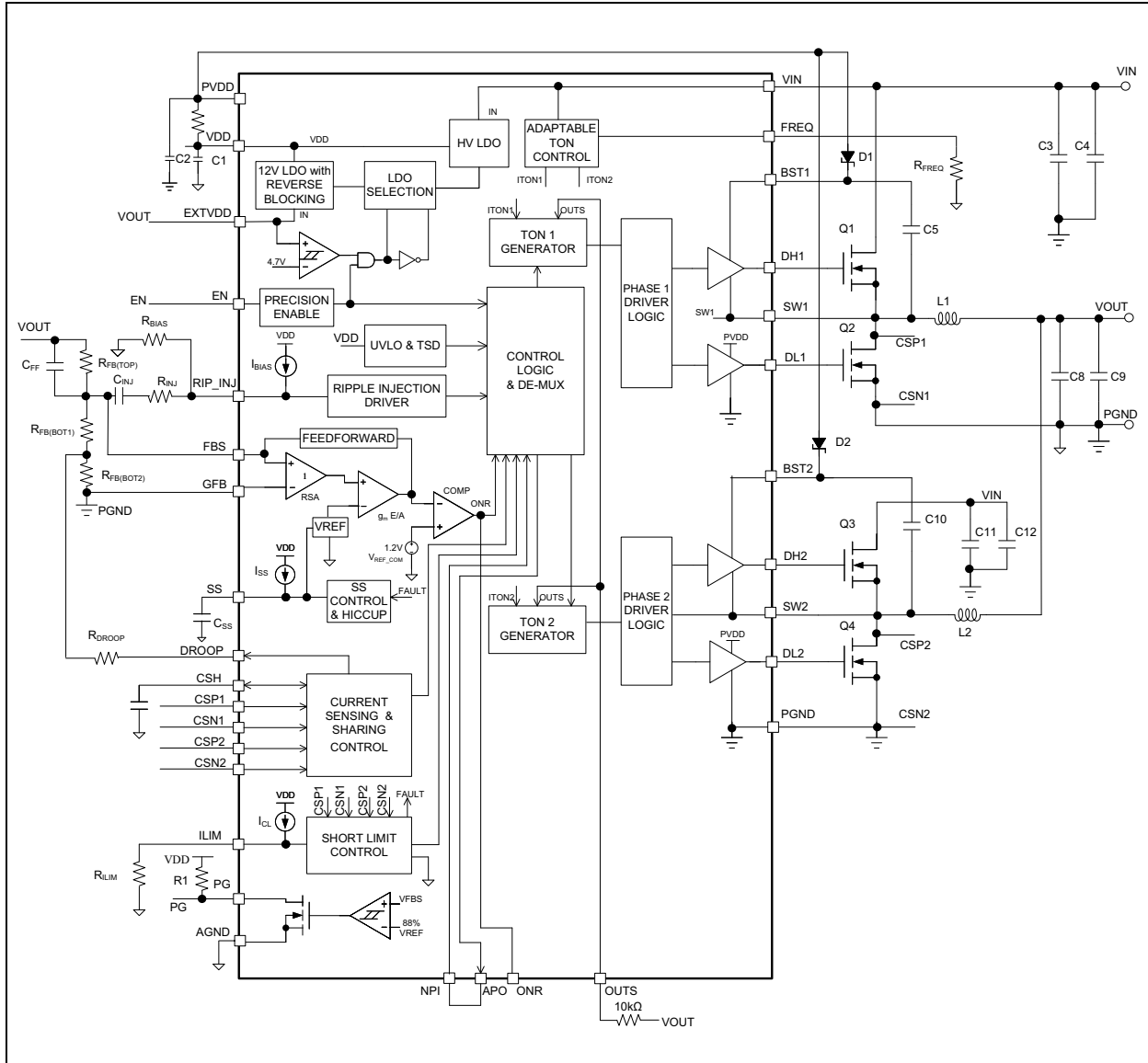
代表的な応用回路



温度補償 ILIM およびドループなしの $R_{DS(on)}$ 電流検出に基づくアプリケーション回路。ILIM 温度補償は NTC 抵抗を使って可能 ([セクション 4.0「機能説明」](#) 参照)。

MIC21LV32

機能ブロック図



1.0 電気的特性

絶対最大定格 †

V_{IN} (PGND 基準)	-0.3 ~ +40 V
V_{DD} 、OUTS (AGND 基準)	-0.3 ~ +6 V
PV_{DD} (PGND 基準)	-0.3 ~ +6 V
EN (AGND 基準)	-0.3 V ~ ($V_{IN} + 0.3$ V)
SW1、SW2、CSP1、CSP2 (PGND 基準)	-0.3 V ~ ($V_{IN} + 0.3$ V)
BST1 から SW1、BST2 から SW2	-0.3 ~ 6 V
DH1 から SW1、DH2 から SW2	-0.3 V ~ ($V_{BSTX} - V_{SWX} + 0.3$ V)
I_{LIM} 、FREQ、SS、RIP_INJ、FBS、DROOP、PG、CSH、NPI、APO、ONR (AGND 基準)	-0.3 V ~ ($V_{DD} + 0.3$ V)
EXTVDD (AGND 基準)	-0.3 ~ +14 V
CSN1、CSN2、GFB、PGND (AGND 基準)	-0.3 ~ +0.3 V
最高接合部温度 (T_J)	+150 °C
保管温度 (T_S)	-65 ~ +150 °C
リード温度 (T_{LEAD})	+300 °C
ESD 耐圧 ⁽¹⁾ (HBM)	2000 V
ESD 耐圧 ⁽¹⁾ (MM)	200 V

動作定格 ‡

電源電圧 (V_{IN})	4.5 ~ 36 V
PV_{DD} 、 V_{DD} ピン電圧	4.5 ~ 5.5 V
OUTS ピン電圧	0.6 ~ 5.5 V
EXTVDD ピン電圧	0 ~ 13 V
SW1、SW2、CSP1、CSP2 ピン電圧	0 V ~ V_{IN}
I_{LIM} 、FREQ、SS、RIP_INJ、FBS、DROOP、PG、CSH、NPI、APO、ONR (AGND 基準)	0 V ~ V_{DD}
DL1、DL2 (AGND 基準)	0 V ~ V_{DD}
DH1 から SW1、DH2 から SW2	0 V ~ V_{DD}
イネーブル入力電圧 (V_{EN})	0 V ~ V_{IN}
接合部温度 ⁽²⁾ (T_J)	-40 ~ +125 °C

† Notice: 「絶対最大定格」を超える条件は、デバイスに恒久的な損傷を生じる可能性があります。これはストレス定格です。本書の動作表に示す条件または上記から外れた条件でのデバイスの運用は想定していません。絶対最大定格条件を超えた状態を継続させるとデバイスの信頼性に影響する可能性があります。

‡ Notice: 動作定格から外れた条件でのデバイスの機能は保証されません。

Note 1: 仕様値はパッケージ製品にのみ適用します。

2: $P_{D(MAX)} = (T_{J(MAX)} - T_A) / \theta_{JA}$ 。ここで θ_{JA} はプリント基板レイアウトによって決まります。

MIC21LV32

電気的特性⁽¹⁾

電気的特性：特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^\circ\text{C}$ での値です。太字の値は $-40\text{ }^\circ\text{C} \leq T_J \leq +125\text{ }^\circ\text{C}$ での値です。

パラメータ	シンボル	Min.	Typ.	Max.	単位	条件
電源入力						
入力電圧レンジ	V_{IN}	4.5	—	36	V	
静止消費電流	I_Q	—	5000	8000	μA	$V_{FBS} = +1.5\text{ V}$ 、 $V_{IN} = 36\text{ V}$
シャットダウン電流	I_{SD}	—	25	50	μA	$V_{IN} = 36\text{ V}$ 、 $V_{EN} = 0\text{ V}$
V_{DD} と EXTVD						
V_{DD} 電圧レンジ	V_{DD}	4.8	5.1	5.4	V	$V_{IN} = 6 \sim 36\text{ V}$ 、 $I_{VDD} = 20\text{ mA}$ (Note 5)
V_{DD} 低電圧ロックアウト上限しきい値	V_{DDUV_R}	3.7	4.2	4.5	V	V_{DD} 立ち上がり
V_{DD} UVLO ヒステリシス	V_{DDUV_HYS}	—	600	—	mV	ヒステリシス
V_{DD} 出力レギュレーション	ΔV_{DD}	—	1	2.5	%	$V_{IN} = 24\text{ V}$ 、 $I_{VDD} = 1 \sim 40\text{ mA}$ (Note 5)
V_{DD} レギュレータ ドロップアウト電圧	V_{DROP_VDD}	—	0.8	1.05	V	$V_{IN} = 5.5\text{ V}$ 、 $I_{VDD} = 25\text{ mA}$
EXTVD 切り換え電圧	V_{SO_EVDD}	4.5	4.7	4.9	V	$V_{IN} = 24\text{ V}$ 、EXTVD 立ち上がり、 $I_{VDD} = 40\text{ mA}$
EXTVD 切り換え電圧ヒステリシス	V_{SO_HYS}	—	250	—	mV	ヒステリシス
EXTVD ドロップアウト電圧	V_{DROP_EVDD}	—	250	—	mV	$V_{EXTVD} = 5\text{ V}$ 、 $I_{VDD} = 40\text{ mA}$
EXTVD リーク電流	I_{LK_EVDD}	—	0.1	—	μA	$V_{EXTVD} = 14\text{ V}$ 、 $V_{EN} = 0\text{ V}$
ソフトスタート						
ソフトスタート電流源	I_{SS}	0.9	1.2	1.7	μA	
DC/DC レギュレータ						
出力電圧可変レンジ	V_{OUT}	0.6	—	28	V	Note 2
参照電圧およびリモートセンス						
参照電圧	V_{FBS_GFB}	0.594	0.6	0.606	V	$-40\text{ }^\circ\text{C} \leq T_J \leq +125\text{ }^\circ\text{C}$ 、 サーボループの EA で計測
FBS バイアス電流	I_{FBS}	—	2	—	nA	$V_{FBS} = +0.6\text{ V}$ (Note 2)
GFB バイアス電流	I_{GFB}	—	12	—	μA	
リモートセンス アンプ ゲイン	G_{RSA}	—	1.00	—	V/V	
イネーブル						
イネーブル上限しきい値電圧	V_{EN_TH}	1.1	1.2	1.35	V	イネーブル立ち上がり
イネーブル ヒステリシス	V_{EN_HYS}	—	65	—	mV	
イネーブル バイアス電流	I_{EN}	—	100	200	nA	$V_{EN} = 12\text{ V}$

Note 1: 仕様値はパッケージ製品にのみ適用します。

2: 設計値および特性評価結果による保証です。量産検査は実施していません。

3: テストモードで計測された値です。

4: 最大デューティ サイクルは 360 ns (typ.) の必須の固定 OFF タイムによって制限されます。

5: 最高接合部温度 $T_J = 125\text{ }^\circ\text{C}$ によって制限されます。

電氣的特性⁽¹⁾ (続き)

電氣的特性：特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^\circ\text{C}$ での値です。太字の値は $-40\text{ }^\circ\text{C} \leq T_J \leq +125\text{ }^\circ\text{C}$ での値です。

パラメータ	シンボル	Min.	Typ.	Max.	単位	条件
ON タイマ						
各相の公称スイッチング周波数	f_{SWNOM_PH}	450	500	550	kHz	$V_{IN} = 12\text{ V}$ 、 $V_{OUTS} = 5\text{ V}$ 、 $R_{FREQ} = 40.2\text{ k}\Omega$
各相の最小スイッチング周波数	f_{SWMIN_PH}	—	100	—	kHz	$V_{IN} = 12\text{ V}$ 、 $V_{OUTS} = 5\text{ V}$ 、 $R_{FREQ} = 200\text{ k}\Omega$
各相の最大スイッチング周波数	f_{SWMAX_PH}	—	800	—	kHz	$V_{IN} = 12\text{ V}$ 、 $V_{OUTS} = 5\text{ V}$ 、 $R_{FREQ} = 25.5\text{ k}\Omega$
最小オンタイム	T_{ONMIN}	—	60	—	ns	アプリケーションで計測 (Note 2)
最小オフタイム	T_{OFFMIN}	—	360	—	ns	$V_{FBS} = 0\text{ V}$
最大デューティ サイクル	D_{MAX}	—	85	—	%	各相の $f_{SW} = 400\text{ kHz}$ (Note 4)
最小デューティ サイクル	D_{MIN}	—	0	—	%	$V_{FBS} = +1\text{ V}$ (Note 2)
電流制限						
ILIM ソース電流	I_{CL}	8.64	9.6	10.56	μA	
ILIM ソース電流温度係数	TC_{ICL}	—	0	—	ppm/ $^\circ\text{C}$	Note 2
各相の公称電流制限しきい値電圧	V_{ILIM_TH}	142	156	174	mV	$R_{ILIM} = 60.4\text{ k}\Omega$ 、
		—	47	—	mV	$R_{ILIM} = 105\text{ k}\Omega$ 、
		—	250	—	mV	$R_{ILIM} = 21\text{ k}\Omega$
負極性電流制限しきい値電圧	V_{ILIM_NTH}	60	75	90	mV	$R_{ILIM} = 60.4\text{ k}\Omega$
電流シェアリング アンプ						
CSH 動作点	V_{CSH_OP}	1.154	1.19	1.226	V	$V_{CSN1} = V_{CSN2} = V_{CSP1} = V_{CSP2} = 0\text{ V}$
電流検出アンプゲイン	G_{CSA}	—	8	—	V/V	V_{CSH} ピンと DROOP ピンに反映される通り
電流検出入力電圧レンジ	V_{CS}	-120	—	+120	mV	$-40\text{ }^\circ\text{C} \leq T_J \leq +125\text{ }^\circ\text{C}$
位相間電流バランス	ΔI_{PH}	—	5	—	%	ボトム側に等価抵抗と等価インダクタンスを使い 下記条件による $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ 、 $V_{IN} = 12\text{ V}$ 、 $V_{CSP1} - V_{CSN1} = -120\text{ mV}$ 、 $V_{CSP2} - V_{CSN2} = -120\text{ mV}$
MIC21LV32 と MIC21LV32 間の電流バランス	ΔI_{PH_DEV}	—	8	—	%	スタック アプリケーションの場合

Note 1: 仕様値はパッケージ製品にのみ適用します。

2: 設計値および特性評価結果による保証です。量産検査は実施していません。

3: テストモードで計測された値です。

4: 最大デューティ サイクルは 360 ns (typ.) の必須の固定 OFF タイムによって制限されます。

5: 最高接合部温度 $T_J = 125\text{ }^\circ\text{C}$ によって制限されます。

MIC21LV32

電氣的特性⁽¹⁾ (続き)

電氣的特性：特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ での値です。太字の値は $-40\text{ }^{\circ}\text{C} \leq T_J \leq +125\text{ }^{\circ}\text{C}$ での値です。

パラメータ	シンボル	Min.	Typ.	Max.	単位	条件
AVP(適応型電圧調整)、すなわち DROOP						
無負荷時の V_{DROOP}	V_{DRP_NLOAD}	—	10	—	mV	$V_{CSP1} - V_{CSN1} = 0\text{ V}$ 、 $V_{CSP2} - V_{CSN2} = 0\text{ V}$ の時の DROOP 電圧を計測
順方向最大負荷電流時の V_{DROOP}	$V_{DRP(PMAX)}$	—	0.96	—	V	$V_{CSP1} - V_{CSN1} = -120\text{ mV}$ 、 $V_{CSP2} - V_{CSN2} = -120\text{ mV}$ の 時に約 1.2 V の DROOP 電圧を 計測
リップル注入						
リップル注入パルス幅	$t_{PW(RI)}$	—	100	120	ns	
リップル注入用端子出力電流	I_{BIAS}	—	4.8	6	μA	$V_{RIPINJ} = 0\text{ V}$ 、 $V_{SS} = 0\text{ V}$ として 電流を計測
注入ドライバ ON 抵抗	$R_{DSON(INJ)}$	—	50	—	Ω	
内部 MOSFET ドライバ						
DHx ON 抵抗、High 状態	R_{ON_DHH}	—	2.5	4.5	Ω	$I_{SOURCE} = 0.1\text{ A}$
DHx ON 抵抗、Low 状態	R_{ON_DHL}	—	1.6	3.2	Ω	$I_{SINK} = 0.1\text{ A}$
DLx ON 抵抗、High 状態	R_{ON_DLH}	—	2.5	4.5	Ω	$I_{SOURCE} = 0.1\text{ A}$
DLx ON 抵抗、Low 状態	R_{ON_DLL}	—	0.8	1.5	Ω	$I_{SINK} = 0.1\text{ A}$
SW、VIN、BST リーク電流						
BST リーク電流	$I_{LEAK(BST)}$	—	—	10	μA	$V_{IN} = 36\text{ V}$
VIN リーク電流	$I_{LEAK(VIN)}$	—	—	50	μA	$V_{IN} = 36\text{ V}$
SW リーク電流	$I_{LEAK(SW)}$	—	—	20	μA	$V_{IN} = 36\text{ V}$
PG(パワーグッド)						
Low から High への PG しきい値	V_{PG_TH}	83	88	93	% V_{OUT}	V_{FBS} 立ち上がり
PG しきい値ヒステリシス	V_{PG_HYS}	—	7	—	% V_{OUT}	V_{FBS} 立ち下がり時に適用
PG 遅延	t_{D_PG}	—	100	—	μs	V_{FBS} 立ち上がり
PG Low 状態電圧	V_{PG_L}	—	70	200	mV	$V_{FBS} < 90\% \times V_{NOM}$ 、 $I_{PG} = 1\text{ mA}$
PG リーク電流	$I_{LEAK(PG)}$	—	—	100	nA	$V_{PG} = 5.5\text{ V}$
スタッキング端子電圧 (APO、NPI、ONR)						
NPI の High レベル入力電圧	$V_{IH(NPI)}$	2.0	—	—	V	電流 = 0.5 mA
NPI の Low レベル入力電圧	$V_{IL(NPI)}$	—	—	0.8	V	電流 = 0.5 mA
APO の High レベル出力電圧	$V_{OH(APO)}$	—	4.7	—	V	電流 = 0.5 mA
APO の Low レベル出力電圧	$V_{OL(APO)}$	—	0.25	—	V	電流 = 0.5 mA
ONR の High レベル出力電圧	$V_{OH(ONR)}$	—	4.5	—	V	電流 = 0.5 mA
ONR の Low レベル出力電圧	$V_{OL(ONR)}$	—	0.25	—	V	電流 = 0.5 mA
リーク電流	I_{LEAK}	—	—	1	μA	$V_{DD} = 5\text{ V}$
ONR 短絡電流	$I_{SHT(ONR)}$	—	5.8	—	mA	

Note 1: 仕様値はパッケージ製品にのみ適用します。

2: 設計値および特性評価結果による保証です。量産検査は実施していません。

3: テストモードで計測された値です。

4: 最大デューティ サイクルは 360 ns (typ.) の必須の固定 OFF タイムによって制限されます。

5: 最高接合部温度 $T_J = 125\text{ }^{\circ}\text{C}$ によって制限されます。

電気的特性⁽¹⁾ (続き)

電気的特性：特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ / 相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ での値です。太字の値は $-40\text{ }^{\circ}\text{C} \leq T_J \leq +125\text{ }^{\circ}\text{C}$ での値です。

パラメータ	シンボル	Min.	Typ.	Max.	単位	条件
サーマル シャットダウン						
サーマル シャットダウンしきい値	T_{SD}	—	160	—	$^{\circ}\text{C}$	T_J 昇温時 (Note 2)
サーマル シャットダウンヒステリシス	T_{SD_HYS}	—	20	—	$^{\circ}\text{C}$	Note 2

Note 1: 仕様値はパッケージ製品にのみ適用します。

- 2: 設計値および特性評価結果による保証です。量産検査は実施していません。
- 3: テストモードで計測された値です。
- 4: 最大デューティ サイクルは 360 ns (typ.) の必須の固定 OFF タイムによって制限されます。
- 5: 最高接合部温度 $T_J = 125\text{ }^{\circ}\text{C}$ によって制限されます。

温度仕様

パラメータ	シンボル	Min.	Typ.	Max.	単位	条件
温度レンジ						
動作時接合部温度レンジ	T_J	-40	—	+125	$^{\circ}\text{C}$	Note 1
最高接合部温度	$T_{J(ABSMAX)}$	—	—	+150	$^{\circ}\text{C}$	
保管温度	T_S	-65	—	+150	$^{\circ}\text{C}$	
リード温度	T_{LEAD}	—	—	+300	$^{\circ}\text{C}$	はんだ付け 10 秒
パッケージ熱抵抗						
熱抵抗、5 mm x 5 mm、32 ピン VQFN	θ_{JC}	—	2	—	$^{\circ}\text{C/W}$	接合部からケース間
熱抵抗、5 mm x 5 mm、32 ピン VQFN	θ_{JA}	—	34	—	$^{\circ}\text{C/W}$	接合部から大気間

Note 1: 最大許容消費電力は周囲温度、最大許容接合部温度、接合部から空気中への熱抵抗 (すなわち、 T_A 、 T_J 、 θ_{JA}) の関数です。最大許容消費電力を超えると、デバイスの動作時接合部温度が最大定格 (+125 $^{\circ}\text{C}$) を超えます。接合部温度が継続的に +125 $^{\circ}\text{C}$ を超えると、デバイスの信頼性に影響を及ぼす可能性があります。

2.0 代表性能曲線

Note: 以下の図表は限られたサンプル数に基づく統計的な結果であり、あくまでも情報提供を目的としています。ここに記載する性能特性はテストされておらず保証されません。図の一部には、仕様動作レンジ外で計測されたデータも含みます (例: 仕様レンジ外の電源を使用)。従ってこれらのデータは保証範囲外です。

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ での値です。

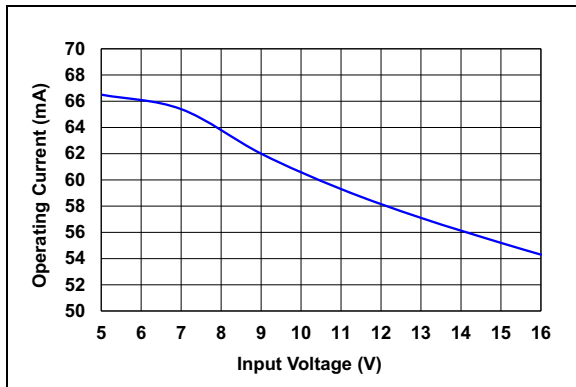


図 2-1: 入力電圧に対する V_{IN} 動作電流

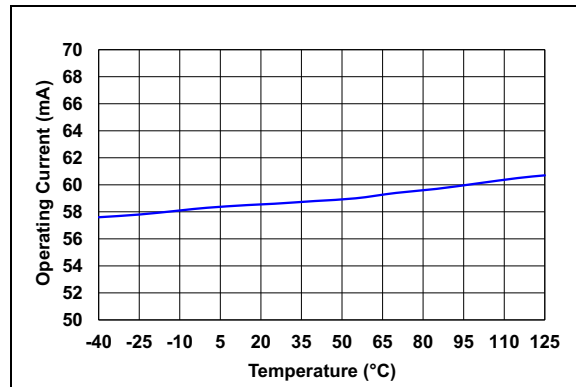


図 2-4: 温度に対する V_{IN} 動作電流

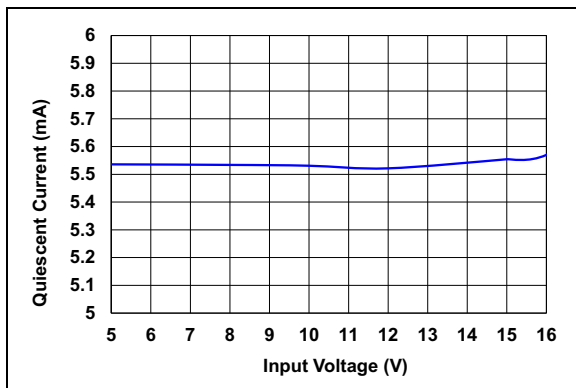


図 2-2: 入力電圧に対する V_{IN} 静止電流

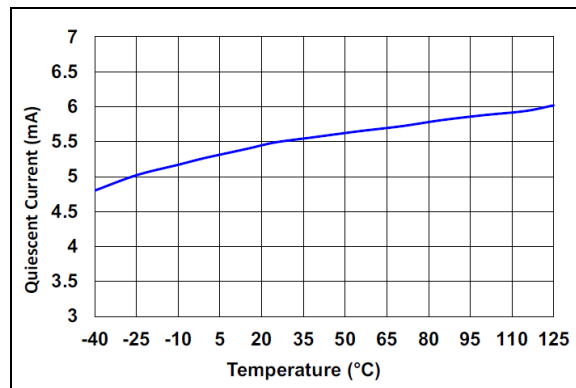


図 2-5: 温度に対する V_{IN} 静止電流

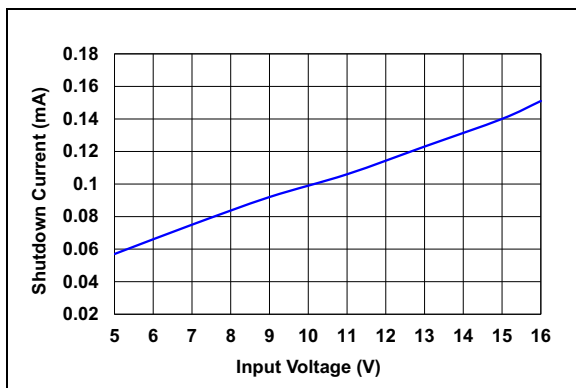


図 2-3: 入力電圧に対する V_{IN} シャットダウン電流

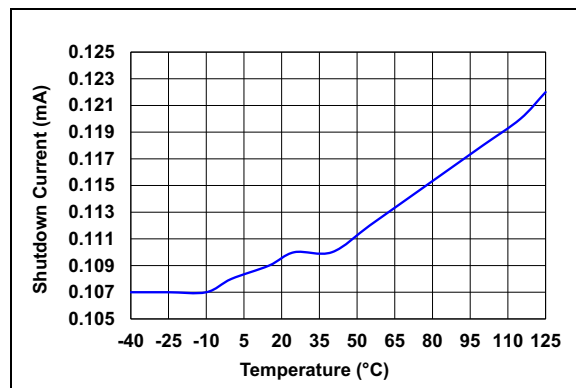


図 2-6: 温度に対する V_{IN} シャットダウン電流

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz/相}$ 、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ での値です。

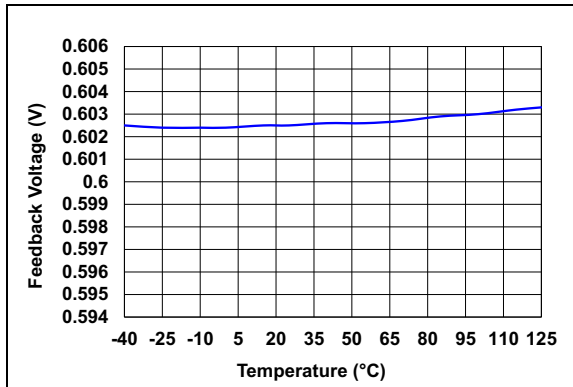


図 2-7: 温度に対する帰還 (参照) 電圧

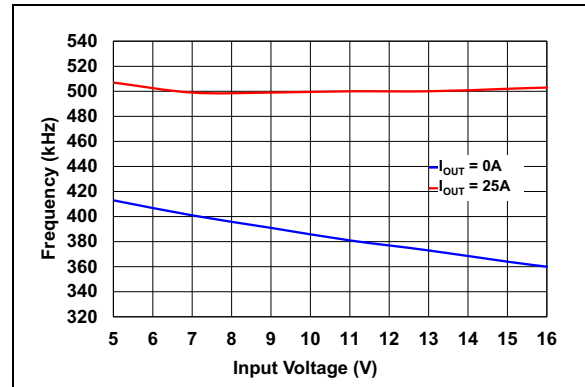


図 2-10: 入力電圧に対するスイッチング周波数

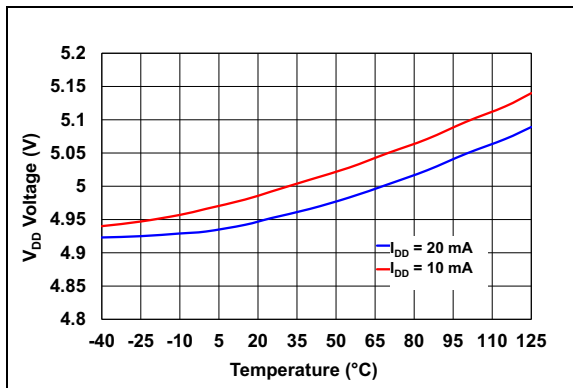


図 2-8: 温度に対する V_{DD} 電圧

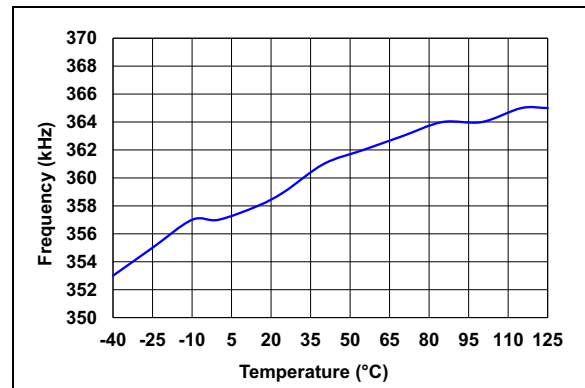


図 2-11: 温度に対するスイッチング周波数

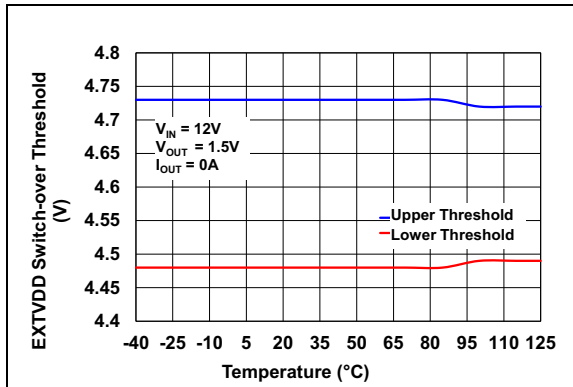


図 2-9: 温度に対する EXTVDV 切り換え電圧

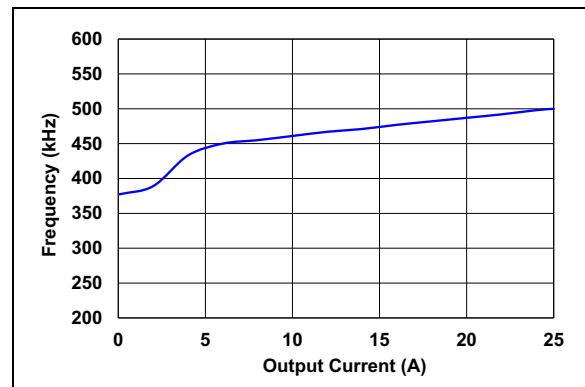


図 2-12: 出力電流に対するスイッチング周波数

MIC21LV32

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ 相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ での値です。

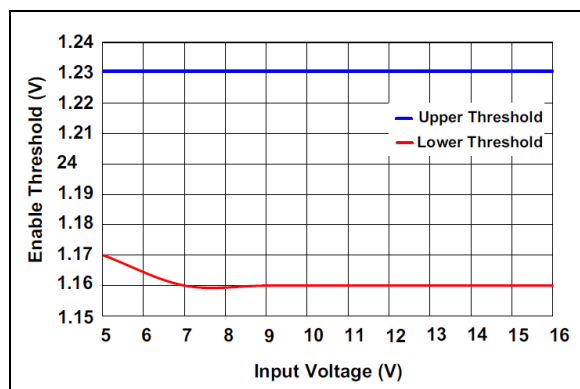


図 2-13: 入力電圧に対するイネーブルしきい値電圧

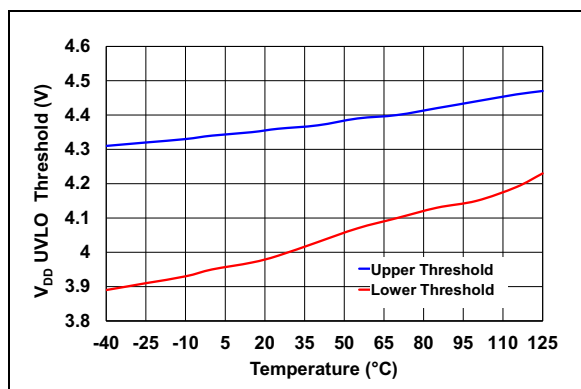


図 2-16: 温度に対する V_{DD} UVLO しきい値

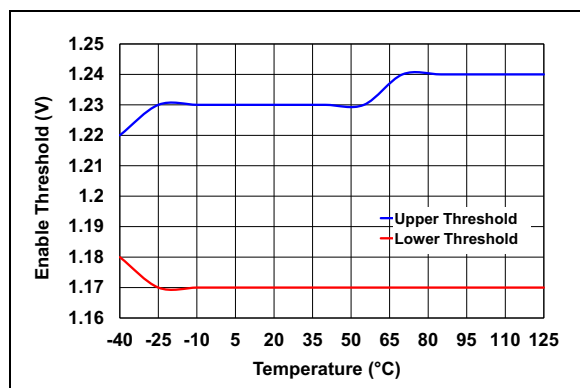


図 2-14: 温度に対するイネーブルしきい値電圧

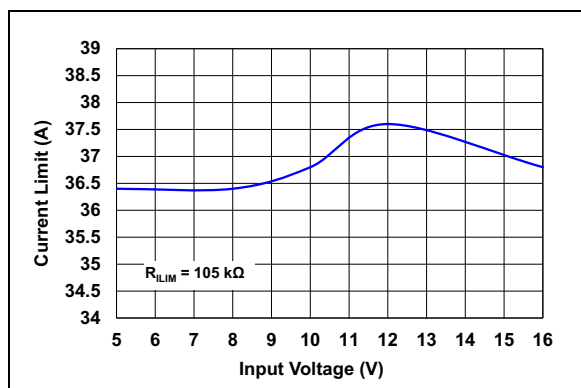


図 2-17: 入力電圧に対する電流制限

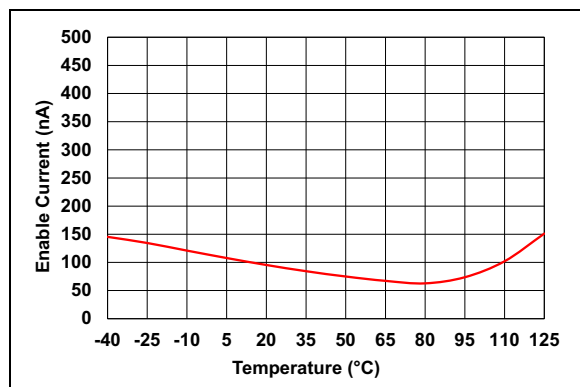


図 2-15: 温度に対するイネーブル電流

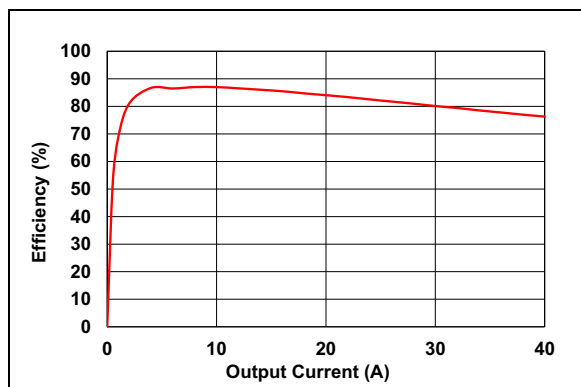


図 2-18: 出力電流に対する効率

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ 、 $C_{SS} = 20\text{ nF}$ の値です。

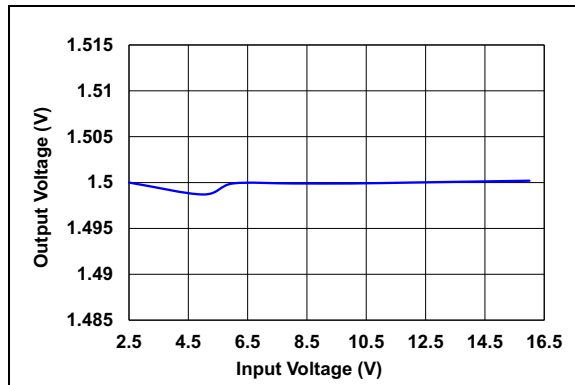


図 2-19: 入力電圧に対する出力電圧

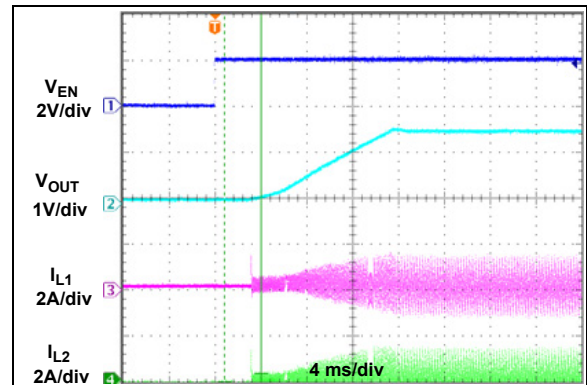


図 2-22: イネーブルによるソフトスタート ($I_{OUT} = 0\text{ A}$)

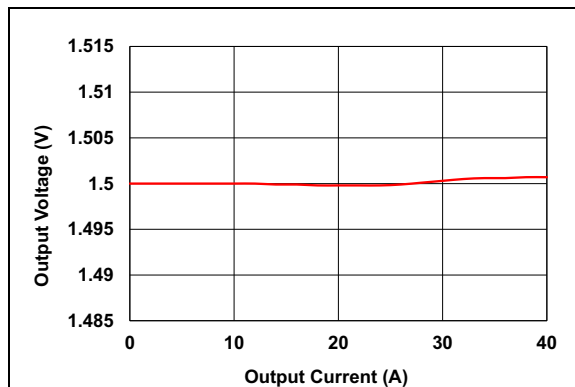


図 2-20: 出力電流に対する出力電圧

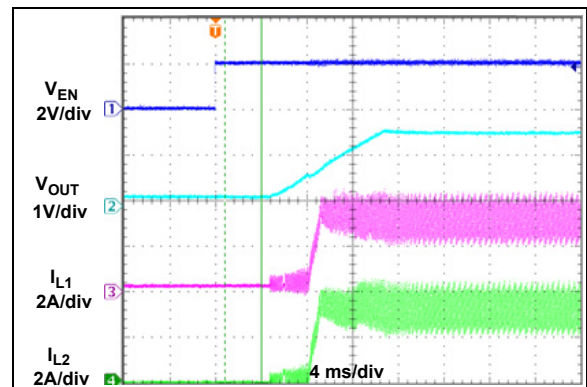


図 2-23: イネーブルによるソフトスタート ($I_{OUT} = 6\text{ A}$)

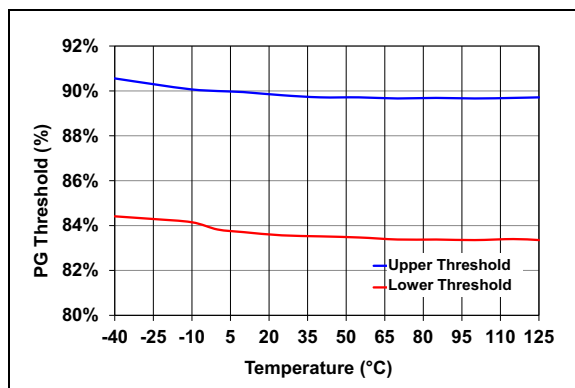


図 2-21: 温度に対する PG しきい値

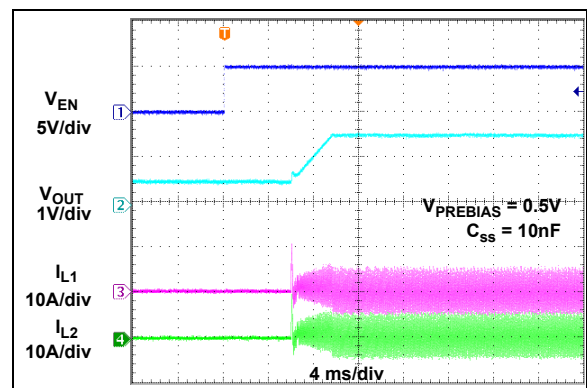


図 2-24: プリバイアス起動 ($V_{PREBIAS} = 0.5\text{ V}$ 、 $I_{OUT} = 0\text{ A}$)

MIC21LV32

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz/相}$ 、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ 、 $C_{SS} = 20\text{ nF}$ の値です。

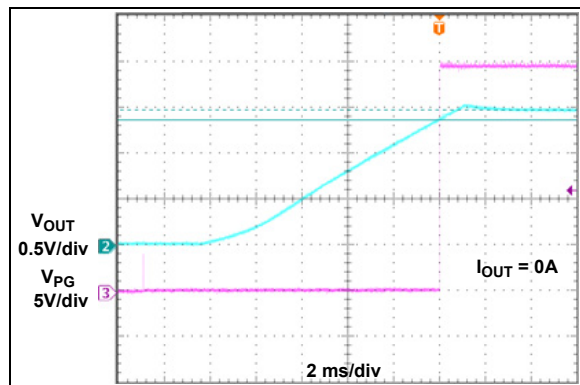


図 2-25: パワーグッド応答

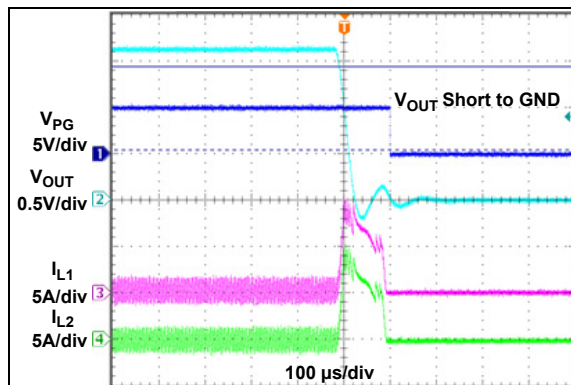


図 2-28: 出力短絡

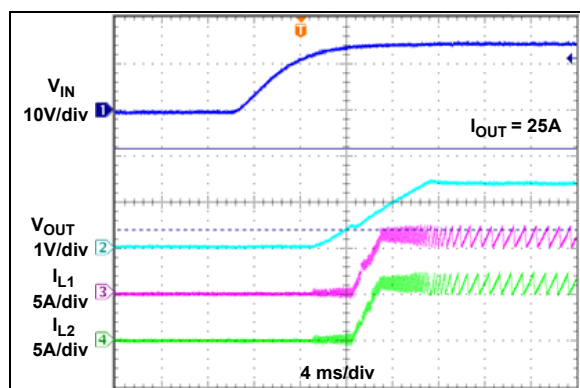


図 2-26: V_{IN} の起動 - 25 A 負荷

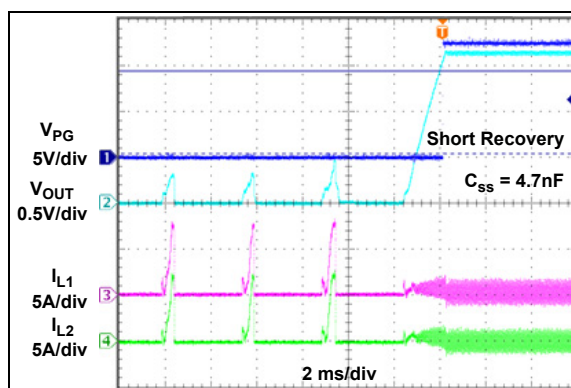


図 2-29: 出力短絡からの回復

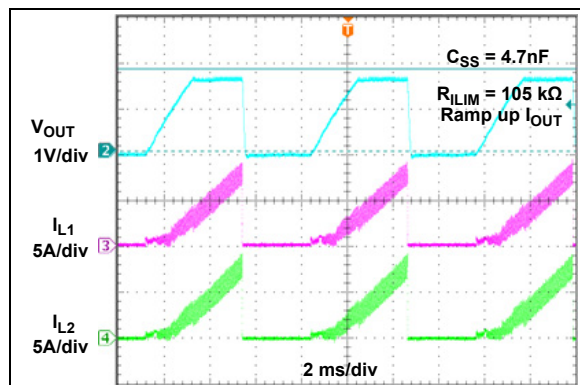


図 2-27: 各相の電流制限

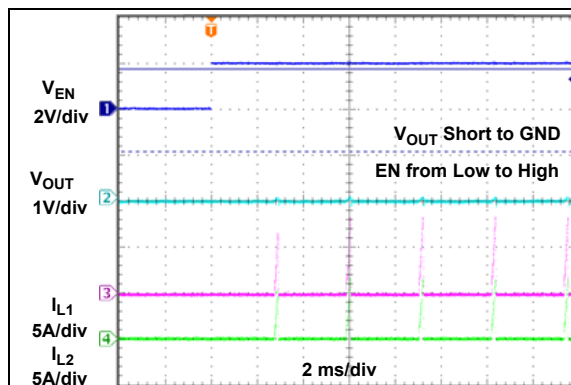


図 2-30: 出力短絡状態時のイネーブル
(Low から High への EN)

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ /相、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25^\circ\text{C}$ 、 $C_{SS} = 20\text{ nF}$ での値です。

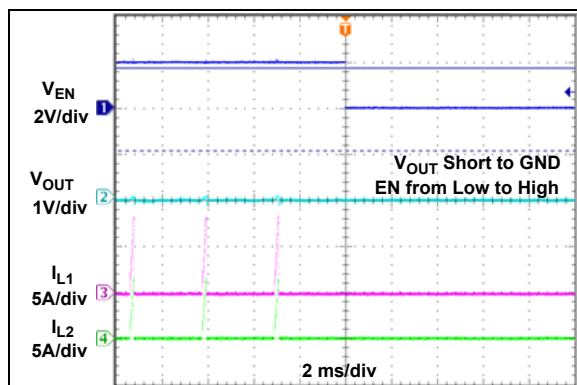


図 2-31: 出力短絡状態時のディセーブル (High から Low への EN)

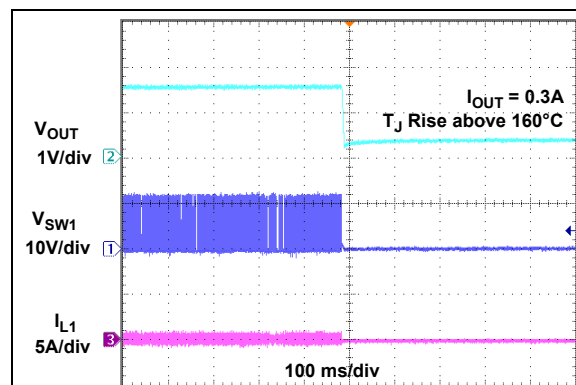


図 2-34: サーマル シャットダウン

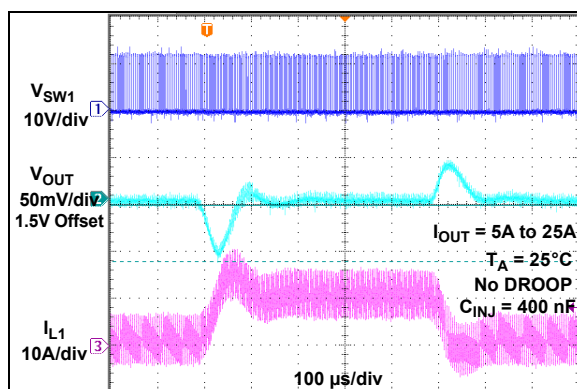


図 2-32: ドループなしの場合の負荷変動

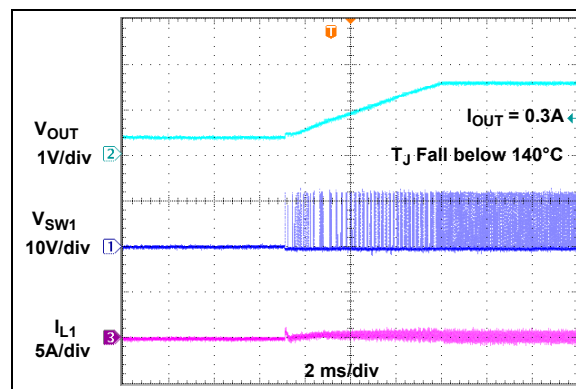


図 2-35: サーマル シャットダウンからの復帰

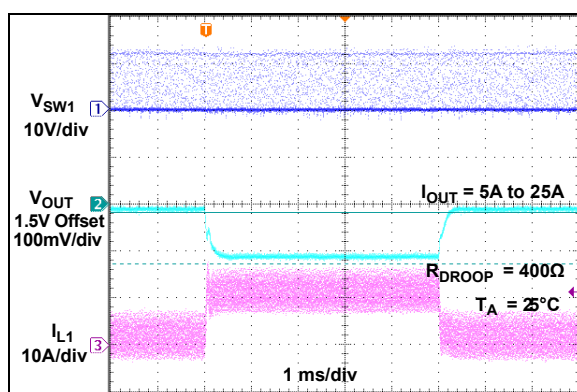


図 2-33: ドループありの場合の負荷変動

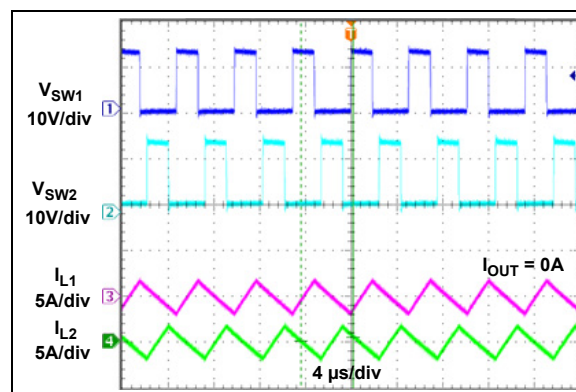


図 2-36: スイッチング時の各相電圧電流 ($V_{OUT} = 5\text{ V}$ 、 $I_{OUT} = 0\text{ A}$)

MIC21LV32

Note: 特に明記しない限り、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 $f_{SW} = 500\text{ kHz/相}$ 、 $V_{BST} - V_{SW} = 5\text{ V}$ 、 $T_A = +25\text{ }^{\circ}\text{C}$ 、 $C_{SS} = 20\text{ nF}$ の値です。

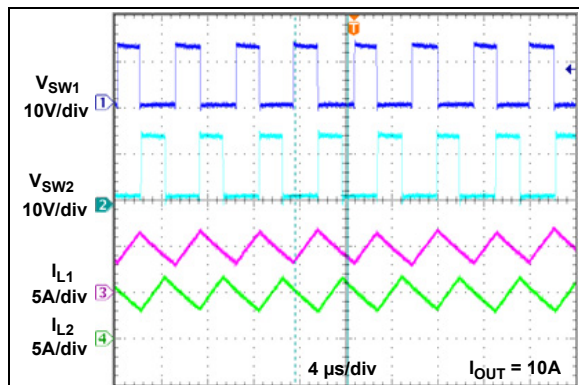


図 2-37: スイッチング時の各相電圧電流
($V_{OUT} = 5\text{ V}$ 、 $I_{OUT} = 10\text{ A}$)

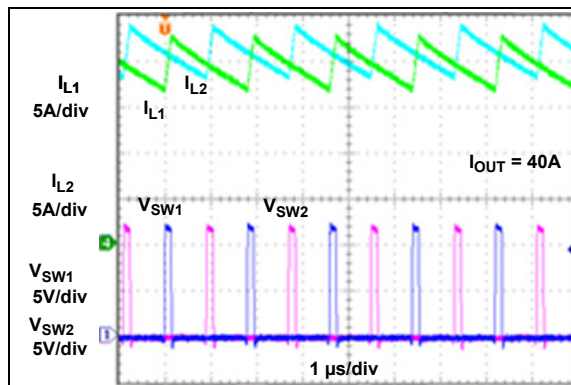


図 2-39: スイッチング時の各相電圧電流
 $R_{DS(on)}$ 検出による電流シェアリング時
($I_{OUT} = 40\text{ A}$)

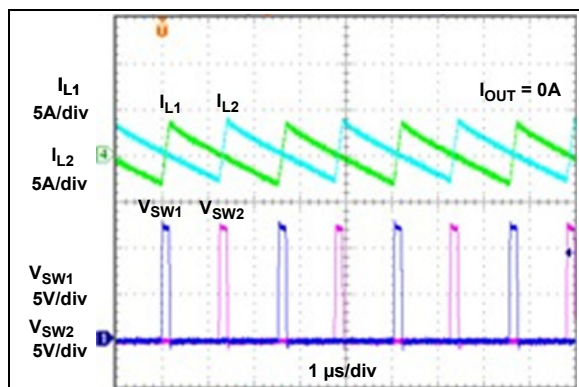


図 2-38: スイッチング時の各相電圧電流
 $R_{DS(on)}$ 検出による電流シェアリング時
($I_{OUT} = 0\text{ A}$)

3.0 ピンの説明

表 3-1 にピンの機能を示します。

表 3-1: ピン割り当て表

ピン番号	シンボル	説明
1	CSN2	相 2 の電流検出リターンピン。ケルビン接続をローサイド FET のソースと CSN2 間の配線に適用し、大電流経路の電圧ドロップの影響を回避します。
2	CSP2	相 2 の電流検出正極性ピン。ケルビン接続をローサイド FET のドレインと CSP2 間の配線に適用し、大電流経路の電圧ドロップの影響を回避します。
3	CSN1	相 1 の電流検出リターンピン。ケルビン接続をローサイド FET のソースと CSN1 間の配線に適用し、大電流経路の電圧ドロップの影響を回避します。
4	CSP1	相 1 の電流検出正極性ピン。ケルビン接続をローサイド FET のドレインと CSP1 間の配線に適用し、大電流経路の電圧ドロップの影響を回避します。
5	ILIM	電流制限調整入力ピン。ILIM ピンと AGND ピンの間に電流制限設定用の抵抗を接続します。詳細は セクション 4.5.2「電流制限」 を参照してください。両チャンネルで同じ電流制限しきい値を共有します。スタックブル アプリケーションで接続された場合、全ての ILIM ピンを互いに接続し、各相の電流制限に対応して電圧降下を考慮してサイズ選択した 1 つの抵抗を共有します。
6	CSH	平均電流検出電圧出力ピン。電流シェアリングに使います。 セクション 4.5.1「位相間の電流バランシング」 と セクション 4.5.9「AVP(適応型電圧調整)、別名ドループ機能 (CCM のみで推奨)」 を参照してください。CSH と AGND の間に 100 pF コンデンサを接続します。スタックブル アプリケーションでは全ての CSH ピンを互いに接続します。
7	EN	アクティブ High のイネーブル入力ピン。1.2 V の正確なしきい値により 36 V 互換。降圧型コンバータの出力を無効にするには、EN を GND にプルダウンします。常時 ON 動作にするには、VIN に接続します。EN は電源シーケンシングと UVLO 調整入力のために使えます。高精度な UVLO を実現するには、VIN と AGND の間に適切なサイズの抵抗分圧器を配置し、その中間点を EN ピンに結線します。
8	VIN	コントローラピンへの入力電圧。1.21 Ω 抵抗を介して VIN に接続します。このピンと PGND 間に 1 μ F コンデンサを接続します。
9	VDD	5 V LDO 出力ピン。MIC21LV32 制御ロジック回路のバイアス電源。VDD と AGND の間に 2.2 μ F 以上の低 ESR セラミック コンデンサを接続します。
10	AGND	アナロググランド ピン。MIC21LV32 内の全ての制御ロジック回路の参照ノードです。AGND を 1 点で PGND に接続します。
11	EXTVDD	補助 LDO 入力ピン。内部高耐圧 5 V LDO をバイパスする場合、4.7 V (typ.) 以上の電源に接続します。EXTVDD ピンを使わない場合、オープンまたはグランドに接続します。2.2 μ F の低 ESR セラミック コンデンサを EXTVDD ピンと AGND ピンの間に接続します。EXTVDD は外部電源に接続できます。
12	NPI	ネクストフェイズ入力ピン。多相動作にする場合、前の MIC21LV32 の APO を NPI に接続します。
13	APO	アクティブ フェイズ出力ピン。多相動作にする場合、APO を次の MIC21LV32 の NPI ピンに接続します。
14	ONR	オンタイム要求ピン。入力ピンまたは出力ピンです。多相動作にする場合、全ての MIC21LV32 デバイスの ONR ピンを接続します。ホストにとっては出力、セカンダリにとっては入力です。ホストの ONR 出力は約 1 k Ω のプルアップ能力を備えています。FBS が VDD に接続されている場合は入力 (セカンダリ) です。
15	OUTS	出力電圧検出ピン。 $V_{OUT} \leq 5$ V の場合、OUTS ピンは 10 k Ω の抵抗を介して出力に接続し、100 nF のコンデンサで直接グランドにデカップリングする必要があります。 $V_{OUT} > 5$ V の場合、OUTS ピンは抵抗分圧器を介して V_{OUT} から AGND に接続する必要があります。OUTS ピンは出力電圧に適応して正しい周波数を設定します。
16	BST1	相 1 ブートストラップ コンデンサおよびダイオード接続ピン。BST1 ピンは相 1 ハイサイド MOSFET ドライバの電源電圧です。外付けのショットキー ダイオードのカソードを BST1 ピンに、ショットキー ダイオードのアノードを PVDD に接続します。0.1 μ F の低 ESR セラミック コンデンサを BST1 ピンと SW1 ピンの間に接続します。
17	DH1	相 1 ハイサイド ゲートドライバ出力ピン。DH1 を相 1 ハイサイド MOSFET ゲートに接続します。

MIC21LV32

表 3-1: ピン割り当て表 (続き)

ピン番号	シンボル	説明
18	SW1	相 1 スイッチノード出力ピン。相 1 インダクタの一方の端子を SW1 ノードに接続します。
19	DL1	相 1 ローサイド ゲートドライバ出力ピン。DL1 ピンは相 1 ローサイド MOSFET ゲートに接続します。
20	PGND	電源グランドピン。PGND はローサイド MOSFET 電流とローサイド MOSFET ドライバ向けの戻り経路です。全ての PGND ピンは互いに接続した上で電源グランドプレーンに接続します。
21	PVDD	PVDD はローサイド MOSFET ドライバの電源ピンです。2.2 Ω 直列抵抗を介して VDD に接続します。PVDD と PGND の間に 4.7 μ F 以上の低 ESR セラミック コンデンサを接続します。
22	DL2	相 2 ローサイド ゲートドライバ出力ピン。DL2 ピンは相 2 ローサイド MOSFET ゲートに接続します。
23	SW2	相 2 スイッチノード出力ピン。相 2 インダクタの一方の端子を SW2 ノードに接続します。
24	DH2	相2ハイスайд ゲートドライバ出力。DH2ピンは相2ハイスайдMOSFETゲートに接続します。
25	BST2	相 2 ブートストラップ コンデンサおよびダイオード接続ピン。BST2 ピンは相 2 ハイスайд MOSFET ドライバの電源電圧入力です。外付けのショットキー ダイオードのカソードを BST2 ピンに、ショットキー ダイオードのアノードを PVDD に接続します。BST2 ピンと SW2 ピンの間に 0.1 μ F 低 ESR セラミック コンデンサを接続します。
26	PG	オーブンドレイン パワーグッド出力ピン。出力電圧がターゲット電圧の 80% を下回ると、PG がグランドにプルダウンされます。出力電圧がターゲット電圧の 90% を超えた場合に論理 High レベルを設定するには、10 k Ω 抵抗を介して VDD にプルアップします。
27	RIP_INJ	リップル注入用ピン。RIP_INJ ピンと FBS の間に直列 RC ネットワークを接続し、安定動作のために十分なリップルを注入します。また、このピンと GND の間に、RIP_INJ ピンの電圧を定常時の値に設定する調整用抵抗を接続します。High-Z 時には 4.8 μ A のプルアップ電流が流れ、R _{INJ} と C _{INJ} のコモン点をあらかじめ設定します。
28	FBS	リモート帰還入力ピン。出力電圧と GFB の間の抵抗分圧器の中間点に接続し、目標とする出力電圧を設定します。多相構成で MIC21LV32 をセカンダリに設定するには、FBS ピンを VDD に接続します。
29	GFB	グランド帰還リモートセンス ピン。ケルビン接続を出力コンデンサのグランドとローサイド FB 抵抗グランド接続の間に直接接続します。
30	SS	ソフトスタート調整ピン。SS ピンと AGND 間にコンデンサを接続してソフトスタート時間を調整します。詳細は セクション 4.5.5「ソフトスタート」 を参照してください。ソフトスタート中のオーバーシュートを低減するには、SS ピンと AGND の間にオプションの抵抗を接続します。
31	FREQ	周波数設定入力ピン。抵抗を介してグランドに接続し、各相に同じスイッチング周波数を設定します。
32	DROOP	アナログ出力 DROOP ピン。AVP(適応型電圧調整)機能を実装するためのピンです。DROOP ピンと帰還抵抗分圧器の間に抵抗を接続します。負荷電流が 0 A を超える場合、DROOP 電圧はインダクタ電流に比例します。
—	EP	露出パッドピン。それを AGND に接続します。

4.0 機能説明

4.1 制御アーキテクチャ

MIC21LV32 は適応型オンタイム、2 相、同期整流降圧型 DC/DC コントローラです。4.5 ~ 36 V の幅広い入力電圧レンジで動作するように設計されており、最大 50 A の出力電流でレギュレートされた出力電圧を供給します。適応型オンタイム制御方式は、スイッチング周波数を一定に維持し、制御補償を簡略化するために使います。

MIC21LV32 は出力電圧検出用のユニティゲインを持つ差動リモートセンスを備えています。このアンプは PCB 上の寄生電圧降下を回避する事で、全負荷レンジで出力電圧を目標レベルにレギュレートするのに役立ちます。この差動アンプの出力はコントローラの出力電圧として使われます。出力電圧は MIC21LV32 デバイスの帰還リモートセンス FBS ピンとグランド帰還リモートセンス GFB ピンの間で分圧器を介して検出され、低ゲインのトランスコンダクタンス (g_m) アンプで 0.6 V の参照電圧 (V_{REF}) と比較されます。その後、この g_m アンプの出力 (V_{gm}) は、さらにエラーコンパレータで別の 1.2 V 参照電圧 (V_{REF_COM}) と比較されます。帰還電圧が低下して g_m アンプの出力が 1.2 V を下回ると、エラーコンパレータが制御ロジックをトリガしてオンタイム期間を生成します。オンタイム期間の長さは、相 1 は T_{ON1} 生成回路、相 2 は T_{ON2} 生成回路によってあらかじめ決められます。

式 4-1:

$$T_{ON(EST)} = \frac{V_{OUT}}{V_{IN} \times f_{SW}}$$

V_{OUT} : 出力電圧
 V_{IN} : 電力段入力電圧
 f_{SW} : 各相のスイッチング周波数

内部ロジックは各相で同じスイッチング周波数と位相の維持を開始します (2 相の場合 180°、スタックブルアプリケーションの場合 4 相は 90°、6 相は 60°、8 相は 45°)。

図 4-1 に、定常動作中の MIC21LV32 制御ループのタイミングを示します。定常動作中に g_m アンプは帰還電圧リップルを検出します。この電圧リップルは、出力電圧リップルと各相のターンオンの瞬間に RIP_INJ ピンから FBS ノードに注入される外部リップルに比例します。 g_m エラーアンプの出力が参照電圧を下回ると、オンタイム期間がトリガされます。相 1 のオンタイムの幅は T_{ON1} ジェネレータにより決まります。相 1 の T_{ON1} ジェネレータには相間の電流シェアリング誤差も含まれます。相 1 ハイサイドドライバは T_{ON1} 中、相 1 のハイサイド FET をターンオンします。相 1 のハイサイド FET のターンオフの瞬間は T_{ON} の推定値と電流シェアリング誤差によって決まります。相 1 の T_{ON1} の最後で、内部ハイサイドドライバが相 1 ハイサイド FET をターンオフさせ、ローサイドドライバが相 1 ローサイド FET をターンオンさせます。相 1 のオフタイム期間の長さは、

相 1 の次のサイクルの帰還電圧誤差によって決まります。2 サイクル目で g_m エラーアンプの出力が参照電圧を下回ると、相 2 のオンタイム期間がトリガされます。相 2 のオンタイムの幅は T_{ON2} ジェネレータにより決まります。相 2 の T_{ON2} ジェネレータには相間の電流シェアリング誤差も含まれます。相 2 ハイサイドドライバは T_{ON2} 中、相 2 のハイサイド FET をターンオンします。ハイサイド FET ターンオフの瞬間は T_{ON} の推定値と電流シェアリング誤差によって決まります。相 2 の T_{ON2} の最後で、内部ハイサイドドライバが相 2 ハイサイド FET をターンオフさせ、ローサイドドライバが相 2 ローサイド FET をターンオンさせます。相 2 のオフタイム期間の長さは、相 2 の次のサイクルの帰還電圧誤差によって決まります。上述のサイクルをデジタイズチェーンリングで繰り返し、両相が交互に負荷電流をサポートし、出力電圧を維持します。定常状態では $T_{ON1} = T_{ON2}$ 、 $T_{OFF1} = T_{OFF2}$ であり、この結果、位相差は 180° になります。同様に、4 相スタックブル構成では $T_{ON1} = T_{ON2} = T_{ON3} = T_{ON4}$ 、 $T_{OFF1} = T_{OFF2} = T_{OFF3} = T_{OFF4}$ となり、90° の位相差が発生します。

帰還電圧によって決まるオフタイム期間が最小オフタイム ($T_{OFF(MIN)}$) = 約 360 ns を下回る場合、MIC21LV32 の制御ロジックは代わりにどちらかの位相に $T_{OFF(MIN)}$ を適用します。最小 $T_{OFF(MIN)}$ 期間は、ハイサイド MOSFET を駆動するために十分な電力をブーストコンデンサ (C_{BST}) に維持するために必要です。

最大デューティサイクルは、 $T_{OFF(MIN)} = 360$ ns から下式により求められます。

式 4-2:

$$D_{MAX} = \frac{T_S - T_{OFF(MIN)}}{T_S} = 1 - \frac{360 \text{ ns}}{T_S}$$

$T_S : 1/f_{SW}$

MIC21LV32 の定常動作中に $T_{OFF(MIN)}$ に近いオフタイムを使う事は推奨しません。 D_{MAX} に達し、 V_{IN} が V_{OUT} に非常に近い場合、降圧型コンバータのデューティサイクルが V_{OUT} を V_{IN} で割った値に等しいという条件から、式 4-2 を使ってより低いスイッチング周波数向けの T_S を選択する必要があります。

実際のオンタイム (結果としてスイッチング周波数) は、外部 MOSFET の立ち上がり / 立ち下がり時間の部分部分のばらつき、出力負荷電流、 V_{DD} 電圧の変動に応じて変わります。また、 V_{OUT}/V_{IN} が 1.0 V/28 V のように高い降圧比のアプリケーションでは、最小 t_{ON} によってスイッチング周波数が低くなります。

MIC21LV32

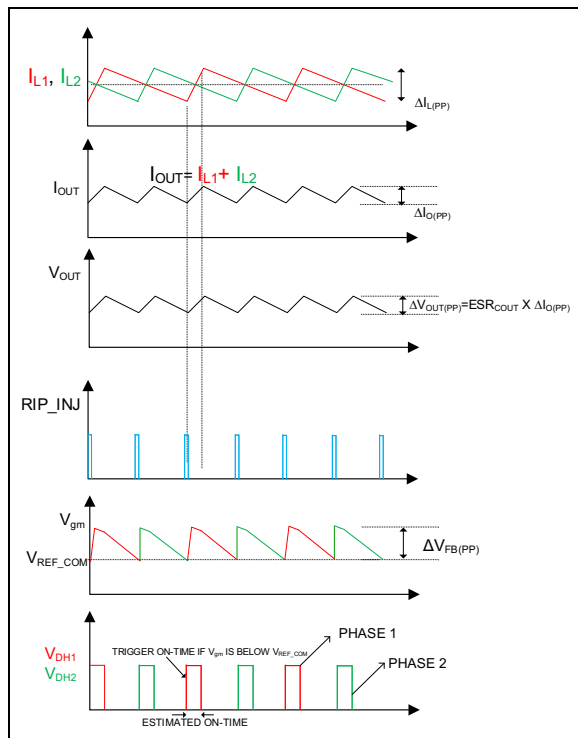


図 4-1: 定常状態動作 (FB リップルは、注入および ESR リップルのみを示す、リアクティブインピーダンスは無視)

図 4-2 に、負荷変動時の MIC21LV32 の動作を示します。負荷の突然の増加によって出力電圧が低下すると、 V_{FBS} が下がり、 g_m アンプの出力電圧 (V_{gm}) が V_{REF_COM} を下回ります。これにより、エラーコンパレータはオンタイム期間をトリガします。オンタイム期間の終了時に帰還電圧がまだ V_{REF} を下回っているため、最小オフタイム ($T_{OFF(MIN)}$) が生成されて C_{BST} が充電されます。その後、帰還電圧が低いいため次のオンタイム期間がトリガされ、 D_{MAX} を印加します。このように、両位相で大電流負荷が失われるとスイッチング周波数は負荷変動時に変化して D_{MAX} とゼロデューティサイクルを供給しますが、出力が新しい負荷電流レベルで安定すると、公称の固定周波数に戻ります。MIC21LV32 コンバータはデューティサイクルとスイッチング周波数を変化させる事で、高速に出力を回復させて出力電圧の変動を小さく抑えます。負荷変動中は出力電圧の誤差が修正されるまで位相がオーバーラップします。過渡応答を図 4-3 に示します。

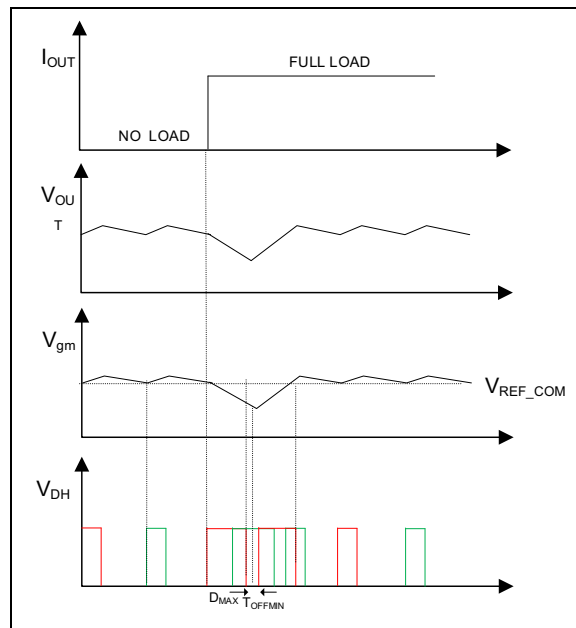


図 4-2: MIC21LV32 の負荷変動に対する応答タイミング

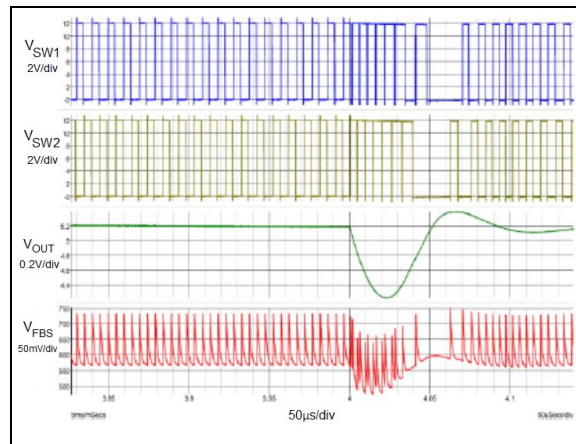


図 4-3: MIC21LV32 の負荷変動に対する応答

真の電流モード制御とは異なり、MIC21LV32 は出力電圧リップルを使ってオンタイム期間をトリガします。出力コンデンサの ESR が十分に大きい場合、出力電圧リップルはインダクタ電流リップルに比例します。安定性要件を満たすには、MIC21LV32 の帰還電圧リップルはインダクタ電流リップルと同相である事と、 g_m アンプおよびエラーコンパレータによって検出可能な大きさである必要があります。推奨する帰還電圧リップルは 20 ~ 100 mV です。低 ESR 出力コンデンサを使うと、帰還電圧リップルが小さくて g_m アンプとエラーコンパレータでリップルを検出できなくなる可能性があります。また、出力コンデンサの ESR が非常に低い場合、出力電圧リップルと帰還電圧リップルはインダクタ電流リップルと必ずしも同相になりません。そのような場合、適正動作を確保するためにリップルの注入が必要です。

4.2 プリバイアスした負荷への起動

適切なプリバイアス起動性能を得るには、デバイスがスイッチングを開始する時に C_{INJ} と R_{INJ} の接合部の電圧がその定常状態値である必要があります。これは、デバイスがスイッチングを開始する前に RIP_INJ ピンの電流源 (I_{BIAS}) と RIP_INJ ピンの抵抗 (R_{BIAS}) を使って RIP_INJ ピンの電圧をバイアスする事で実現できます。デバイスがスイッチングを開始する前、注入 (INJ) ドライバはハイインピーダンスモードになります。その結果、スイッチングを開始する前に RIP_INJ ピンに $I_{BIAS} \times R_{BIAS}$ と等しい電圧が発生します。この電圧は C_{INJ} コンデンサを $I_{BIAS} \times R_{BIAS}$ の値まで充電します。 C_{INJ} が最終電圧まで充電するには時間がかかるため、 $C_{INJ} \times (R_{INJ} + R_{FB(BOT)})$ に応じて、スイッチングを開始する前に I_{BIAS} をイネーブルする必要があります。MIC21LV32 には約 4 ms の POK 遅延があります (つまり、EN が High の時デバイスは約 4 ms 後にスイッチングを開始します)。そのため、この 4 ms の遅延は C_{INJ} を最終値まで充電するのに十分です。デバイスがスイッチングを開始すると、リップル注入ドライバが High または Low になるため I_{BIAS} の影響はなくなります (リップル注入ドライバはデバイスがスイッチングを開始する時はハイインピーダンスモードです)。

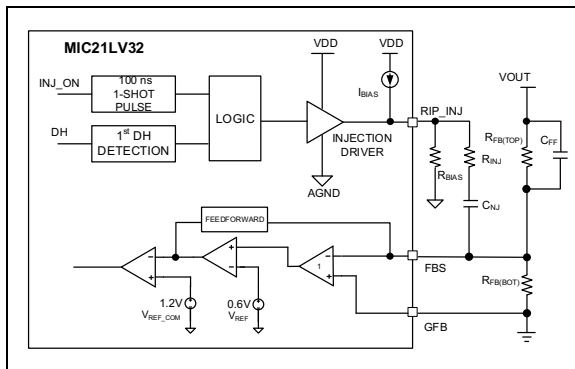


図 4-4: 適切なプリバイアス起動性能とリップル注入を実現するための回路

I_{BIAS} は内部電流源です。 R_{BIAS} は RIP_INJ と AGND の間にある外付け抵抗です。 R_{BIAS} は下式で計算できます。

式 4-3:

$$R_{BIAS} = \frac{5V \times 100 \text{ ns} \times f_{SW}}{I_{BIAS}}$$

$5V \times 100 \text{ ns} \times f_{SW}$: RIP_INJ ピンの平均電圧

なお、 R_{BIAS} は常に存在するため、RIP_INJ ピンが 5 V の時 100 ns の間、INJ ドライバから追加の電流を引き出します。これにより、デバイスの I_Q が増えます。ただし、この電流が存在するのは 100 ns の間のみであるため、デバイスの I_Q への寄与はわずかです。

4.3 安定性解析

MIC21LV32 はリップルベースのコンスタント オンタイム アーキテクチャを使ってスイッチングパルスを生成します。リップルの大きさは 20 ~ 70 mV のレンジである必要があります。入力電圧のリップル電圧変動を防ぐため、リップル電圧は RIP_INJ ピンを介して 3 つ目のノードから注入されます。参照電圧に対する FBS ノードでのリップル注入を図 4-5 に示します。

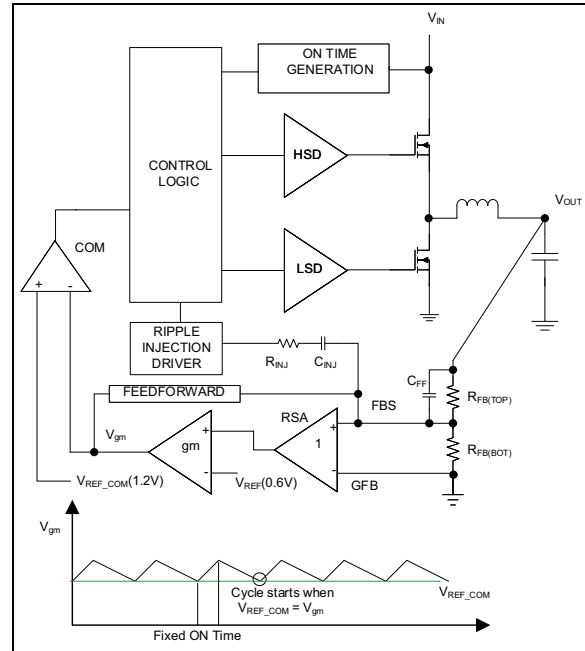


図 4-5: MIC21LV32 FBS ノードでのリップル注入

出力コンデンサは一般的に 3 つの成分で構成されています。静電容量リップルはインダクタ電流リップルより遅れます。ESR リップルはインダクタ電流と同相です。低電圧コンデンサでは ESL リップル効果は最小限です。

4.4 リップル注入回路のコンポーネントの選択

低 ESR 出力コンデンサを使う場合、リップル注入回路コンポーネントの選定は以下の手順で行います。以下の手順はリップル注入コンポーネント選定の出発点として適切です。最終的な数値は実験室で計測して確認する必要があります。

1. 下式を使い、与えられた注入帰還リップル電圧 (ΔV_{FB}) の R_{INJ} と C_{FF} の積を計算します。 ΔV_{FB} を 40 ~ 500 mV のレンジで選択します。 ΔV_{FB} は 50 mV から始める事を推奨します。

MIC21LV32

式 4-4:

$$R_{INJ} \times C_{FF} = \frac{5V \times 100 \text{ ns}}{\Delta V_{FB}}$$

ΔV_{FB} : 注入帰還リップル電圧

2. C_{FF} を 0.47 ~ 10 nF のレンジで選択します。
3. 上式を使って R_{INJ} を計算します。
4. 下式を使ってハイサイド帰還抵抗 ($R_{FB(TOP)}$) の値を計算します。

式 4-5:

$$R_{FB(TOP)} \geq \frac{1}{2 \times \pi \times C_{FF} \times 0.8 \times f_{LC}}$$

f_{LC} : LC 共振周波数 = $1/(2 \times \pi \times \text{sqrt}(L \times C_{OUT}))$

5. 下式を使ってローサイド帰還抵抗 ($R_{FB(BOT)}$) の値を計算します。

式 4-6:

$$R_{FB(BOT)} = \frac{R_{FB(TOP)}}{\left[\frac{V_{OUT}}{V_{REF}} - 1 \right]}$$

V_{OUT} : ターゲット出力電圧

V_{REF} : 参照電圧 = 0.6 V (MIC21LV32)

6. 下式を使ってクロスオーバー周波数を推定します。
 $f_{CO(EST)}$ が $f_{SW}/5$ を上回る場合、 C_{FF} の値を下げて手順 6 を繰り返します。

式 4-7:

$$f_{CO(EST)} = \frac{R_{INJ} \times C_{FF}}{\pi \times L \times C_{OUT}} \times \frac{V_{OUT} \times 10^6}{f_{SW}}$$

L : インダクタンス

C_{OUT} : 出力静電容量

V_{OUT} : 出力電圧

f_{SW} : スイッチング周波数

- 7a) 上記で計算した $f_{CO(EST)}$ が式 5-11 を満たす場合、下式を使って C_{INJ} を選択します。

式 4-8:

$$C_{INJ} \geq \frac{1}{0.8 \times R_{INJ} \times f_{CO(EST)}}$$

$C_{INJ} > C_{FF} \times (R_{FB(TOP)}/R_{FB(BOT)})$ の場合、SS ピンに接続されたソフトスタート コンデンサと並列に抵抗を追加します。これにより、ソフトスタート終了時にオーバーシュートが発生しなくなります。以下の式 4-9 を使って並列抵抗の値を選択します。

式 4-9:

$$R_{SS} \geq \frac{0.8V}{I_{SS}}$$

I_{SS} : ソフトスタート電流源 = 1.2 μ A

- 7a) V_{OUT} が低いアプリケーションに必要な最小 ΔV_{FB} によって f_{CO} が制限される場合で、 $f_{CO(EST)}$ が低い (通常、 $f_{SW}/15$ を下回る) 場合、以下のガイドラインを使って C_{INJ} を選択します。
 $f_{CO} = f_{SW}/10$ と想定します。式 4-10 を使って出力コンデンサの最大 ESR (等価直列抵抗) を計算します。

式 4-10:

$$ESR_{COUT} \leq \frac{\Delta V_{OUT_TRANS}}{\Delta I_{LOAD_STEP}}$$

ΔI_{LOAD_STEP} : 負荷変動の大きさ

ΔV_{OUT_TRANS} : 負荷変動中に許容可能な出力電圧変動

式 4-11 を使って C_{OUT} を計算します。

式 4-11:

$$C_{OUT} \geq \frac{1}{\pi \times f_{CO} \times ESR_{COUT}}$$

式 4-12 を使って C_{INJ} を計算します。

式 4-12:

$$C_{INJ} = C_{FF} \times \frac{ESR_{COUT}}{2 \times \pi \times f_{CO} \times L} \times \frac{V_{OUT}}{5V \times 100 \text{ ns} \times f_{SW}}$$

C_{INJ} が低すぎると、ソフトスタートの開始時に発振が生じる事があります。これらの発振は、 C_{INJ} または C_{OUT} を高くする、あるいは帰還リップルを小さくする事で低減できます。

4.5 デバイスの詳細な説明

MIC21LV32 は常に CCM で動作し、高負荷時は両相が均等に負荷電流をサポートします。

4.5.1 位相間の電流バランシング

2 相動作の重要な利点の 1 つは、複数のデバイス、より大きな PCB 面積に熱を分散させる事で得られる熱的な利点です。これにより、システム設計者は並列に MOSFET を駆動する複雑さから解放され、高価なヒートシンクを使う必要がなくなります。

熱的な利点を得るには、どの負荷レベルでも各相に同じ量の電流が流れている事が重要です。MIC21LV32 では、オフタイムにローサイド MOSFET の $R_{DS(ON)}$ で両相の電流を検出します。ローサイド MOSFET の電流はオフタイムにトラッキングされ、谷点でピーク値に近い値に保持されます。平均電流の情報は、全位相の

検出電流を合計し、位相の数 (2 相であれば 2) で割る事によって生成されます。平均電流情報と各相の電流の差分を取る事で各相の誤差電流が生成されます。これを使って T_{ON1} と T_{ON2} を変調し、電流シェアリングの誤差を打ち消します。

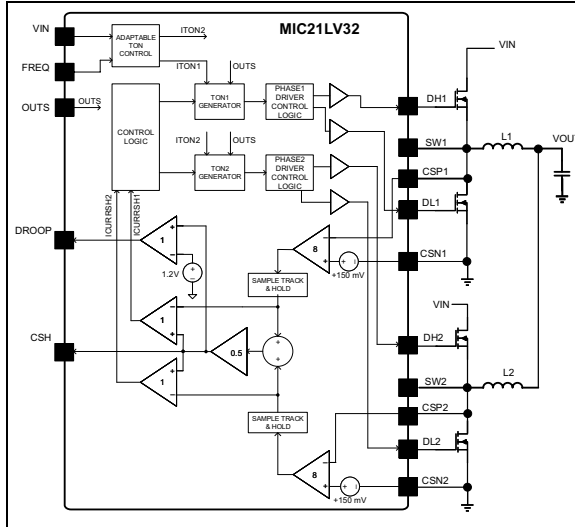


図 4-6: MIC21LV32 の電流シェアリング回路

4.5.2 電流制限

MIC21LV32 は外付けのローサイドパワー MOSFET の $R_{DS(ON)}$ を使って過電流状態を検出します。また、ローサイド FET のソースに挿入した検出抵抗を使うと、温度補償を必要としない、より高精度な結果を得る事ができます。ローサイド FET の $R_{DS(ON)}$ 検出方式では、コストや基板専有面積が増える事もなく、ディスクリートの電流検出抵抗による電力損失もありません。

電流制限しきい値は ILIM ピンと AGND の間に抵抗を接続する事で設定できます。両相とも同じ電流制限しきい値を使います。

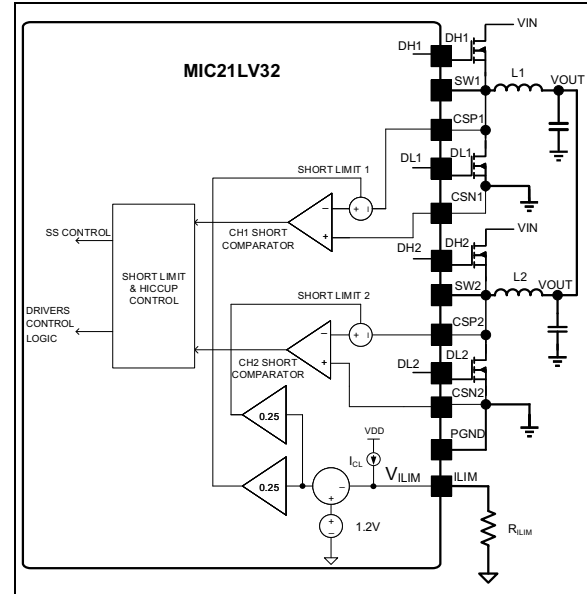


図 4-7: MIC21LV32 の電流制限回路

MIC21LV32 は、 V_{ILIM} を設定するために ILIM ピンと AGND の間に接続された ILIM 設定抵抗に対して固定の $9.6\mu A$ の定電流を流します

MIC21LV32 コンバータの両相の各スイッチング サイクルにおいて、インダクタの谷電流はオフタイム期間中にローサイド MOSFET の V_{DS} 電圧を監視する事で検出されます。各電流検出信号が保護対象になる前に、150 ns (typ.) のブランキング期間があります。このブランキング期間によりノイズ耐性が向上します。どちらかの位相で 7 サイクル連続してローサイド MOSFET の谷電流が電流制限しきい値電流を上回った場合、MIC21LV32 は両相のハイサイド MOSFET とローサイド MOSFET をターンオフし、Hiccup タイマが切れた後にソフトスタートシーケンスがトリガされます。この動作モードを Hiccup モードと呼び、その目的はハードショート発生時に負荷側回路を保護する事です。図 4-8 は過負荷状態の MIC21LV32 の動作を示しています。図 4-8 に示すように、負荷電流を徐々に増加させるとインダクタ電流も増加します。図 4-8 の Case#1 に示すように、負荷電流が電流制限しきい値に近い場合、ハイサイド MOSFET とローサイド MOSFET の電流が電流制限を上回る事があります。Case#1 の場合、ローサイド MOSFET の瞬時電流は少しの間だけ電流制限しきい値を超えますが、150 ns のブランキング時間が終わる時にはローサイド MOSFET の電流は電流制限を下回っています。そのため、MIC21LV32 は電流制限保護に移行せずに次のハイサイド MOSFET の起動サイクルを開始します。ハイサイド MOSFET が起動した後、電流は動作デューティ サイクルとインダクタ値によって決められた値まで上昇します。図 4-8 の Case#2 に示すように、ハイサイド MOSFET がターンオフしてローサイド MOSFET がターンオンした時、ブランキング時間が終わった後にローサイド MOSFET を流れる電流は 7 サイクル連続で電流制限を上回ります。これにより、MIC21LV32 は電流制限保護に

MIC21LV32

移行します。図 4-8 に示すように、MIC21LV32 がローサイド MOSFET 電流を検出するため、インダクタの谷電流は電流制限しきい値より高くなります。

MIC21LV32 が電流制限保護に入ると、両相のハイサイド MOSFET とローサイド MOSFET がターンオフされ、2 ms の Hiccup タイムアウトが生じます。インダクタ電流は 0 になるまで各相のローサイド MOSFET のボディダイオードを流れます。Hiccup タイムアウトが経過した後、MIC21LV32 はソフトスタートを開始します (図 4-8 参照)。

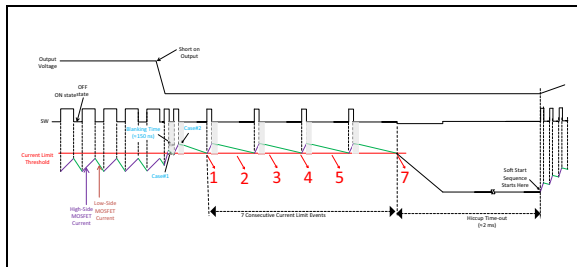


図 4-8: MIC21LV32 の電流制限しきい値と出力電流との関係

大きな負荷電流をサポートするために複数の MIC21LV32 デバイスを並列接続する場合、全ての ILIM ピンを互いに接続し、ILIM と AGND の間に 1 つの抵抗を接続して電流制限を設定します。ホストデバイスのみ、ILIM ピンからの電流を 9.6 μ A に固定します。セカンダリは電流を固定せず、 V_{ILIM} を読み出すだけです。スタックアップ構成では全ての位相が同一の V_{ILIM} 値を共有します。

高精度な検出抵抗またはローサイド MOSFET の $R_{DS(on)}$ を使う場合、MIC21LV32 の電流制限は温度に影響されないようにする必要があります。

25 $^{\circ}$ C から 125 $^{\circ}$ C になると $R_{DS(on)}$ 抵抗は 2 倍になるため、この場合、電流制限を設定するのに外付けの NTC 抵抗が必要になります。通常の高精度検出抵抗を使う場合、NTC 抵抗は不要です。

NTC 抵抗の負の温度係数から正の温度係数を実現するため、位相ごとの電流制限が内部的に生成されています (式 4-13 参照)。

式 4-13:

$$I_{LIM} = \frac{0.3 - 0.25 \times V_{ILIM}}{R_{DS(on)}}$$

I_{LIM} : 各相の目標電流制限値

V_{ILIM} : ILIM ピンで設定可能な電圧

式 4-13 より、式 4-14 を介して V_{ILIM} の値を導出できます。

式 4-14:

$$V_{ILIM} = 1.2V - 4 \times R_{DS(on)} \times I_{LIM}$$

ターゲット V_{ILIM} 電圧を設定するには式 4-15 を使います。

式 4-15:

$$V_{ILIM} = I_{CL} \times R_{ILIM}$$

I_{CL} : ILIM ピンの 9.6 μ A (typ.) 定電流源

R_{ILIM} : 電流制限しきい値電圧設定抵抗

例 4-1: ローサイド MOSFET $R_{DS(on)}$ 電流検出用の R_{ILIM} の計算

- $I_{LIM} = 10$ A / 相の場合、 $R_{DS(on)} = 10$ m Ω (25 $^{\circ}$ C)、式 4-14 を使って、 $V_{ILIM} = 1.2V - 4 \times 10$ m $\Omega \times 10$ A = 1.2 V - 0.4 V = 0.8 V (25 $^{\circ}$ C)。
- 9.6 μ A の定電流源を使って ILIM ピンで 0.8 V を得るには、 $R_{ILIM} = 0.8$ V / 9.6 μ A = 83.3 k Ω (25 $^{\circ}$ C) の設定用等価抵抗が必要です。
- 温度が 125 $^{\circ}$ C に上昇すると、同じ 10 A 制限において 125 $^{\circ}$ C 時の $R_{DS(on)}$ は 20 m Ω になります。
- そのため、 $V_{ILIM} = 1.2$ V - 4 $\times$ 20 m $\Omega \times 10$ A = 1.2 V - 0.8 V = 0.4 V (125 $^{\circ}$ C) となり、さらに $R_{ILIM} = 0.4$ V / 9.6 μ A = 41.7 k Ω (125 $^{\circ}$ C) になります。

例 4-1 に示すように、式 4-13 と式 4-14 が正しく動作するには各相の電流制限のサイジングを温度レンジ全体で検証する必要があります。これは、次式が常に成り立つ必要があるためです。

式 4-16:

$$1.2V > 4 \times R_{DS(on)} \times I_{LIM}$$

ローサイド MOSFET の $R_{DS(on)}$ の温度係数の線形化と近似のために、ILIM ピンと AGND の間で NTC 抵抗と共に使われる抵抗ネットワークを図 4-9 に示します。

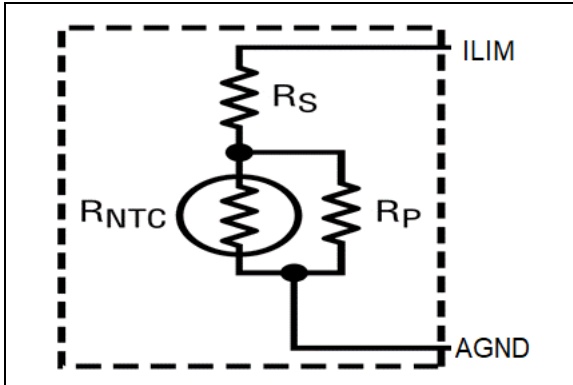


図 4-9: MOSFET $R_{DS(on)}$ の温度係数の線形化と近似のために R_{NTC} と共に使われる抵抗ネットワーク

温度に依存しない抵抗検出を使う場合、ILIM ピンに単純な温度一定の標準的な抵抗を使います。

4.5.3 負極性電流制限

MIC21LV32 は、サイクルごとの負極性 (逆方向) 電流制限機能をサポートしています。負極性電流制限しきい値の絶対値は設定された電流制限の 50% です。ローサイド MOSFET の負極性電流が電流制限を引き起こす場合、ローサイド MOSFET をオフとし、ハイサイド MOSFET のボディダイオードを経由して電流を流します。この保護によって出力コンデンサを放電する電流が制限されるため、この間、出力電圧は目標値よりも高い状態になります。過電流制限値を超えるような大きな逆電流を防ぐため、500 ns 後にローサイド FET がターンオンされ、負極性電流を設定されたレベルに維持します。

4.5.4 高精度イネーブル (EN)

高精度イネーブル (EN) 入力はレギュレータの制御に使います。この高精度機能により、別の電源の抵抗分圧器を使って複数の電源を簡単にシーケンシングできるようになります。このピンをグランドまたは 1.2 V (typ.) 未満の電圧に接続すると、レギュレータは OFF になります。この状態では、入力電圧が 12 V の場合の入力電源の待機時消費電流は 25 μ A (typ.) です。

EN 入力は約 6 μ A の内部プルアップを備えています。そのため、このピンをフロート状態にする、または 1.2 V (typ.) より高い電圧にプルアップする事でレギュレータを ON にできます。この入力のヒステリシスはしきい値 1.2 V (typ.) の約 65 mV (typ.) 下です。イネーブル入力を駆動する時、その電圧はこのピンの絶対最大定格を決して上回ってはなりません。EN ピンは内部プルアップを備えています。この機能を使わない場合、特にノイズの多い環境では、入力を High にプルアップする事を推奨します。これは VIN ピンと EN ピンの間に値の大きな抵抗 (1 M Ω) を接続する事で簡単に行えます。MIC21LV32 デバイスは入力 UVLO (低電圧ロックアウト) 機能も内蔵しています。これにより、入力電圧が内部回路に適切なバイアスを印加するのに十分でない場合にレギュレータが ON になるのを防ぐ事ができます。立ち上がりしきい値は 4.3 V (typ.) で立ち下がりしきい

値は 3.9 V (typ) です。場合によっては、良好なシステム性能を得るにはこれらのしきい値が低すぎる事があります。これに対する解決策は、EN 入力を外部プログラマブルな UVLO 制御入力として使い、入力電圧がターゲット下限しきい値を下回ったら部品をディセーブルする事です。これはバッテリーの過放電やシステム起動途上での規定外ターンオンを防ぐためによく使われます。この方法は入力電圧が最低電圧の 4.5 V を下回るアプリケーションでデバイスの異常動作を防止するためにも推奨されます。図 4-10 に、この UVLO 方式を実装するための接続を示します。式 4-17 と式 4-18 を使うと適切な抵抗値を割り出せます。

式 4-17:

$$R_{TOP} = R_{BOT} \times \left(\frac{V_{OFF}}{V_{ENTH} - V_{ENHYS}} - 1 \right)$$

R_{TOP} : VIN 電圧抵抗分圧器のハイサイド抵抗

R_{BOT} : VIN 電圧抵抗分圧器のローサイド抵抗

V_{OFF} : これより低下するとレギュレータが OFF するターゲット VIN 電圧

V_{ENTH} : デバイス イネーブル上限しきい値電圧

V_{ENHYS} : イネーブルしきい値ヒステリシス

式 4-18:

$$V_{ON} = V_{OFF} \times \frac{V_{ENTH}}{V_{ENTH} - V_{ENHYS}}$$

V_{OFF} : レギュレータが OFF する入力電圧

V_{ON} : レギュレータが ON する入力電圧

V_{ENHYS} : イネーブルしきい値ヒステリシス

V_{ENTH} : イネーブル上限しきい値電圧

6 μ A のプルアップにより、分圧器を流れる電流はこれよりもかなり大きくなるはずですが、 R_{BOT} の値は 20 k Ω が最初の選択として推奨されます。

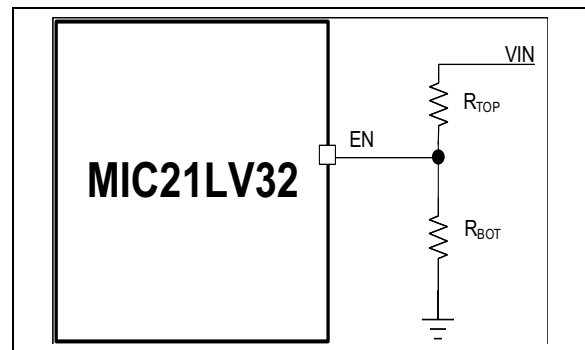


図 4-10: 外部プログラマブルな VIN の UVLO 接続

MIC21LV32

4.5.5 ソフトスタート

ソフトスタートは、出力電圧の立ち上がり時間を制御する事により、起動時の電源入力サージ電流を低減します。入力サージは出力コンデンサの充電中に発生します。出力立ち上がり時間が長いほど、入力サージ電流は小さくなります。

MIC21LV32 はソフトスタート時間を調整できます。ソフトスタート時間は、SS ピンと AGND の間に接続されているコンデンサの値を変更する事により調整できます。MIC21LV32 は SS ピンからの電流を 1.2 μA に固定しています。この定電流が、SS ピンと AGND の間に接続されているソフトスタート コンデンサを充電させる事で、ソフトスタート時間を調整します。

目標とする V_{OUT} 立ち上がり時間に対して適切なソフトスタート コンデンサの値は式 4-19 により求められます。

式 4-19:

$$C_{SS} = \frac{1.2 \mu\text{A} \times t_{SS}}{V_{REF}}$$

t_{SS} : 出力電圧ソフトスタート立ち上がり時間

4.5.6 VDD レギュレータと EXTVDD LDO

MIC21LV32 は 5.5 ~ 36 V の入力電圧 (V_{IN}) から 5 V のレギュレートされた出力を供給する高電圧 LDO を内蔵しています。 $V_{\text{IN}} < 5.5 \text{ V}$ の場合、 V_{DD} を V_{IN} ピンに接続して内部リニア レギュレータをバイパスしなければなりません。内部 LDO は V_{DD} ピンから制御回路に電力を供給し、 PVDD ピンからゲート駆動電流を供給します。

MIC21LV32 は EXTVDD から電力供給される補助の低電圧 LDO も備えています。EXTVDD の電圧が 4.7 V (typ.) 以上の時、この補助 LDO がイネーブルされ全ての内部回路の電力を供給します。同時に、メインの高電圧 LDO はディセーブルされます。これにより、高電圧 LDO の電力損失が減少するため、システムの効率が向上します。一般的には EXTVDD ピンを降圧型コンバータの出力に接続し、降圧型コンバータの出力を補助 LDO の電源として使います。EXTVDD に印加可能な最高電圧は 14 V までに制限されています。MIC21LV32 の内部 5 V LDO と EXTVDD の接続を図 4-11 に示します。

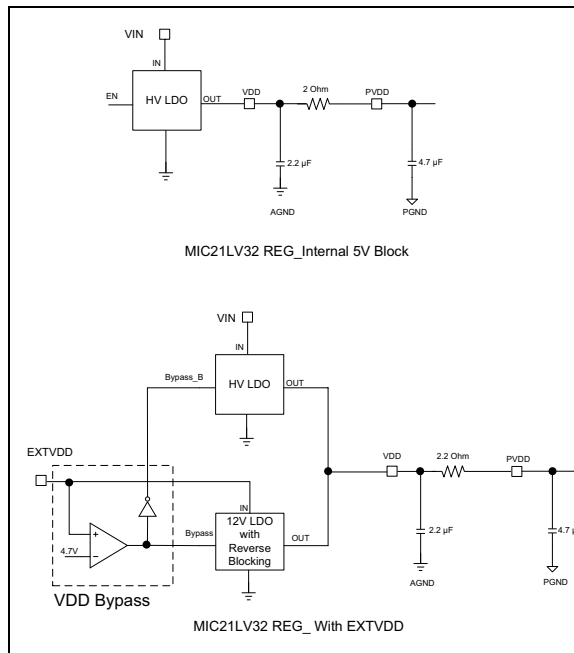


図 4-11: MIC21LV32 の EXTVDD

EXTVDD は降圧型レギュレータの V_{OUT} から電力を供給されるため、負荷の変動が激しい場合 V_{OUT} のノイズが多くなります。 $V_{\text{OUT}} > 5 \text{ V} + V_{\text{DROPOUT}}$ の時、このノイズは 12 V LDO の PSRR により抑制できます。一方、 $V_{\text{OUT}} = 5 \text{ V}$ の時、12 V LDO はドロップアウトモードで動作するため PSRR は期待できません。LDO は抵抗と同じように働きます。 $V_{\text{OUT}} < 5 \text{ V}$ の場合、EXTVDD を V_{OUT} に接続する事は推奨されません。

4.5.7 PG(パワーグッド)

PG(パワーグッド) ピンは出力が定常状態電圧の公称 88% を超える時に論理 High を示すオープンドレイン出力です。PG から V_{DD} に 10 k Ω を超えるプルアップ抵抗を接続する必要があります。ソフトスタート中は PG は Low に保持され、 V_{OUT} が目標レベルの 88% を超えた後に High へのプルアップが有効になります。

4.5.8 シーケンシング

MIC21LV32 は高精度イネーブル機能を備えています。EN ピンの電圧はスイッチングをイネーブルまたはディセーブルします。EN ピンの電圧が 1.2 V (typ.) より高くなると MIC21LV32 は動作に入ります。内部レギュレータが起動してスイッチングを開始します。EN ピンのシーケンシングを図 4-12 に示します。

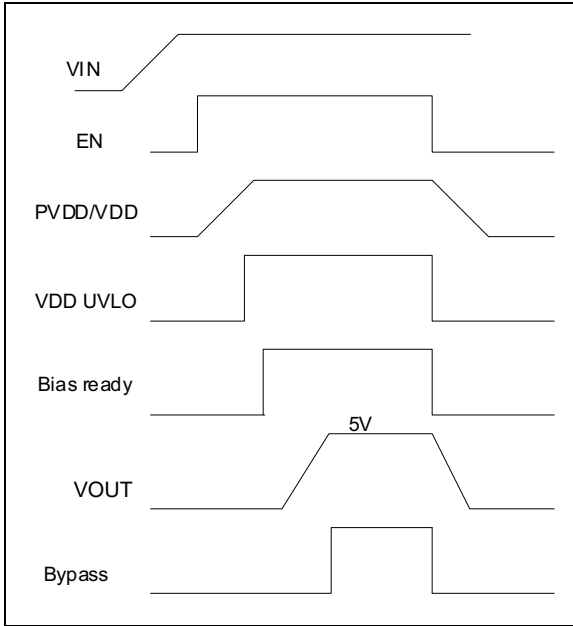


図 4-12: EN ピンのシーケンシング

EN ピンの電圧が EN 下限しきい値を下回ると、MIC21LV32 はシャットダウン モードに移行します。シャットダウン モード中は、MIC21LV32 はスイッチングを停止し、全ての内部制御回路が OFF になって静止電流が低減されます。EN ピンと PGOOD ピンを使って複数の MIC21LV32 デバイスをシーケンシングできます。EN 信号の前に VIN に電源投入する事を推奨します。

4.5.9 AVP(適応型電圧調整)、別名ドループ機能 (CCM のみで推奨)

一部の大量アプリケーションでは、正確に制御された出力インピーダンスの要件が課される事があります。この出力電圧の負荷電流に対する依存性を一般に「ドループ」、「負荷線」調整、または AVP(適応型電圧調整) と呼びます。

AVP 機能の基本的な機能は、降圧型レギュレータの出力抵抗を制御し、0 A 負荷時の出力が公称電圧より +ε% 高くなり、最大負荷時の出力が公称出力値の -ε% になるようにする事です (図 4-13 参照)。

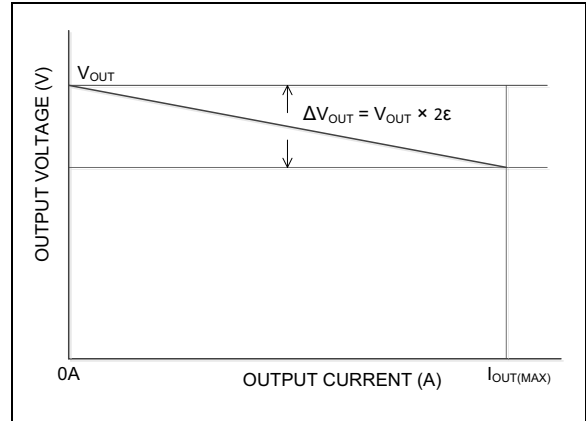


図 4-13: AVP の理想的な出力抵抗特性

上記の抵抗特性は出力負荷の周波数レンジ全体で実現する必要があります。

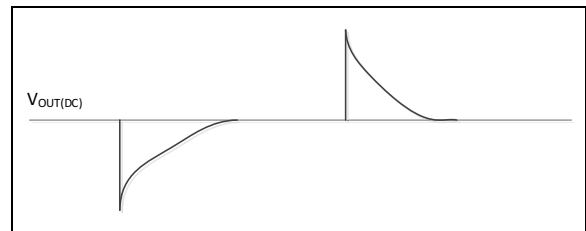


図 4-14: AVP/DROOP なしの場合の V_{OUT} の負荷変動誤差

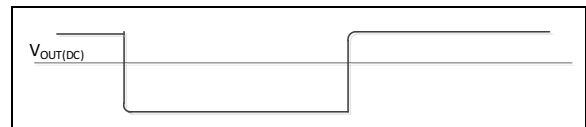


図 4-15: AVP/DROOP ありの場合の V_{OUT} の負荷変動誤差

図 4-14 と図 4-15 は AVP の設計ウィンドウの $\pm\epsilon$ を使って負荷変動に耐えるために必要な出力コンデンサの容量を削減する方法を説明しています。あるいは、出力コンデンサの容量は変えない事が決まっている場合、AVP を使って負荷変動誤差を改善できます。

DROOP ピンは式 4-20 の式に従って CCM の出力電流に比例した電圧を供給するアナログ出力です。

式 4-20:

$$V_{DROOP} = V_{CSH} - 1.2V = 8 \times R_{SENSE} \times I_L$$

V_{CSH} : CCM 動作中の CSH ピンの電圧

R_{SENSE} : 電流検出抵抗

I_L : 各相のインダクタ電流

電流検出レンジは $\pm 120 \text{ mV}$ のため、 V_{DROOP} の出力電圧レンジは $0 \sim 0.96 \text{ V}$ です。

MIC21LV32

5 V 出力の AVP を実装する回路図の一部を図 4-16 に示します。基本的な前提として、電流検出は温度に依存しない検出抵抗を使って実行します。

サイジングは、 $I_{OUT} = 0$ A の場合 $V_{DROOP} = 0$ V、 $I_{OUT} = I_{OUT(MAX)}$ の場合 $V_{DROOP} = 600$ mV の条件から開始します。 $I_{OUT(MAX)}$ での検出抵抗の電圧降下量によっては、DROOP ピンは 600 mV と異なる値になることがあります。ここでは $V_{DROOP(IOUTMAX)} = 600$ mV と仮定しました。

ステップ 1: $I_{OUT} = 0$ A で $(1+\epsilon) \times V_{OUT}$ を得るための抵抗の値を選択します。 $V_{DROOP} = 0$ のため、式 4-21 から V_{OUT} が求まります。

式 4-21:

$$V_{OUT} = \left(1 + \frac{R_{FBT}}{R_{FBB1} + R_{FBB2} \parallel R_{DROOP}}\right) \times V_{REF}$$

第一近似として、 $R_{FBB2} \parallel R_{DROOP} \approx R_{FBB2}$ となるように十分に小さい R_{FBB2} を選択する事を検討し、正確な 5.00 V 注入と安定性を得る事ができる R_{FBB1} 、 R_{FBB2} 、 R_{FBT} の値を選択します。

ステップ 2: $I_{OUT} = 0$ A から $I_{OUT} = I_{OUT(MAX)}$ まで、または $V_{DROOP} = 0$ V から $V_{DROOP} = 600$ mV まで、 $V_{OUT} \times 2\epsilon$ のトリップを持つように抵抗の値を選択します。

式 4-22:

$$2\epsilon = \frac{\Delta V_{FBS}}{V_{REF}} = \frac{n_D \times V_{DROOP(MAX)}}{V_{REF}} \times \frac{R_{FBB2}}{R_{FBB2} + R_{DROOP}} \times \frac{R_{FBT}}{R_{FBT} + R_{FBB1} + R_{FBB2} \parallel R_{DROOP}}$$

n_D : 2 相コントローラ デバイスの数
($n_D = 1, 2, 3, 4$)

式 4-22 で $R_{DROOP} \gg R_{FBB2}$ の場合、式 4-23 に示すように式を簡略化し、式 4-24 のように変形できます。

式 4-23:

$$2\epsilon = \frac{n_D \times V_{DROOP(MAX)}}{V_{REF}} \times \frac{R_{FBB2}}{R_{FBB2} + R_{DROOP}} \times \frac{R_{FBT}}{R_{FBT} + R_{FBB1} + R_{FBB2}}$$

式 4-24:

$$R_{DROOP} = \frac{R_{FBB2} \times \left(\frac{n_D}{2\epsilon} \times \frac{V_{DROOP(MAX)}}{V_{REF}} \times \frac{R_{FBT}}{R_{FBT} + R_{FBB1} + R_{FBB2}} - 1 \right)}{1}$$

ステップ 3: R_{FBB1} を少し調整すると、 $I_{OUT} = 0$ A で $V_{OUT} \times (1 + \epsilon)$ が得られます。その結果を図 4-16 に示します。

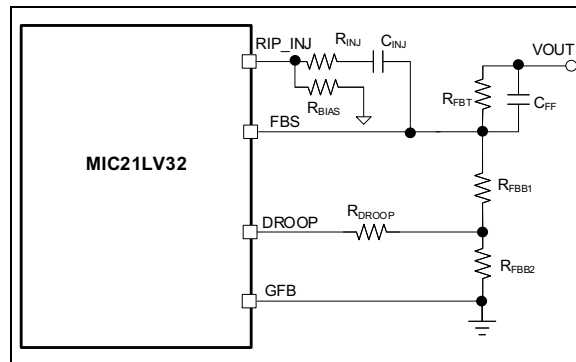


図 4-16: 5V 出力、DROOP ピンのレンジ 0V ~ 600 mV、AVP レンジ 2% での AVP 実装

式 4-23 と式 4-24 が完全な解を持つ事もありますが、 $I_{OUT} = 0$ A の時 $+\epsilon$ 、 $I_{OUT(MAX)}$ では 2ϵ 下がるという初期の調整について 0.1% の標準的な抵抗を見つける事が主な課題となります。

上述の例は検出抵抗を使った温度に依存しない電流検出に基づいたものでした。ローサイド FET を使う場合、 V_{DROOP} は下式で定義されます。

式 4-25:

$$V_{DROOP} = V_{CSH} - 1.2V = 8 \times R_{DS(on)(LS)} \times I_L$$

$R_{DS(on)(LS)}$: ローサイド MOSFET のターンオン抵抗

検出電流レンジを 120 mV とすると、最高動作電圧値は以下になります。

式 4-26:

$$V_{DROOP(MAXOP)} = 120 \text{ mV} \times 8 = 0.96V$$

$R_{DS(on)(LS)}$ は 25 °C での値に対して 125 °C では約 2 倍になるため、温度レンジ全体で検出レンジを守るには 25 °C で、 $R_{DS(on)} \times I_{OUT(MAX)} < 60$ mV を選択する必要があります。

$R_{DS(on)}$ の温度変化に対する AVP の感度を下げるには、次ページの図 4-17 に示すように NTC 抵抗を持つ抵抗ネットワークを使う必要があります。

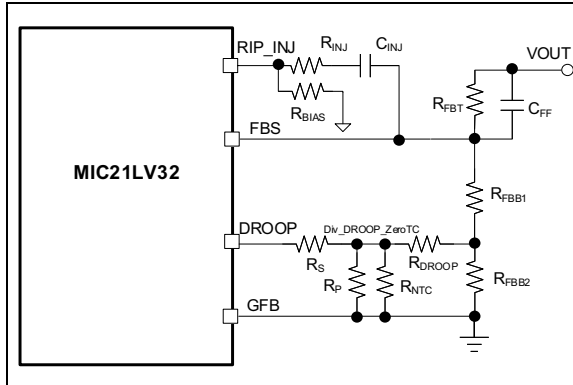


図 4-17: NTC 抵抗を使った DROOP ピンの $R_{DS(on)}$ 温度係数の補償

図 4-17 のコンセプトは $I_{OUT(MAX)}$ の温度による DROOP 電圧の上昇 (正の温度係数) を R_{NTC} (負の温度係数) で補償して分圧器のノード (Div_DROOP_ZeroTC) を温度に対して一定に保つというものです。

以降の計算は前述の温度に依存しない電流検出の場合と同様です。AVP が不要な場合、10 k Ω 、1 nF の直列 RC フィルタをグラウンドに接続する事で、フィルタ処理された出力電流を読み出せます。

4.5.10 多相化 (スタッキング)

MIC21LV32 では最大 8 相までの多相動作を構成できます。MIC21LV32 では多相化のために 4 本のピンが割り当てられています。ホストコントローラの APO ピンは次のセカンダリコントローラの NPI ピンに接続されます。ホストとセカンダリの CSH ピンと ONR ピンを互いに接続します。ホストは ON 要求が完了すると、APO ピンを介して次のセカンダリへ制御を渡します。電流シェアバスにより、ホストコントローラとセカンダリコントローラ間で均一な電流シェアリングが維持されます。

ONR は双方向ピンです。コントローラをセカンダリとしてプログラムするには、セカンダリにするコントローラの FBS ピンを VDD に接続します。これにより、そのセカンダリコントローラの ONR ピンが入力専用になります。セカンダリコントローラはホストコントローラから ONR を受け入れ、そのオンタイム要求に応えます。

図 4-18 に、2 つの MIC21LV32 デバイスを接続して 4 相構成にした様子を示します。MIC21LV32 の NPI ピンと APO ピンはデジチェーン接続され、最大 8 相までスタッカブルな電源を構成します。

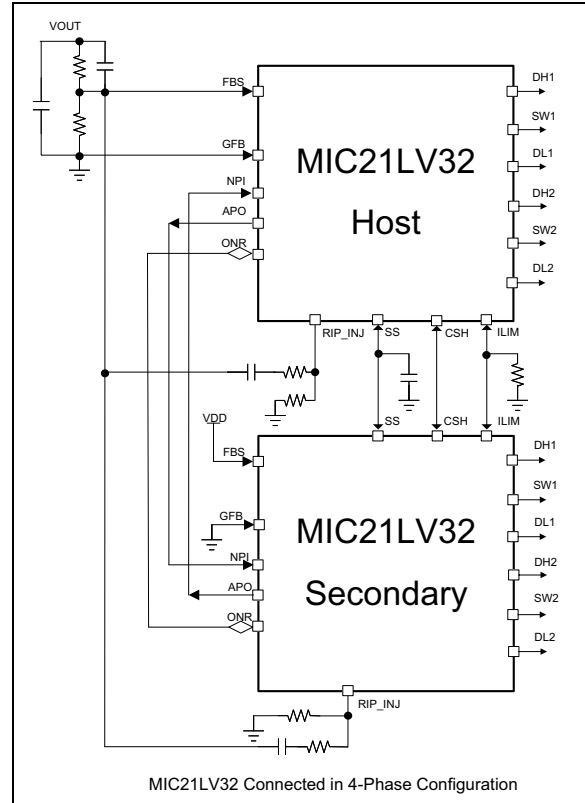


図 4-18: 4 相構成の MIC21LV32 の接続

デジチェーンの 1 つのメンバーが損傷した、損傷に至る可能性がある、短絡発生、またはサーマルシャットダウン発生時に動作をより厳密に制御するため、複数の対策が実装されました。

1. ILIM をプログラムするのはホストのみです。セカンダリは ILIM の電圧を読み取るだけです。共通点として、セカンダリは一切の設定用電流を出しません。
2. ソフトスタート ピンはデジチェーンの全てのメンバーから 1.2 μ A で駆動されます。デジチェーンのいずれかのメンバーがサーマルシャットダウンまたは 7 サイクルを超える短絡によって SS ピンをプルダウンした場合、SS の立ち上がりエッジで新しい自動再起動がトリガされます。デジチェーンのどのメンバーも問題発生時には SS ピンを 0V に近い Low レベルに維持する能力があります。その場合、問題の発生していない全てのメンバーが High-Z 状態になり、SS が解放されるまで待機します。例えば、あるメンバーの LDO が起動していない場合、SS ピンが Low に保持され全メンバーはスタート待機状態になります。

3. チップ間のタイミングのずれによって起動順序が乱れないように、ブロックの遅延 (BiasReadyGen) はホストでは 3 ms、セカンダリでは 1.5 ms (半分) になっています。この 3 ms と 1.5 ms の時間枠はローカル オシレータおよびカウンタにより作られます。
これにより、チップ間の起動に若干のずれがあったとしても、3 ms 後にホストが起動する時にはセカンダリの準備が完了しています。
4. このアプリケーションでは、デジタイゼーションを構成する各デバイスの論理入力ピンである NPI (Next Phase In) は、ピンの近くにグラウンドに接続された外付けの 136 kΩ 抵抗を設置しています。これにより、基板製造上の不良によって結線がフローティング状態になったとしても NPI が 0 V にプルダウンされるため、チップを起動させるような活動が停止されます。また、NPI は立ち上がりエッジのみをアクティブと解釈します。このピンがフローティング状態で立ち上がりエッジが検出されなければ、活動は停止します。
5. デジタイゼーション接続時、出力として構成されたホストからの論理ピン ONR (On Request) が、入力として構成された各セカンダリの ONR ピンに入ります。異なるセカンダリの異なる VDD レールに対応して、ホストから特定のセカンダリに過剰な電流が注入されないようにするため、論理出力としての ONR ピンには 1 kΩ のプルアップ抵抗が内蔵されています。これにより、出力 ONR は約 5 mA のグラウンド短絡保護を備え、各セカンダリの VDD レールへの注入耐性は 2k = 1k + 1k の抵抗により確保されます。この少量の注入がラッチアップをトリガしないよう、内部には特別な配慮がなされています。
6. ホスト コントローラのエラーアンプのみが出力と帰還を制御します。セカンダリは論理ピン (NPI と APO) を順番に使うホストからの ONR に対応するだけです。また、セカンダリは適切な位相調整とレギュレーションを可能にするために帰還にリップルを注入します。デジタイゼーションの全てのメンバーは適切な (均等な) 電流シェアリングを可能にするために CSH ピンを共有しています。
7. 多相動作でドループ機能が必要な場合、デジタイゼーションの全てのメンバーの DROOP ピンに接続された全てのドループ設定抵抗をホスト コントローラのボトム側帰還抵抗に接続し、2 相動作の場合と同様に負荷線設定を実現します。

4.5.11 周波数設定

CCM の各相のスイッチング周波数は以下の式 4-27 によって設定できます。

式 4-27:

$$R_{FREQ} = \frac{20.1 \times 10^9}{f_{SW_PH}}$$

R_{FREQ} : FREQ ピンと AGND の間に接続された抵抗

4.5.12 サーマル シャットダウン

MIC21LV32 の接合部温度が +160 °C 以上になると降圧型コンバータはサーマル シャットダウンします。接合部温度が +140 °C 未満になると、MIC21LV32 の降圧型コンバータは再びソフトスタートします。

5.0 アプリケーション情報

5.1 インダクタの選定

出力インダクタを選定するには、インダクタンスとピークおよび実効電流の値が必要です。入力電圧、出力電圧、インダクタンス値によってインダクタのピークツーピーク リップル電流が決まります。一般的に、入力電圧が高いほど高インダクタンス品を使います。ピークツーピーク リップル電流が大きくなると、インダクタと MOSFET の電力損失が増加します。また、出力リップル電流が大きいほど、リップル電流を平滑化するためにより大容量の出力コンデンサが必要です。ピークツーピーク リップル電流を低減するにはインダクタンス値を大きくします。コイル巻数とコア飽和点を稼ぐため、結果としてインダクタは大型化し高価になります。スイッチング周波数を高くすると小さいインダクタンスを使えるようになりますが、インダクタコアの電力損失と MOSFET のスイッチング損失が増加します。インダクタのリップル電流を各相に寄与する最大 DC 出力電流の 20% と設定するとサイズ、損失、コストを良好にバランスさせる事ができます。各相チャンネルのインダクタのインダクタンス値は式 5-1 により求められます。

式 5-1:

$$L = \frac{V_{OUT} \times (Eff \times V_{IN(MAX)} - V_{OUT}) \times N_{PH}}{Eff \times V_{IN(MAX)} \times f_{SW} \times 0.2 \times I_{OUT(MAX)}}$$

f_{SW} : スwitchング周波数、500 kHz

0.2 : 各相に寄与する最大 DC 出力電流に対する AC リップル電流の割合

$V_{IN(MAX)}$: 最大電源段入力電圧

N_{PH} : 位相の総数

Eff : 降圧型コンバータの効率

$I_{OUT(MAX)}$: 最大 DC 出力電流

各相のピークツーピーク インダクタ電流リップルは下式により求められます。

式 5-2:

$$\Delta I_{L(PP)} = \frac{V_{OUT} \times (Eff \times V_{IN(MAX)} - V_{OUT})}{Eff \times V_{IN(MAX)} \times f_{SW} \times L}$$

各相のピークインダクタ電流は、式 5-3 に示す通り、各相の最大平均出力電流とピークツーピーク インダクタ電流リップルの 1/2 の合計です。

式 5-3:

$$I_{L_PH(PK)} = I_{OUTPH(MAX)} + 0.5 \times \Delta I_{L(PP)}$$

$$I_{OUTPH(MAX)} = \frac{I_{OUT(MAX)}}{n}$$

$I_{OUTPH(MAX)}$: 各相に寄与する最大平均 DC 出力電流

$I_{OUT(MAX)}$: 最大出力電流

n : 位相の総数

各相の RMS インダクタ電流は、各相のインダクタの I^2R 損失の計算に使われます。

式 5-4:

$$I_{L_PH(RMS)} = \sqrt{I_{OUTPH(MAX)}^2 + \frac{\Delta I_{L(PP)}^2}{12}}$$

効率を最大化するには、コア材料を正しく選定する事と、巻き線抵抗を最小化する事が必要です。MIC21LV32 を高周波数動作させるには、低コストが最優先の応用以外全ての応用でフェライトコアを使う必要があります。低コストの鉄粉コアも使えますが、コア損失が増加し、降圧型コンバータの効率が低下します。これは、出力電力が低い場合に特に顕著です。巻き線抵抗が大きいと、出力電流レベルが高い場合に効率が低下します。巻き線抵抗は可能な限り小さくすべきですが、そうすると通常はインダクタのサイズが大きくなります。インダクタ内の電力損失はコア損失と銅損の合計です。一般的に、出力負荷が高い場合、コア損失は重要ではありません(無視可能になります)。コア損失の影響は、出力電流が低い場合に顕著になります。コア損失のデータは、インダクタのベンダーから入手できます。インダクタ内の銅損は式 5-5 により求められます。

式 5-5:

$$P_{INDUCTOR(Cu)} = I_{L_PH(RMS)}^2 \times R_{WINDING}$$

銅線の抵抗 $R_{WINDING}$ は温度が高いと増加します。電力損失を正確に見積もるには、以下の式 5-6 で求められる動作温度での巻き線抵抗値を使う必要があります。

式 5-6:

$$R_{WINDING(HT)} = R_{WINDING(20^\circ C)} \times [1 + 0.0042 \times (T_H - T_{20^\circ C})]$$

T_H : 全負荷時の巻き線温度

$T_{20^\circ C}$: 周囲温度

$R_{WINDING(20^\circ C)}$: 室温での巻き線抵抗
(通常はメーカーが指定)

5.2 出力コンデンサの選択

出力コンデンサは通常、その容量と ESR (等価直列抵抗) によって決まります。他に電圧と RMS 電流能力の 2 つの要素も出力コンデンサを選定する上で重要です。出力コンデンサにはセラミック、低 ESR アルミ電解、OS-CON、POSCAP 型を推奨します。出力コンデンサの ESR は通常、定常状態での出力リップルの主要因です。一方、求められる負荷変動出力電圧要件を満たすには、総出力容量は負荷変動中の出力電圧を保ち、維持するために十分な大きさでなければなりません。

2 相降圧型コンバータに定常状態で必要な出力容量を求めるには、出力コンデンサから見たピークツーピーク出力リップル電流を知る必要があります。1 相、2 相、4 相、6 相、8 相の降圧型コンバータのピークツーピーク出力リップル電流を図 5-1 に示します。このグラフから、出力リップル電流のピークツーピーク値 (最大値で正規化した値) がデューティ サイクルの関数である事が分かります。2 相降圧型コンバータでは各チャンネルに 180° 位相差があるため、2 相のピークツーピーク出力リップル電流は単相コンバータの場合よりも小さくなり、リップル電流の実効周波数は出力コンデンサから見ると 2 倍になります。これが 2 相動作によるリップル低減効果です。また、デューティ サイクルが 50% の場合、各チャンネルのインダクタのリップル電流が相殺され、出力リップル電流は 0 に近くなります。

MIC21LV32 デバイスを最大 4 個までスタックした 4 相から 8 相までの多相動作でも、同様にさらなるリップル低減を実現できます。

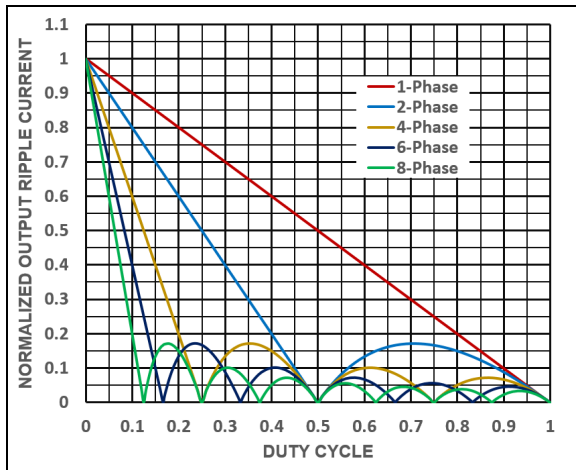


図 5-1: デューティ サイクルに対する正規化されたピークツーピーク出力リップル電流

図 5-1 に示したピークツーピーク出力リップルは最大値で正規化されています。これは出力リップル電流の計算を簡単にするための正規化係数として使われています。

ピークツーピーク出力リップル電流の最大値と正規化係数は式 5-7 で求められます。

式 5-7:

$$\Delta I_{OPP(MAX)} = \frac{V_{OUT}}{L \times f_{SW}}$$

任意の多相降圧型コンバータの任意のデューティ サイクルにおける推定ピークツーピーク出力リップル電流は、以下の式 5-8 に示すように、その多相降圧型コンバータに対応する正規化値 (図 5-1 参照) に正規化係数を乗算して求められます。

式 5-8:

$$\Delta I_{OPP} = \Delta I_{OPP(NORMALIZED)} \times \Delta I_{OPP(MAX)}$$

$\Delta I_{OPP(NORMALIZED)}$: 図 5-1 の任意のデューティ サイクルの任意の多相降圧型コンバータにおける正規化されたピークツーピーク出力リップル電流値

総出力リップル電圧は ESR によって生じるリップル電圧と出力容量の組み合わせです。そこで、2 相降圧型コンバータの定常状態の出力リップル電圧は式 5-9 により求められます。

式 5-9:

$$\Delta V_{OUT(PP)} = \sqrt{\left(\frac{\Delta I_{OPP}}{16 \times C_{OUT} \times f_{SW}}\right)^2 + (\Delta I_{OPP} \times ESR_{COUT})^2}$$

$\Delta V_{OUT(PP)}$: ピークツーピーク出力リップル電圧

ΔI_{OPP} : ピークツーピーク出力リップル電流

C_{OUT} : 出力静電容量

f_{SW} : 各相のスイッチング周波数

ESR_{COUT} : 出力コンデンサの ESR

定常状態の 2 相降圧コンバータに必要な最小出力容量は式 5-10 で推定できます。

式 5-10:

$$C_{OUT} \geq \frac{\Delta I_{OPP}}{16 \times \Delta V_{OUT(PP)} \times f_{SW}}$$

負荷過渡要件を満たすには、出力容量も式 5-11 の要件を満たす必要があります。選択した出力容量値は、両方の式の要件を満たしている必要があります。

式 5-11:

$$C_{OUT} \geq \frac{\Delta I_{LOAD}}{\Delta V_{OUT(TRANS)} \times \pi \times f_{CO}}$$

ΔI_{LOAD} : 負荷変動時の出力負荷電流ステップ
 $\Delta V_{OUT(TRANS)}$: 負荷変動時の出力電圧の変化
 f_{CO} : クロスオーバー周波数、約 $f_{SW}/10$

定常状態の出力コンデンサ全体の ESR の最大値は式 5-12 により求められます。

式 5-12:

$$ESR_{COUT} \leq \frac{\Delta V_{OUT(PP)}}{\Delta I_{OPP}}$$

出力コンデンサ全体の ESR の最大値は負荷変動要件も満たす必要があります、これは式 5-13 で計算されます。その上で、出力コンデンサの ESR はそれより低い値を選択する必要があります。

式 5-13:

$$ESR_{COUT} \leq \frac{\Delta V_{OUT(TRANS)}}{\Delta I_{LOAD}}$$

セクション 4.1「制御アーキテクチャ」で説明した通り、 g_m アンプとエラー コンパレータが正しく動作するには、MIC21LV32 の FBS ピンで 20 mV 以上のピークツーピーク リップルが必要です。

また、出力電圧リップルはインダクタ電流と同相である必要があります。

従って、出力コンデンサの容量によって生じる出力電圧リップルは、出力コンデンサの ESR によって生じるリップルよりも大幅に小さい必要があります。低 ESR コンデンサ (セラミック コンデンサ等) を出力コンデンサとして使う場合、リップル注入方式を使って十分な大きさの帰還電圧リップルを提供しなければなりません。詳細は**セクション 4.4「リップル注入回路のコンポーネントの選択」**を参照してください。

出力コンデンサの電圧の定格値は、最大入力電圧の 1.25 倍にする必要があります。出力コンデンサの RMS 電流は式 5-14 により求められます。

式 5-14:

$$I_{COUT(RMS)} = \frac{\Delta I_{OPP}}{\sqrt{12}}$$

出力コンデンサでの電力損失は式 5-15 により求められます。

式 5-15:

$$P_{DISS(COUT)} = I_{COUT(RMS)}^2 \times ESR_{COUT}$$

5.3 入力コンデンサの選定

入力リップルを減衰させ、出力に過渡的な大電流応答が発生した場合でも入力電流を安定して供給するため、高周波セラミックコンデンサに加えて、セラミックまたはアルミ電解のいずれかの大きなバルク容量を使う必要があります。パワーステージ用の VIN に設置する入力コンデンサは、定格電圧や容量のみならず、温度特性、VIN のリップル電圧、ESR、リップル電流定格も考慮して選択する必要があります。電源投入時に大きな突入電流が生じる場合、タンタル型入力コンデンサは破損する可能性があります。良い信頼性を確保するために、タンタル入力コンデンサの電圧定格は最大入力電圧の 2 倍以上にしなければなりません。アルミ電解、OS-CON、多層ポリマフィルム型のコンデンサは、定格電圧のディレーティングを考慮しなくても大きな突入電流に対処できます。2 相降圧型コンバータでは、リップル キャンセル効果によって入力リップル電圧とリップル電流が単相コンバータの場合よりも小さくなり、入力コンデンサから見た実効リップル周波数はスイッチング周波数の 2 倍になります。入力リップル電圧は出力電流と入力コンデンサの容量と ESR に依存します。定常状態の入力電圧リップルは式 5-16 により推定できます。

式 5-16:

$$\Delta V_{IN} \approx \frac{I_{OUT} \times \left(D - \frac{k}{n}\right) \times \left[\frac{1}{n} - \left(D - \frac{k}{n}\right)\right]}{n \times f_{SW} \times C_{IN}} + \frac{I_{OUT}}{n} \times ESR_{CIN}$$

I_{OUT} : 総出力電流
 D : 各相のデューティ サイクル
 n : 位相の総数 ($n = 2, 4, 6, 8$)
 k : $0, 1, 2, 3, \dots$ ($D > k/n$, $k < n$)
 f_{SW} : 各相のスイッチング周波数
 C_{IN} : 総入力容量
 ESR_{CIN} : 入力コンデンサの等価直列抵抗

入力コンデンサの容量は式 5-17 で求められます。

式 5-17:

$$C_{IN} \geq \frac{I_{OUT} \times \left(D - \frac{k}{n}\right) \times \left[\frac{1}{n} - \left(D - \frac{k}{n}\right)\right]}{n \times f_{SW} \times \Delta V_{IN}}$$

k : $0, 1, 2, 3, \dots$ ($D > k/n$, $k < n$)
 n : 位相の総数 ($n = 2, 4, 6, 8$)

総入力容量の ESR は式 5-18 で求められます。

式 5-18:

$$ESR_{CIN} \leq \Delta V_{IN} \times \frac{n}{I_{OUT}}$$

入力コンデンサの定格は入力電流リップルに基づいて選定する必要があります。入力コンデンサ電流の定格 RMS 値は、最大出力電流での値です。ピークツーピーク インダクタ電流リップルが小さいと仮定すると、入力コンデンサの RMS 電流定格は式 5-19 により推定できます。

式 5-19:

$$I_{CIN(RMS)} \approx I_{OUT(MAX)} \times \sqrt{\left(D - \frac{k}{n}\right) \times \left[\frac{1}{n} - \left(D - \frac{k}{n}\right)\right]}$$

$I_{OUT(MAX)}$: 最大出力電流

k : 0,1,2,3,... ($D > k/n$, $k < n$, 最大整数は $n \times D$ 未満)

n : 位相の総数 ($n = 2,4,6,8$)

図 5-2 のグラフは、1 相、2 相、4 相、6 相、8 相の降圧型コンバータ動作のデューティ サイクルに対する正規化された RMS 入力コンデンサ電流を示しています。データは出力電流に対して正規化されています。

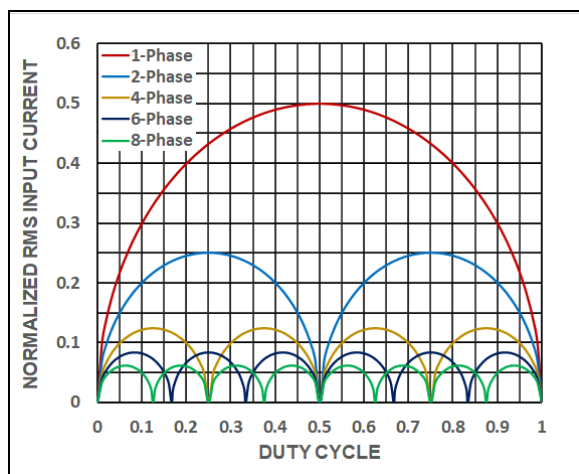


図 5-2: デューティ サイクルに対する正規化された RMS 入力コンデンサ電流

デューティ サイクル D で動作する任意の多相降圧型コンバータについて、入力コンデンサ RMS 電流も図 5-2 と以下の式 5-20 から求められます。

式 5-20:

$$I_{CIN(RMS)} = I_{CINRMS(NORM)} \times I_{OUT(MAX)}$$

$I_{CINRMS(NORM)}$: 図 5-2 の多相降圧型コンバータの任意のデューティ サイクルにおける正規化された RMS 入力コンデンサ電流

次に、入力コンデンサで消費される電力を式 5-21 で計算できます。

式 5-21:

$$P_{DISS(CIN)} = I_{CIN(RMS)}^2 \times ESR_{CIN}$$

入力コンデンサの電圧定格は高入力電圧に耐えられる耐圧品を選択する必要があります。推奨される電圧定格は最大入力電圧の 1.25 倍以上です。

5.4 スイッチング パワー MOSFET の選定

MOSFET の選択には以下のパラメータが重要です。

- 電圧定格
- 電流定格
- ON 抵抗
- ゲート電荷量

降圧型コンバータ内のハイサイドおよびローサイド MOSFET の電圧定格は、基本的に電源段入力電圧 (V_{IN}) と同じです。MOSFET の電圧定格を選定する際は、回路の寄生要素による電圧スパイクを考慮に入れ、 $V_{IN(MAX)}$ に対して 30% の余裕を持たせます (式 5-22 参照)。

式 5-22:

$$V_{DS(RATING)} \geq V_{IN(MAX)} \times 1.3$$

式 5-23 に示すように、降圧型コンバータ内のハイサイド MOSFET とローサイド MOSFET のピークスイッチ電流は同一で、各相のピークインダクタ電流と同一です。

式 5-23:

$$I_{SWHS(PK)} = I_{SWLS(PK)} = \frac{I_{OUT(MAX)}}{n} + \frac{\Delta I_{L(PP)}}{2}$$

$I_{OUT(MAX)}$: 最大出力電流

n : 位相の総数

$\Delta I_{L(PP)}$: 各相のピークツーピーク インダクタ電流

ハイサイドパワー-MOSFET の RMS 電流定格は式 5-24 で推定されます。

式 5-24:

$$I_{SWHS(RMS)} = \frac{I_{OUT(MAX)}}{n} \times \sqrt{D_{MAX}}$$

D_{MAX} : 最大デューティ サイクル

各相チャンネルの最大デューティ サイクルは式 5-25 により求められます。

式 5-25:

$$D_{MAX} = \frac{V_{OUT(MAX)}}{Eff \times V_{IN(MIN)}}$$

$V_{OUT(MAX)}$: 最大出力電圧
 $V_{IN(MIN)}$: 最小入力電圧
 Eff : 降圧型コンバータの効率

各相チャンネルのローサイドパワー-MOSFET の RMS 電流定格は式 5-26 により求められます。

式 5-26:

$$I_{SWLS(RMS)} = \frac{I_{OUT(MAX)}}{n} \times \sqrt{1 - D_{MAX}}$$

D_{MAX} : 最大デューティ サイクル

各相チャンネルのハイサイドパワー-MOSFET の伝導損失は式 5-27 により求められます。

式 5-27:

$$P_{COND(HS)} = I_{SWHS(RMS)}^2 \times R_{DS(ON)(HS)}$$

$R_{DS(ON)(HS)}$: ハイサイド MOSFET の ON 抵抗

各相チャンネルのローサイドパワー-MOSFET は式 5-28 により求められます。

式 5-28:

$$P_{COND(LS)} = I_{SWLS(RMS)}^2 \times R_{DS(ON)(LS)}$$

$R_{DS(ON)(LS)}$: ローサイド MOSFET の ON 抵抗

各相チャンネルのハイサイドパワー-MOSFET のスイッチング損失は式 5-29 で推定されます。

式 5-29:

$$P_{SWL(HS)} = V_{IN(MAX)} \times \frac{I_{OUT(MAX)}}{2n} \times (t_R + t_F) \times f_{SW}$$

$$t_R = Q_{G(HS)} \times \frac{(R_{ONDHH} + R_{G(HS)})}{V_{DD} - V_{TH(HS)}}$$

$$t_F = Q_{G(HS)} \times \frac{(R_{ONDHL} + R_{G(HS)})}{V_{TH(HS)}}$$

$$Q_{G(HS)} = 0.5 \times Q_{GSHS} + Q_{GDHS}$$

t_R : ハイサイド MOSFET のターンオン遷移時間
 t_F : ハイサイド MOSFET ターンオフ遷移時間
 $Q_{G(HS)}$: ハイサイド MOSFET スwitching ゲート電荷量
 Q_{GSHS} : ハイサイド MOSFET ゲート-ソース間電荷量
 Q_{GDHS} : ハイサイド MOSFET ゲート-ドレイン間電荷量
 R_{ONDHH} : ハイサイド ゲートドライバブルアップ抵抗
 R_{ONDHL} : ハイサイド ゲートドライバブルダウン抵抗
 $R_{G(HS)}$: ハイサイド MOSFET ゲート抵抗
 $V_{TH(HS)}$: ハイサイド MOSFET ゲートしきい値電圧

ハイサイド MOSFET の出力容量放電損失は式 5-30 により求められます。

式 5-30:

$$P_{COSS(HS)} = 0.5 \times C_{OSS(HS)} (V_{IN(MAX)})^2 \times f_{SW}$$

$C_{OSS(HS)}$: ハイサイド MOSFET 出力容量

各相チャンネルのハイサイドパワー-MOSFET の総電力損失は伝導損失、スイッチング損失、MOSFET 出力容量放電損失の合計です (式 5-31 参照)。

式 5-31:

$$P_{D(HS)} = P_{COND(HS)} + P_{SWL(HS)} + P_{COSS(HS)}$$

選択された各相チャンネルのハイサイドパワー-MOSFET は総電力損失に対応できなければなりません。効率を向上し電力損失を最小限に抑えるには、低 ON 抵抗で理想的なゲート電荷を持つパワー-MOSFET を選択する必要があります。

一方、各相チャンネルのローサイドパワー-MOSFET には主に伝導損失が寄与しており、降圧型コンバータ内のローサイド MOSFET にはスイッチング損失がありません。これは、ローサイド MOSFET のボディダイオードはローサイド MOSFET のターンオン前およびターンオフ後に順バイアスされ、ターンオンおよびターンオフ遷移中はローサイド MOSFET によるドレイン損失はなく、ボディダイオードの伝導損失になるためです。

MIC21LV32

伝導損失とは別に、ローサイド MOSFET のボディダイオードの伝導損失、ボディダイオードの逆回復損失、ローサイド MOSFET の出力容量放電損失も各相チャンネルのローサイドパワー MOSFET の電力損失に寄与します。

ローサイド MOSFET のボディダイオードのデッドタイム中の順方向伝導損失は式 5-32 により求められます。

式 5-32:

$$P_{BDDT(LS)} = \frac{2 \times I_{OUT(MAX)}}{n} \times V_{F(BD)} \times t_{DT} \times f_{SW}$$

$V_{F(BD)}$: ローサイド MOSFET ボディダイオードの順方向電圧

t_{DT} : デッドタイム、約 20 ns

ローサイド MOSFET のボディダイオードの逆回復損失は式 5-33 により求められます。

式 5-33:

$$P_{BDQRR(LS)} = V_{IN(MAX)} \times Q_{RR(BDLS)} \times f_{SW}$$

$Q_{RR(BDLS)}$: ローサイド MOSFET ボディダイオードの逆回復電荷量

ローサイド MOSFET の出力容量放電損失は式 5-34 により求められます。

式 5-34:

$$P_{COSS(LS)} = 0.5 \times C_{OSS(LS)} (V_{IN(MAX)})^2 \times f_{SW}$$

$C_{OSS(LS)}$: ローサイド MOSFET の出力容量

各相チャンネルのローサイドパワー MOSFET の総電力損失は式 5-35 で推定されます。

式 5-35:

$$P_{D(LS)} = P_{COND(LS)} + P_{BDDT(LS)} + P_{BDQRR(LS)} + P_{COSS(LS)}$$

スイッチングノードの高 dV/dt 信号によってローサイド MOSFET が誤ってターンオンする事があるため、 C_{GS}/C_{GD} 比が高く内部ゲート抵抗が低いローサイド MOSFET を選択する事で dV/dt 起因のターンオンの影響を最小限に抑えます。

5.5 ブートストラップコンデンサ

MIC21LV32 デバイスのハイサイドゲート駆動回路は外付けの N チャンネル MOSFET をスイッチングするよう設計されています。応用回路例では外付けのブートストラップダイオードを 2 つ用意し、それぞれが各相チャンネルの PVDD ピンと BST ピンの間にあります。これらの回路は各相に 1 つずつハイサイドゲート駆動

回路にエネルギーを供給します。低 ESR のセラミックコンデンサを各相チャンネルの BST ピンと SW ピンに接続する必要があります (「[代表的な応用回路](#)」参照)。BST ピンと SW ピンの間のブートストラップコンデンサ (C_{BST1} と C_{BST2}) は、対応するローサイド MOSFET が ON の間充電されます。対応するハイサイド MOSFET ドライバが ON される時、 C_{BSTx} のエネルギーが MOSFET を ON にするために使われます。BSTx ピンと SWx ピンの間には 0.1 μ F 以上の低 ESR セラミックコンデンサを推奨します。 C_{BSTx} に要求される値は式 5-36 により計算できます。

式 5-36:

$$C_{BSTx} = \frac{Q_{G(HS)}}{\Delta V_{CBSTx}}$$

$Q_{G(HS)}$: 各相のハイサイド MOSFET のゲート電荷量

ΔV_{CBSTx} : 各相の C_{BST} 間の電圧降下差、一般的には 50 ~ 100 mV

5.6 出力電圧の設定

図 5-3 に示すように、MIC21LV32 は 2 つの抵抗を使って出力電圧を設定する必要があります。

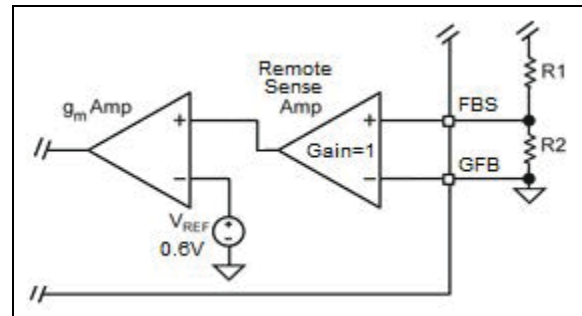


図 5-3: 分圧回路の構成

出力電圧は式 5-37 により求められます。

式 5-37:

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R1}{R2}\right)$$

V_{REF} : 0.6 V

R1 の代表値は 3 k Ω ~ 10 k Ω です。R1 が大きすぎると、電圧帰還ループにノイズが誘起されます。R1 が小さすぎると、降圧型コンバータの効率が特に低負荷時に低下します。R1 の値が決まれば、式 5-38 の式を使って R2 の値が求められます。

式 5-38:

$$R2 = \frac{V_{REF} \times R1}{V_{OUT} - V_{REF}}$$

5.7 AVP ドループ負荷線抵抗

AVP ドループ負荷線抵抗は式 5-39 により求められます。

式 5-39:

$$R_{LOADLINE} = \frac{\Delta V_{OUT(DROOP)}}{\Delta I_L(PK)} = \frac{4 \times R_{SENSE}}{1 + \frac{R_{DROOP}}{R_{FBB2}}} \times \left(1 - \frac{V_{REF}}{V_{OUT}}\right) \times \frac{V_{OUT}}{V_{REF}}$$

- $\Delta V_{OUT(DROOP)}$: 負荷による出力電圧の変化
 $\Delta I_L(PK)$: 負荷電流の変化に対する全相のピークインダクタ電流の総変化量
 R_{SENSE} : 電流検出抵抗
 V_{REF} : 参照電圧 (0.6 V typ.)
 V_{OUT} : 出力電圧
 R_{DROOP} : DROOP ピンに接続されたドループ設定抵抗の抵抗
 R_{FBB2} : ローサイド帰還抵抗値

5.8 MIC21LV32 の消費電力

MIC21LV32 は 2 つの低電圧 (LDO) レギュレータを備えており、EXTVDD ピンの電圧に基づいて VIN または EXTVDD から PVDD ピンに電力を供給します。PVDD は MOSFET ドライバに電力を供給します。内部回路に電力を供給する VDD ピンはローパスフィルタを介して PVDD に接続する事を推奨します。出力電圧が 5 V ~ 14 V の場合、EXTVDD を出力に接続する事で MIC21LV32 の消費電力を低減する事を推奨します。そうする事で、MIC21LV32 の接合部温度が低下し、システム効率が向上します。MIC21LV32 の消費電力は使用する LDO、外付け MOSFET のゲート電荷量、スイッチング周波数によって決まります。MIC21LV32 の消費電力と接合部温度は式 5-40、式 5-41、式 5-42 を使って推定できます。EXTVDD を使わない場合、MIC21LV32 の消費電力は式 5-40 で求められます。

式 5-40:

$$P_{IC} = V_{IN} \times (I_{G(TOTAL)} + I_Q)$$

$$I_{G(TOTAL)} = (Q_{G(HS1)} \times Q_{G(LS1)} + Q_{G(HS2)} + Q_{G(LS2)})f_{SW}$$

$I_{G(TOTAL)}$: 全位相の平均ゲート駆動電流の合計
 I_Q : MIC21LV32 の静止電流
 $Q_{G(HS1)}$: 相 1 のハイサイド MOSFET と
 $Q_{G(LS1)}$: ローサイド MOSFET のゲート電荷量
 $Q_{G(HS2)}$: 相 2 のハイサイド MOSFET と
 $Q_{G(LS2)}$: ローサイド MOSFET のゲート電荷量

EXTVDD を使う場合、MIC21LV32 の消費電力は式 5-41 により求められます。

式 5-41:

$$P_{IC} = V_{EXTVDD} \times (I_{G(TOTAL)} + I_Q)$$

V_{EXTVDD} : EXTVDD ピンの電圧
 (4.7 V ≤ V_{EXTVDD} ≤ 14 V (typ.))
 $I_{G(TOTAL)}$: 全位相の平均ゲート駆動電流の合計
 I_Q : MIC21LV32 の静止電流

MIC21LV32 の接合部温度は式 5-42 を使って推定できます。

式 5-42:

$$T_J = P_{IC} \times \theta_{JA} + T_A$$

T_J : MIC21LV32 の接合部温度
 T_A : 周囲温度
 P_{IC} : MIC21LV32 の消費電力
 θ_{JA} : MIC21LV32 の接合部から周囲への熱抵抗
 (34 °C /W typ.)

MIC21LV32 が許容可能な動作時最大接合部温度は 125 °C です。スイッチング コンバータの出力電圧が 4.7 V (typ.) ~ 14 V である場合、その出力電圧を EXTVDD ピン電圧として使う事で、MIC21LV32 内部の消費電力が大幅に減少します。これにより、接合部温度の上昇を以下に示す通りに抑える事ができます。

以下の標準的なケースの場合：

V_{IN} = 36 V、V_{OUT} = 5 V、I_{G(TOTAL)} = 20 mA、I_Q = 5 mA、最高周囲温度 T_A = 85 °C。

EXTVDD を使わない場合、MIC21LV32 の接合部温度は式 5-43 に示すように計算されます。

式 5-43:

$$\begin{aligned}P_{IC} &= 36V \times (20\text{ mA} + 5\text{ mA}) \\P_{IC} &= 0.9W \\T_J &= 0.9W \times 34^\circ\text{C}/W + 85^\circ\text{C} \\T_J &= 115.6^\circ\text{C}\end{aligned}$$

EXTVDD を使い、かつ MIC21LV32 の降圧型コンバータの 5V 出力を EXTVDD ピンへの入力として使った場合、MIC21LV32 の接合部温度は式 5-44 に示すように計算されます。EXTVDD を使う場合、接合部温度は 115.6 °C から 89.3 °C へと大幅に低下しています。

式 5-44:

$$\begin{aligned}P_{IC} &= 5V \times (20\text{ mA} + 5\text{ mA}) \\P_{IC} &= 0.125W \\T_J &= 0.125W \times 34^\circ\text{C}/W + 85^\circ\text{C} \\T_J &= 89.3^\circ\text{C}\end{aligned}$$

5.9 温度計測

動作温度制限を満たしている事を確認するため、IC のパッケージ温度を計測する事を推奨します。温度計測は基本的な作業のように思えますが、不正確に計測してしまう事がよくあります。最もよくある誤りは、サーモメータに付属している標準の熱電対を使う事です。この熱電対は一般的に 22 ゲージと太いためヒートシンクとして働き、パッケージ温度が実際より低く計測されます。

正確に温度を計測する方法は 2 つあります。より細かい熱電対を使うか、赤外線温度計を使うかです。熱電対を使う場合、36 ゲージ以上の細いタイプを使う事で、ヒートシンク効果を最小限に抑える必要があります。また、熱電対の先端に放熱グリス等を塗布する事で、熱電対接点と IC パッケージの間の接触状態を適正にする必要があります。可能な限り赤外線温度計を使って計測する事を推奨します。大部分の赤外線温度計の計測スポットサイズは、小型 IC の温度を正確に計測するには大きすぎます。しかし、スポットサイズが 1 mm の赤外線温度計は、ケースの最高温度位置を計測するのに適しています。スタンドを使うと IC の観測スポット位置精度を長時間維持しやすくなります。さらに、より高度で便利で正確な赤外線サーマルカメラを使う事もできますが、このような機器は非常に費用が高くなります。

6.0 プリント基板 (PCB) のレイアウトに関するガイドライン

Note: EMI と出力ノイズを最小化するため、基板のレイアウトは以下のガイドラインに従う必要があります。

信頼性が高く安定かつ効率的な動作を得るには、プリント基板のレイアウトが重要です。EMI を制御すると共に電源、信号、戻り経路のインダクタンスを最小限に抑えるために、グランドプレーンが必要です。AGND と PGND の間にスターグランド方式を使い、大電流経路のトレース長を最小にします。

MIC21LV32 2 相降圧型コンバータを正常に動作させるには以下のガイドラインに従ってください。

6.1 集積回路

- VDD ピンに接続する 2.2 μ F セラミック コンデンサは、IC の直近に配置します。VDD ピンはノイズに非常に敏感なため、このコンデンサの配置は非常に重要です。VDD、PVDD、PGND ピンへの接続には太いトレースを使います。
- EXTVDVDD ピンに 2.2 μ F セラミック コンデンサを接続し、IC の直近に配置します。
- アナログ グランドピン (AGND) はグランドプレーンに直接接続します。ただし AGND ピンは上面層 (部品面) の PGND パッドに接続しないでください。
- 入出力電源ラインの接続には太いトレースを使い、トレース長は最小にします。
- アナロググランドと電源グランドは分離し、1 点で互いに接続します。

6.2 入力コンデンサ

- 入力コンデンサは並列で使い、入力コンデンサの実効 ESR および ESL を最小にします。
- 各相チャンネルの入力コンデンサはハイサイド パワー MOSFET の隣に配置します。
- 入力コンデンサは基板の同じ面に、できるだけ本 IC の近くに配置します。
- V_{IN} 電源は 1.2 Ω 抵抗を介して VIN ピンに接続し、VIN ピンと PGND ピンの間に 1 μ F セラミック コンデンサを接続します。VIN ピンも PGND 接続も短くします。
- 入力コンデンサのグランド端子の近くにグランドプレーンへのビアを複数個配置します。
- 入力コンデンサには高誘電率系の X7R または X5R を使います。Y5V または Z5U タイプのコンデンサは使わないでください。
- セラミック入力コンデンサを別のタイプのコンデンサに交換しないでください。別のタイプのコンデンサを入力コンデンサに対して並列に追加する事はできません。
- ホットプラグ アプリケーションでは、電源が急に投入された場合に入力電源で発生する過電圧スパイクを制限するために、電解バイパス コンデンサを使います。

6.3 インダクタ

- インダクタからスイッチノード (SW1、SW2) への配線は短くします。
- デジタル信号の配線をインダクタの真下または近くに通さないようにします。
- スwitchノード (SW1、SW2) は帰還 (FBS) ピンから遠ざけます。
- CSPxピンはローサイドパワー-MOSFETのドレイン、CSNx ピンはローサイドパワー MOSFET のソースに直接接続し、CSP と CSN のトレースを各位相チャンネルごとにまとめて配線する事で、ローサイド MOSFET の電圧を正確に検出し、高精度な電流検出を実現します。
- ノイズを最小限に抑えるため、インダクタの下にグランドプレーンを配置します。
- インダクタはICに対してプリント基板の反対側に配置できます。インダクタと IC および出力負荷の間で大電流を流すため、電源トレースには十分な数のビアが必要です。電源コンポーネントが温度制限内に収まるのに十分なヒートシンクと空気流量があれば、IC またはインダクタが上面にあるか裏面にあるかは問題ではありません。入力コンデンサと出力コンデンサは基板の IC と同じ側に配置します。

6.4 出力コンデンサ

- 出力コンデンサのグランド端子と入力コンデンサのグランド端子は太いトレースを使って接続します。
- 帰還トレースは電源トレースから離し、出力コンデンサにできるだけ近付けて接続します。大電流の負荷トレースが長いと DC 負荷特性が悪化します。

6.5 MOSFET

- MOSFET のゲート駆動トレースは短く太くする。MOSFET のソースと PGND の間はグランドプレーンを介して接続する。
- C_{GS}/C_{GD} 比が高くて内部ゲート抵抗が低いローサイド MOSFET を使う事で dV/dt による誤ったターンオンの影響を最小限に抑えます。
- V_{GS} 定格が 4.5 V の MOSFET を使います (定格が 2.5 V または 3.3 V の MOSFET に比べてゲートしきい値電圧が高いため、グリッチに対する耐性が向上します)。

6.6 V_{OUT} のリモートセンス

- ノイズのピックアップを最小限に抑えるため、リモートセンス トレースは互いに近づけて配線するか隣接配置可能な層で配線しなければなりません。トレースはスイッチノード、インダクタ、MOSFET、その他の高 dV/dt または di/dt ソースから離して配線する必要があります。

6.7 RC スナバ

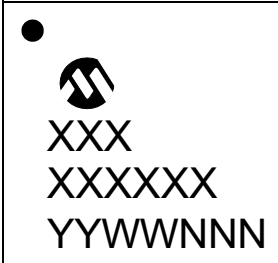
- 必要な場合、ボードのどちらかの面の SW ピンにできるだけ近い位置に RC スナバを配置します。

MIC21LV32

7.0 パッケージ情報

7.1 パッケージのマーキング情報

32-Lead VQFN (5 mm x 5 mm)



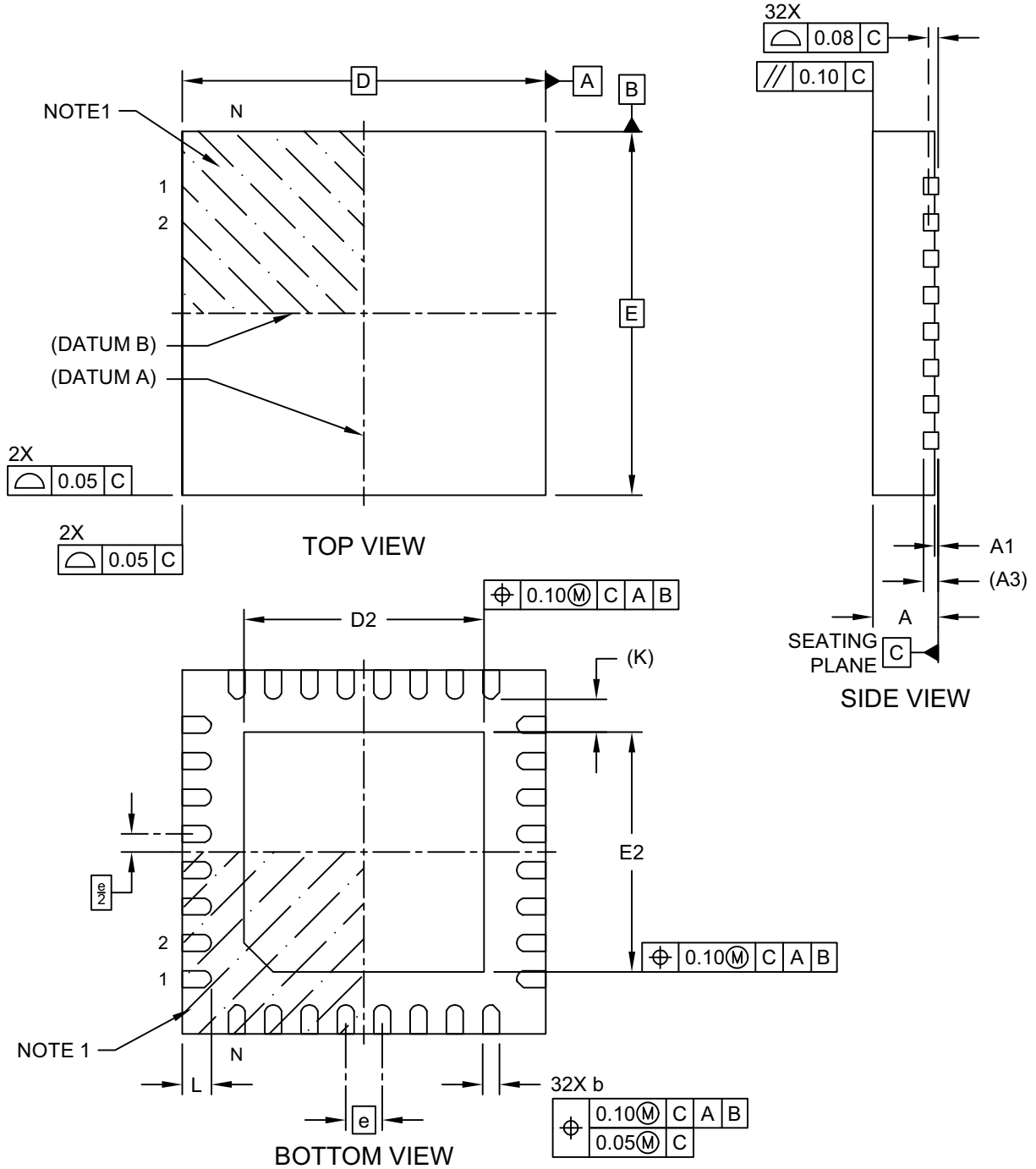
Example



Legend:	XX...X	Product code or customer-specific information
	Y	Year code (last digit of calendar year)
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
	(e3)	Pb-free JEDEC designator for Matte Tin (Sn)
	*	This package is Pb-free. The Pb-free JEDEC designator (e3) can be found on the outer packaging for this package.
Note:	In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line, thus limiting the number of available characters for customer-specific information. Package may or not include the corporate logo.	

32 ピン 超薄型クワッドフラット、リードレス パッケージ (QLA) - 5x5x0.9 mm ボディ [VQFN] 3.3 mm 露出パッド付き

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>

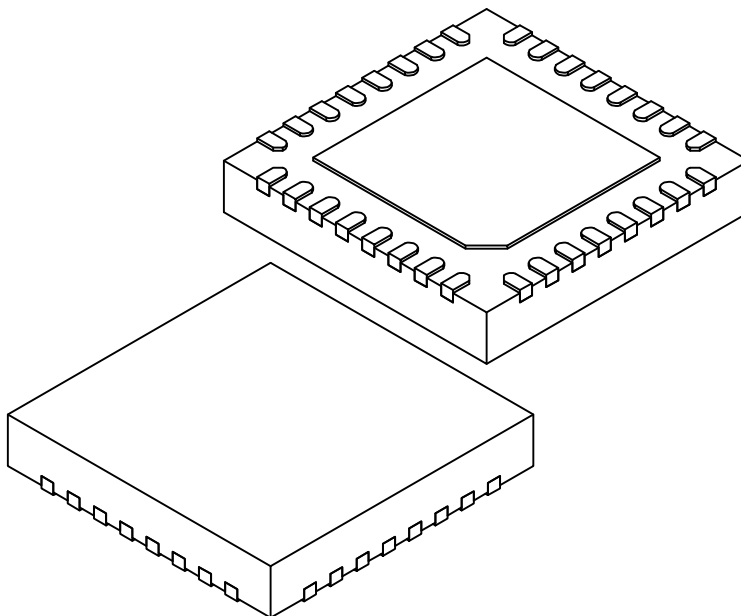


Microchip Technology Drawing C04-1285 Rev A Sheet 1 of 2

MIC21LV32

32 ピン 超薄型クワッドフラット、リードレス パッケージ (QLA) - 5x5x0.9 mm ボディ [VQFN] 3.3 mm 露出パッド付き

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Number of Terminals	N		32		
Pitch	e		0.50 BSC		
Overall Height	A		0.80	0.85	0.90
Standoff	A1		0.00	0.02	0.05
Terminal Thickness	A3		0.203 REF		
Overall Length	D		5.00 BSC		
Exposed Pad Length	D2		3.25	3.30	3.35
Overall Width	E		5.00 BSC		
Exposed Pad Width	E2		3.25	3.30	3.35
Terminal Width	b		0.18	0.23	0.28
Terminal Length	L		0.35	0.40	0.45
Terminal-to-Exposed-Pad	K		0.45 REF		

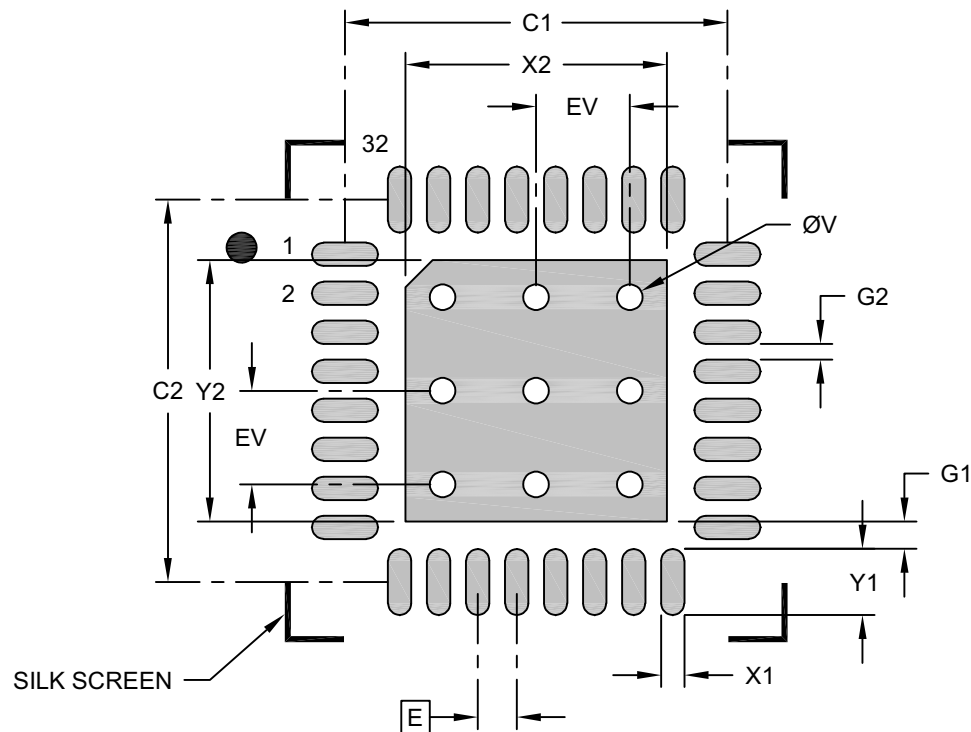
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-1285 Rev A Sheet 2 of 2

32 ピン 超薄型クワッドフラット、リードレス パッケージ (QLA) - 5x5x0.9 mm ボディ [VQFN] 3.3 mm 露出パッド付き

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Optional Center Pad Width	X2			3.35
Optional Center Pad Length	Y2			3.35
Contact Pad Spacing	C1		4.90	
Contact Pad Spacing	C2		4.90	
Contact Pad Width (X32)	X1			0.30
Contact Pad Length (X32)	Y1			0.85
Contact Pad to Center Pad (X32)	G1	0.35		
Contact Pad to Contact Pad (X28)	G2	0.20		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		0.20	

Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-3285 Rev A

MIC21LV32

NOTE:

補遺 A: 改訂履歴

リビジョン B (2022 年 9 月)

- 本書の構成を更新しました。
- 全体を通して文章の細かな修正を行いました。
- アプリケーション、概要、セクション 4.5.10「多相化 (スタッキング)」、セクション 5.2「出力コンデンサの選択」を更新して追加情報を含めました。
- デバイスをより分かりやすく説明するためにセクション 1.0「電気的特性」、セクション 3.0「ピンの説明」、セクション 4.0「機能説明」、セクション 5.0「アプリケーション情報」、セクション 7.0「パッケージ情報」を更新しました。
- 電気的特性 (1) 表を更新しました。
- 以下の図を更新しました。代表的な応用回路、機能ブロック図、図 2-34、図 2-35、図 4-4、図 4-5、図 4-11、図 4-13、図 4-18、図 5-1、図 5-2
- 以下の式を更新しました。式 4-4、式 4-22、式 4-23、式 4-24、式 4-26、式 5-8、式 5-16、式 5-17、式 5-19、式 5-20、式 5-25、式 5-39、式 5-43、式 5-44

リビジョン A (2021 年 3 月)

- 本書の初版です。

MIC21LV32

NOTE:

製品識別システム

ご注文や製品の価格、納期につきましては正規代理店にお問い合わせください。

製品番号				例：
デバイス	X	XX	-XX ⁽¹⁾	
	接合部 温度レンジ	パッケージ	梱包タイプ	
デバイス:	MD1730:	36 V 2相、先進的COT降圧型コントローラ、スタックブルで多相動作に対応		a) MD1730YML-TR: 36 V 2相、先進的 COT 降圧型コントローラ、スタックブルで多相動作に対応、接合部温度レンジ -40 ~ +125 °C、32 ピン 5 mm x 5 mm VQFN パッケージ、3300 個 / リール Note 1: テープ&リールの識別情報はカタログの製品番号説明にのみ記載しています。これは製品の注文時に使う識別情報であり、デバイスのパッケージには印刷されていません。テープ&リールが選択できるパッケージの在庫/供給状況は、正規代理店にお問い合わせください。
接合部温度 レンジ:	Y	=	-40 ~ +125 °C、RoHS 準拠	
パッケージ:	ML	=	32 ピン、5 mm x 5 mm VQFN	
梱包タイプ:	TR	=	3300 個 / リール	

MIC21LV32

NOTE:

Microchip 社製品のコード保護機能について以下の点にご注意ください。

- Microchip 社製品は、該当する Microchip 社データシートに記載の仕様を満たしています。
- Microchip 社では、通常の条件ならびに動作仕様書の仕様に従って使った場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip 社はその知的財産権を重視し、積極的に保護しています。Microchip 社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip 社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進化しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。

本書および本書に記載されている情報は、Microchip 社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip 社製品に対してのみ使う事ができます。それ以外の方法でこの情報を使う事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートは Microchip 社正規代理店にお問い合わせ頂くか、<https://www.microchip.com/en-us/support/design-help/client-support-services> をご覧ください。

Microchip 社は本書の情報を「現状のまま」で提供しています。Microchip 社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合も Microchip 社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかににかかわらず、また Microchip 社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対する Microchip 社の責任限度額は、使用者が当該情報に関連して Microchip 社に直接支払った額を超えません。

Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使う事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

Microchip 社の品質管理システムについては www.microchip.com/quality をご覧ください。

商標

Microchip 社の名称とロゴ、Microchip ロゴ、Adaptec、AVR、AVR ロゴ、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、Keeloq、Kleer、LANCheck、LinkMD、maxStylus、maxTouch、MediaLB、megaAVR、Microsemi、Microsemi ロゴ、MOST、MOST ロゴ、MPLAB、OptoLyzr、PIC、picoPower、PICSTART、PIC32 ロゴ、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST ロゴ、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGA は米国とその他の国における Microchip Technology Incorporated の登録商標です。

AgileSwitch、APT、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus ロゴ、Quiet-Wire、SmartFusion、SyncWorld、Temux、TimeCesium、TimeHub、TimePictra、TimeProvider、TrueTime、ZL は米国における Microchip Technology Incorporated の登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、GridTime、IdealBridge、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、KoD、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified ロゴ、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICKit、PiCtail、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQL、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENA は米国とその他の国における Microchip Technology Incorporated の商標です。

SQTP は米国における Microchip Technology Incorporated のサービスマークです。

Adaptec ロゴ、Frequency on Demand、Silicon Storage Technology、Symmcom はその他の国における Microchip Technology Incorporated の登録商標です。

GestIC は、その他の国における Microchip Technology Germany II GmbH & Co. KG (Microchip Technology Incorporated の子会社) の登録商標です。

その他の商標は各社に帰属します。

© 2023, Microchip Technology Incorporated and its subsidiaries.

All Rights Reserved.

ISBN: 978-1-6683-2334-2

各国の営業所とサービス

南北アメリカ

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
技術サポート :
<http://www.microchip.com/support>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

オースティン, TX
Tel: 512-257-3370

ボストン
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

シカゴ
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

ダラス
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

デトロイト
Novi, MI
Tel: 248-848-4000

ヒューストン, TX
Tel: 281-894-5983

インディアナポリス
Noblesville, IN
Tel: 317-773-8323
Fax: 317-773-5453
Tel: 317-536-2380

ロサンゼルス
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608
Tel: 951-273-7800

ローリー, NC
Tel: 919-844-7510

ニューヨーク, NY
Tel: 631-435-6000

サンノゼ, CA
Tel: 408-735-9110
Tel: 408-436-4270

カナダ - トロント
Tel: 905-695-1980
Fax: 905-695-2078

アジア / 太平洋

オーストラリア - シドニー
Tel: 61-2-9868-6733

中国 - 北京
Tel: 86-10-8569-7000

中国 - 成都
Tel: 86-28-8665-5511

中国 - 重慶
Tel: 86-23-8980-9588

中国 - 東莞
Tel: 86-769-8702-9880

中国 - 広州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115

中国 - 香港 SAR
Tel: 852-2943-5100

中国 - 南京
Tel: 86-25-8473-2460

中国 - 青島
Tel: 86-532-8502-7355

中国 - 上海
Tel: 86-21-3326-8000

中国 - 瀋陽
Tel: 86-24-2334-2829

中国 - 深圳
Tel: 86-755-8864-2200

中国 - 蘇州
Tel: 86-186-6233-1526

中国 - 武漢
Tel: 86-27-5980-5300

中国 - 西安
Tel: 86-29-8833-7252

中国 - 厦門
Tel: 86-592-2388138

中国 - 珠海
Tel: 86-756-3210040

アジア/太平洋

インド - バンガロール
Tel: 91-80-3090-4444

インド - ニューデリー
Tel: 91-11-4160-8631

インド - プネ
Tel: 91-20-4121-0141

日本 - 大阪
Tel: 81-6-6152-7160

日本 - 東京
Tel: 81-3-6880-3770

韓国 - 大邱
Tel: 82-53-744-4301

韓国 - ソウル
Tel: 82-2-554-7200

マレーシア - クアラルンプール
Tel: 60-3-7651-7906

マレーシア - ペナン
Tel: 60-4-227-8870

フィリピン - マニラ
Tel: 63-2-634-9065

シンガポール
Tel: 65-6334-8870

台湾 - 新竹
Tel: 886-3-577-8366

台湾 - 高雄
Tel: 886-7-213-7830

台湾 - 台北
Tel: 886-2-2508-8600

タイ - バンコク
Tel: 66-2-694-1351

ベトナム - ホーチミン
Tel: 84-28-5448-2100

欧州

オーストリア - ヴェルス
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

デンマーク - コペンハーゲン
Tel: 45-4485-5910
Fax: 45-4485-2829

フィンランド - エスポー
Tel: 358-9-4520-820

フランス - パリ
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

ドイツ - ガーヒンク
Tel: 49-8931-9700

ドイツ - ハーン
Tel: 49-2129-3766400

ドイツ - ハイムブロン
Tel: 49-7131-72400

ドイツ - カールスルーエ
Tel: 49-721-625370

ドイツ - ミュンヘン
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

ドイツ - ローゼンハイム
Tel: 49-8031-354-560

イスラエル - ラーナナ
Tel: 972-9-744-7705

イタリア - ミラノ
Tel: 39-0331-742611
Fax: 39-0331-466781

イタリア - バドヴァ
Tel: 39-049-7625286

オランダ - ドリュウネン
Tel: 31-416-690399
Fax: 31-416-690340

ノルウェー - トロンハイム
Tel: 47-7288-4388

ポーランド - ワルシャワ
Tel: 48-22-3325737

ルーマニア - ブカレスト
Tel: 40-21-407-87-50

スペイン - マドリッド
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

スウェーデン - ヨーテボリ
Tel: 46-31-704-60-40

スウェーデン - ストックホルム
Tel: 46-8-5090-4654

イギリス - ウォーキンガム
Tel: 44-118-921-5800
Fax: 44-118-921-5820