



AT93C86A

3線式シリアルEEPROM 16 Kbit (2,048 x 8または1,024 x 16)

特長

- 低電圧動作:
 - $V_{CC} = 1.8 \sim 5.5V$
 - $V_{CC} = 2.7 \sim 5.5V$
- 内部で2,048 x 8ビット(16K)または1,024 x 16ビット(16K)として構成、ユーザー選択可能
- 産業用温度レンジ: $-40 \sim +85^{\circ}C$
- 3線式シリアル インターフェイス
- シーケンシャル読み出し動作
- シュミットトリガ、フィルタ付き入力によるノイズの抑制
- 2 MHzのクロックレート(5V)
- 自己タイミング書き込みサイクル(最大10 ms以内)
- 高信頼性:
 - 書き込み耐性: 1,000,000サイクル
 - データ保持寿命: 100年
- 低環境負荷パッケージ オプション(鉛フリー/ハロゲンフリー/RoHS準拠)

パッケージ

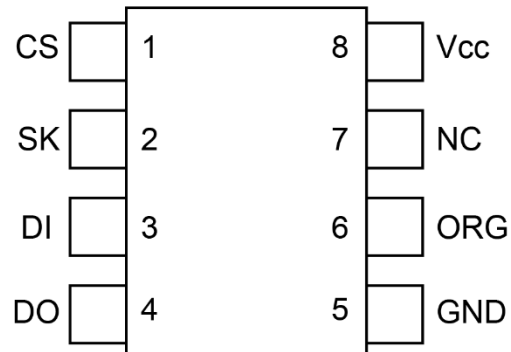
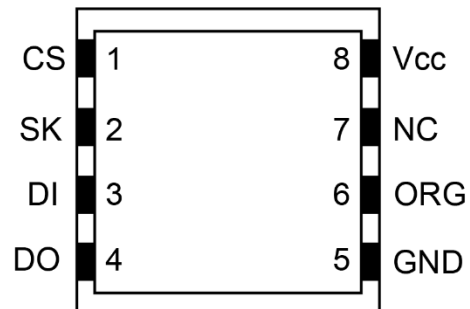
- 8ピンSOIC、8ピンTSSOP、8ピンUDFN、8ピンPDIP

目次

特長	1
パッケージ	1
1. パッケージタイプ(縮尺不定).....	4
2. ピンの説明	5
2.1 チップセレクト(CS).....	5
2.2 シリアルデータ クロック(SK)	5
2.3 シリアルデータ入力(DI).....	5
2.4 シリアルデータ出力(DO).....	5
2.5 グランド(GND)	5
2.6 内部構成(ORG)	6
2.7 デバイス電源(V _{CC})	6
3. 概要	7
3.1 ブロック図	7
4. 電気的特性	8
4.1 絶対最大定格	8
4.2 DC/AC動作レンジ	8
4.3 DC特性	8
4.4 AC特性	9
4.5 同期データのタイミング	10
4.6 電気的仕様	11
5. デバイスコマンドとアドレス指定	12
5.1 READ	12
5.2 消去/書き込みイネーブル(EWEN)	13
5.3 消去/書き込みディセーブル(EWDS).....	13
5.4 ERASE	14
5.5 WRITE	14
5.6 全書き込み(WRAL)	15
5.7 全消去(ERAL)	15
6. パッケージ情報	17
6.1 パッケージのマーキング情報	17
7. 改訂履歴	28
Microchip社ウェブサイト	29

製品変更通知サービス	29
お客様サポート	29
製品識別システム	30
商標	31
法律上の注意点	31
Microchip社のデバイスコード保護機能	31

1. パッケージタイプ(縮尺不定)

8-lead PDIP/SOIC/TSSOP
(Top View)**8-pad UDFN**
(Top View)

2. ピンの説明

ピンの説明を表2-1に示します。

表2-1.ピン割り当て表

名称	8ピンPDIP	8ピンSOIC	8ピンTSSOP	8ピンUDFN ⁽¹⁾	機能
CS	1	1	1	1	チップセレクト
SK	2	2	2	2	シリアルデータ クロック
DI	3	3	3	3	シリアルデータ入力
DO	4	4	4	4	シリアルデータ出力
GND	5	5	5	5	グラウンド
ORG	6	6	6	6	内部構成
NC	7	7	7	7	NC(開放)
V _{CC}	8	8	8	8	デバイス電源

Note:

1. このパッケージの露出パッドはGNDに接続するかフロート状態にできます。

2.1 チップセレクト(CS)

チップセレクト(CS)ピンはデバイス選択の制御に使用します。AT93C86AはCSピンがHighの時に選択されます。本デバイスが選択されていない場合、シリアルデータ入力(DI)ピンはデータを受け付けず、シリアルデータ出力(DO)ピンはハイインピーダンス状態のままです。

2.2 シリアルデータ クロック(SK)

シリアルデータ クロック(SK)ピンはマスタとAT93C86Aの間の通信を同期させるために使用します。シリアルデータ入力(DI)ピンに入力される命令、アドレス、またはデータは常にSKの立ち上がりエッジでラッチされ、シリアルデータ出力(DO)ピンの出力データもSKの立ち上がりエッジに同期して出力されます。

2.3 シリアルデータ入力(DI)

シリアルデータ入力(DI)ピンは本デバイスへのデータ入力用に使用します。このピンで命令、アドレス、データを受信します。データはシリアルデータ クロック(SK)の立ち上がりエッジでラッチされます。

2.4 シリアルデータ出力(DO)

シリアルデータ出力(DO)ピンはAT93C86Aからのデータ出力用に使用します。読み出しシーケンス中は、シリアルデータ クロック(SK)の立ち上がりエッジ後にこのピンからデータが出力されます。

また、消去または書き込み動作が開始された場合、CSが t_{CS} 以上の間Lowを保持した後にHighとなりデバイス選択が有効となると、このピンはデバイスのレディー/ビジーステータスを出力します。

2.5 グラウンド(GND)

電源の参照グラウンドです。グラウンド(GND)ピンはシステムグラウンドに接続する必要があります。

2.6 内部構成(ORG)

内部構成(ORG)ピンはデバイスのメモリ構成をx16またはx8から選択するために使います。ORGピンをV_{CC}に接続すると、x16メモリ構成が選択されます。ORGピンをV_{SS}に接続すると、x8メモリ構成が選択されます。

ORGピンを未接続のままにした場合、アプリケーションが内部の1 MΩプルアップ抵抗を無効にするようなプルダウン外部負荷(抵抗他)を与えない限り、x16構成が選択されます。

2.7 デバイス電源(V_{CC})

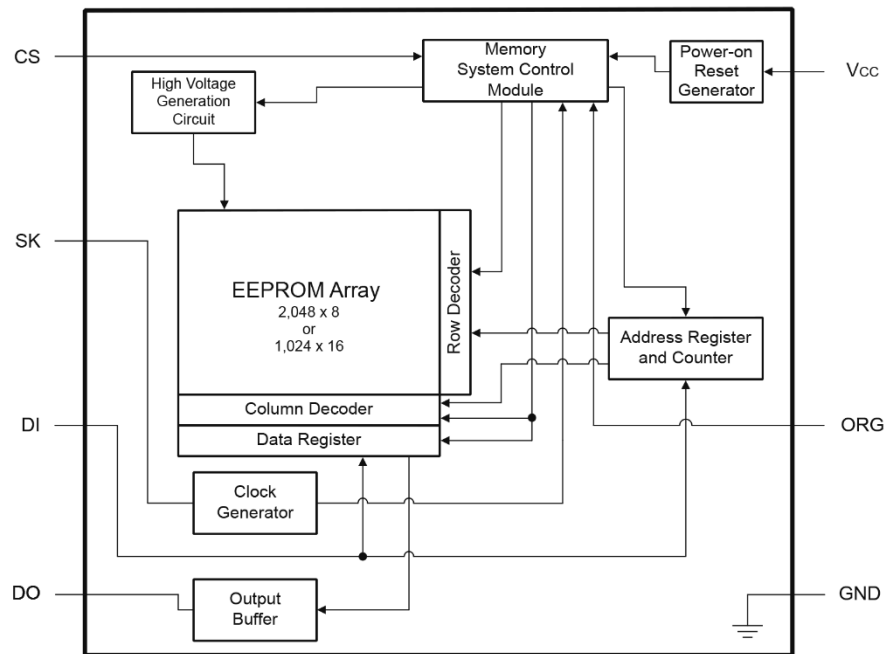
デバイス電源(V_{CC})ピンはデバイスに電源電圧を供給するために使います。規定外V_{CC}電圧印加による動作は誤った結果や故障をもたらす可能性があります。

3. 概要

AT93C86Aは、各16ビット x 1,024ワード(ORGピンがV_{CC}に接続した場合)および8ビット x 2,048ワード(ORGピンをグランドに接続した場合)で構成された16,384ビットのシリアルEEPROM (Electrically Erasable and Programmable Read Only Memory)を提供します。このデバイスは低消費電力動作と低電圧動作が不可欠多くの産業用および商業用アプリケーション向けに最適化されています。AT93C86Aは小型の8ピンSOIC、8ピンTSSOP、8ピンUDFN、8ピンPDIPパッケージで提供されます。全てのパッケージは1.8~5.5V、または2.7~5.5Vで動作します。

AT93C86Aはチップセレクト(CS)ピンで有効にでき、データ入力(DI)、データ出力(DO)、シリアルデータ クロック(SK)から成る3線式シリアル インターフェイスを介してアクセスできます。DIでREAD命令を受信すると、アドレスがデコードされ、データはDOピンからシリアルにクロック出力されます。書き込みサイクルは完全に自己タイマによって制御され、書き込み前に別の消去サイクルは必要ありません。書き込みサイクルは、デバイスが消去/書き込みイネーブル状態である場合にのみイネーブルされます。書き込みサイクルの開始後にCSがHighになると、DOピンはデバイスのレディー/ビジステータスを出します。

3.1 ブロック図



Note:

1. ORGピンをV_{CC}に接続すると、x16構成が選択されます。グランドに接続すると、x8構成が選択されます。ORGピンを未接続のままにした場合、アプリケーションが10 MΩプルアップ抵抗を無効にするようなブルダウ外部負荷を入力に与えない限り、x16構成が選択されます。

4. 電氣的特性

4.1 絶対最大定格

通電中の温度	-55～+125°C
保管温度	-65～+150°C
V _{CC}	6.25V
グラウンドを基準とする各ピンの電圧	-1.0～+7.0V
DC出力電流	5.0 mA
ESD保護	2 kV

Note: この「絶対最大定格」を超える条件は、デバイスに恒久的な損傷を生じさせる可能性があります。これは定格条件に過ぎません。本仕様書の動作表に示されている条件または上記とは異なる条件でのデバイスの機能的動作を意味するものではありません。絶対最大定格条件に長期間曝露させるとデバイスの信頼性に影響が及ぶ可能性があります。

4.2 DC/AC動作レンジ

表4-1. DC/AC動作レンジ

AT93C86A		
動作温度(°C)	産業用温度レンジ	-40～+85°C
V _{CC} 電源	低電圧グレード	1.8～5.5V

4.3 DC特性

表4-2. DC特性⁽¹⁾

パラメータ	記号	Min.	Typ.	Max.	単位	試験条件
電源電圧	V _{CC1}	1.8	–	5.5	V	
電源電圧	V _{CC2}	2.7	–	5.5	V	
電源電圧	V _{CC3}	4.5	–	5.5	V	
消費電流	I _{CC1}	–	0.5	2.0	mA	V _{CC} = 5.0V、1 MHzで読み出し
消費電流	I _{CC2}	–	0.5	2.0	mA	V _{CC} = 5.0V、1 MHzで書き込み
スタンバイ電流 (1.8Vオプション)	I _{SB1}	–	0.4	1.0	μA	V _{CC} = 1.8V、CS = 0V
スタンバイ電流 (2.7Vオプション)	I _{SB2}	–	6.0	10.0	μA	V _{CC} = 2.7V、CS = 0V
スタンバイ電流 (5.0Vオプション)	I _{SB3}	–	10.0	15.0	μA	V _{CC} = 5.0V、CS = 0V
入力リーク電流	I _{IL}	–	0.1	3.0	μA	V _{IN} = 0～V _{CC}
出力リーク電流	I _{LO}	–	0.1	3.0	μA	V _{IN} = 0～V _{CC}

..... 続き						
パラメータ	記号	Min.	Typ.	Max.	単位	試験条件
入力Low電圧	V_{IL1}	-0.6	–	0.8	V	$2.7V \leq V_{CC} \leq 5.5V$ (Note 2)
入力High電圧	V_{IH1}	2.0	–	$V_{CC} + 1$	V	$2.7V \leq V_{CC} \leq 5.5V$ (Note 2)
入力Low電圧	V_{IL2}	-0.6	–	$V_{CC} \times 0.3$	V	$1.8V \leq V_{CC} \leq 2.7V$ (Note 2)
入力High電圧	V_{IH2}	$V_{CC} \times 0.7$	–	$V_{CC} + 1$	V	$1.8V \leq V_{CC} \leq 2.7V$ (Note 2)
出力Low電圧	V_{OL1}	–	–	0.4	V	$2.7V \leq V_{CC} \leq 5.5V$ 、 $I_{OL} = 2.1\text{ mA}$
出力High電圧	V_{OH1}	2.4	–	–	V	$2.7V \leq V_{CC} \leq 5.5V$ 、 $I_{OH} = -0.4\text{ mA}$
出力Low電圧	V_{OL2}	–	–	0.2	V	$1.8V \leq V_{CC} \leq 2.7V$ 、 $I_{OL} = 0.15\text{ mA}$
出力High電圧	V_{OH2}	$V_{CC} - 0.2$	–	–	V	$1.8V \leq V_{CC} \leq 2.7V$ 、 $I_{OH} = -100\text{ }\mu\text{A}$

Note:

- 以下の推奨動作レンジに適用可能: $T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{CC} = 1.8 \sim 5.5V$ (特に明記しない限り)
- $V_{IL\text{ min}}$ と $V_{IH\text{ max}}$ は参考用であり、試験で確認していません。

4.4 AC特性表4-3. AC特性⁽¹⁾

パラメータ	記号	Min.	Typ.	Max.	単位	試験条件
クロック周波数、SK	f_{SK}	0	–	2	MHz	$4.5V \leq V_{CC} \leq 5.5V$
		0	–	1	MHz	$2.7V \leq V_{CC} \leq 5.5V$
		0	–	250	kHz	$1.8V \leq V_{CC} \leq 5.5V$
High時間、SK	t_{SKH}	250	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$
		1000	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$
Low時間、SK	t_{SKL}	250	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$
		1000	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$
CS最小Low時間	t_{CS}	250	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$
		1000	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$
CSセットアップ時間	t_{CSS}	50	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
		200	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
DIセットアップ時間	t_{DIS}	100	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
		400	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
CSホールド時間	t_{CSH}	0	–	–	ns	SKを基準とする

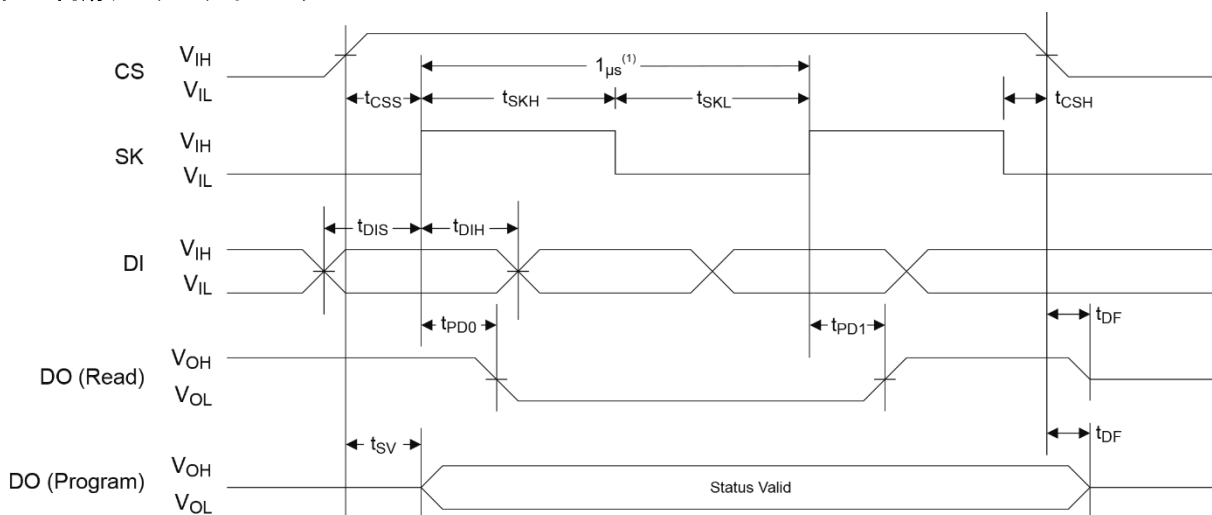
..... 続き						
パラメータ	記号	Min.	Typ.	Max.	単位	試験条件
DIホールド時間	t_{DIH}	100	–	–	ns	$2.7V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
		400	–	–	ns	$1.8V \leq V_{CC} \leq 5.5V$ 、SKを基準とする
出力が1に遷移するまでの遅延時間	t_{PD1}	–	–	250	ns	$2.7V \leq V_{CC} \leq 5.5V$
		–	–	1000	ns	$1.8V \leq V_{CC} \leq 5.5V$
出力が0に遷移するまでの遅延時間	t_{PD0}	–	–	250	ns	$2.7V \leq V_{CC} \leq 5.5V$
		–	–	1000	ns	$1.8V \leq V_{CC} \leq 5.5V$
CSからステータス有効までの時間	t_{SV}	–	–	250	ns	$2.7V \leq V_{CC} \leq 5.5V$
		–	–	1000	ns	$1.8V \leq V_{CC} \leq 5.5V$
CSからDOハイ インピーダンスまでの時間	t_{DF}	–	–	150	ns	$2.7V \leq V_{CC} \leq 5.5V$ 、 $CS = V_{IL}$
		–	–	400	ns	$1.8V \leq V_{CC} \leq 5.5V$ 、 $CS = V_{IL}$
書き込みサイクル時間	t_{WP}	0.1	3	10	ms	$1.8V \leq V_{CC} \leq 5.5V$

Note:

1. $T_A = -40 \sim +85^\circ C$ 、 V_{CC} = 指定値、 $C_L = 1$ TTLゲート + 100 pFの推奨動作レンジに適用(特に明記しない限り)。

4.5 同期データのタイミング

図4-1. 同期データのタイミング

**Note:**

1. SKの最小周期です。

4.6 電氣的仕様

4.6.1 電源投入要件とリセット挙動

電源投入シーケンス中にAT93C86Aに供給される V_{CC} 電圧は、GNDから最小 V_{CC} レベルまで $0.1V/\mu s$ 以下のスルーレートで単調に増加する必要があります(表4-1内で指定の通り)。

4.6.1.1 デバイスリセット

電源投入シーケンス中に不用意な書き込み動作またはその他の誤ったイベントが発生する事を防ぐため、AT93C86Aはパワーオン リセット(POR)回路を備えています。電源投入中は、 V_{CC} レベルが内部電圧しきい値(V_{POR})を超えるまで本デバイスはコマンドに応答しません。 V_{CC} が V_{POR} を超えると、本でデバイスはリセット状態からスタンバイモードへ移行します。

V_{CC} 電圧が安定値(最小 V_{CC} レベル以上)に達するまで、本デバイスへ命令を送信しないようにシステムを設計する必要があります。 V_{CC} が最小 V_{CC} レベルに達した後、バスマスタは最初のコマンドを本デバイスへ送信する前に t_{PUP} 以上の時間が過ぎるまで待機する必要があります。電源投入に関連するこれらのパラメータを「電源投入条件」⁽¹⁾に示します。

表4-4. 電源投入条件⁽¹⁾

記号	パラメータ	Min.	Max.	単位
t_{PUP}	V_{CC} が安定してから本デバイスがコマンドを受け付け可能になるまでの時間	100	—	μs
V_{POR}	パワーオン リセットしきい値電圧	—	1.5	V
t_{POFF}	電源遮断から次の電源投入サイクルを開始するまでに $V_{CC} = 0V$ を維持する必要がある最小時間	500	—	ms

Note:

- これらのパラメータは特性評価で検証していますが、製造時の全数検査は実施していません。

AT93C86Aに供給される V_{CC} レベルが指定された最大 V_{POR} レベルを下回った場合、完全な電源再投入シーケンスを実行する事を推奨します。これを行うには、最初に V_{CC} ピンをGNDへ駆動し、 t_{POFF} 以上の時間が過ぎるまで待機した後に、本セクションの要件を満たす完全な電源投入シーケンスを実行する必要があります。

4.6.2 ピンの静電容量

表4-5. ピンの静電容量⁽¹⁾

記号	試験条件	Max.	単位	条件
C_{OUT}	出力静電容量(DO)	5	pF	$V_{OUT} = 0V$
C_{IN}	入力静電容量(CS、SK、DI、ORG)	5	pF	$V_{IN} = 0V$

Note:

- このパラメータは特性評価で検証していますが、製造時の検査は実施していません。

4.6.3 EEPROMセルの性能特性

表4-6. EEPROMセルの性能特性

動作	試験条件	Min.	Max.	単位
書き込み耐性 ⁽¹⁾	$T_A = 25^{\circ}C$ 、 $V_{CC} = 5.0V$	1,000,000	—	書き込みサイクル
データ保持期間 ⁽¹⁾	$T_A = 55^{\circ}C$	100	—	年

Note:

- 書き込み耐性は、特性計測と検査プロセスにより決定しています。

5. デバイスコマンドとアドレス指定

AT93C86Aには、シンプルで汎用的な3線式シリアル通信インターフェイスを介してアクセスします。デバイスの動作は、ホストプロセッサが発行する7つの命令によって制御されます。有効な命令は、CSの立ち上がりエッジで開始し、スタートビット(SB)、適切なオペコード、対象のメモリアドレス位置で構成されます。

表5-1. AT93C86Aの命令セット

命令	SB	オペコード	アドレス		データ		内容
			X8(1)	X16(1)	X8	X16	
READ	1	10	A10-A0	A9-A0			指定したアドレスのメモリに格納されたデータを読み出します。
EWEN	1	00	11XXXXXXXX	11XXXXXXXX			全てのプログラミングモードの前に書き込みイネーブルが必要です。
ERASE	1	11	A10-A0	A9-A0			メモリ位置A _N -A ₀ を消去します。
WRITE	1	01	A10-A0	A9-A0	D7-D0	D15-D0	メモリ位置A _N -A ₀ に書き込みます。
ERAL	1	00	10XXXXXXXX	10XXXXXXXX			全メモリ位置を消去します。V _{CC3} のみで有効です。表4-2参照。
WRAL	1	00	01XXXXXXXX	01XXXXXXXX	D7-D0	D15-D0	全メモリ位置に書き込みます。V _{CC3} のみで有効です。表4-2参照。
EWDS	1	00	00XXXXXXXX	00XXXXXXXX			全てのプログラミング命令をディセーブルします。

Note:

1. アドレス フィールドの「x」は「ドントケア」ビットを表し、デバイスに送信する必要があります。

表5-2. タイミング図向けの構成キー

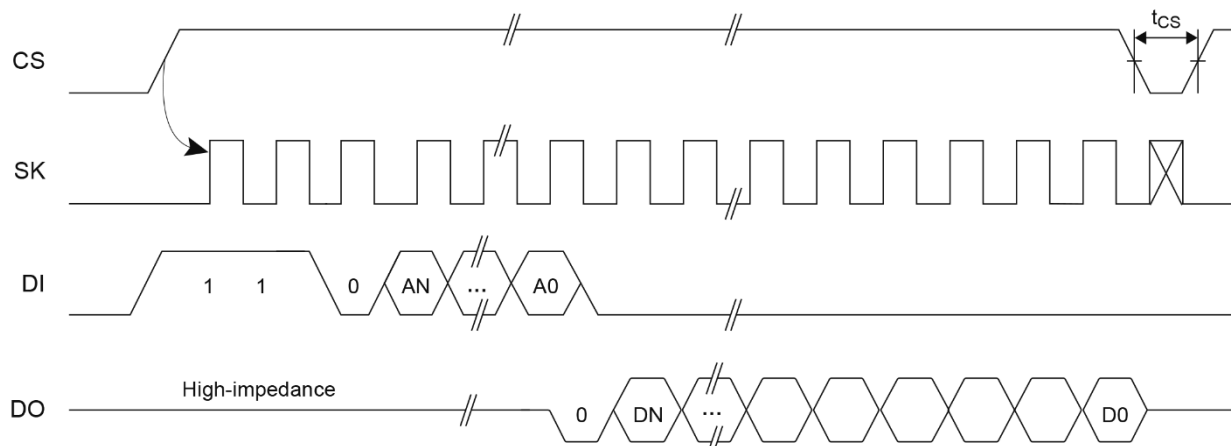
I/O	AT93C86A (16K)	
	x8	x16
A _N	A ₁₀	A ₉
D _N	D ₇	D ₁₅

5.1 READ

READ命令には、読み出すメモリ位置のアドレスコードが含まれています。命令とアドレスがデコードされた後、選択されたメモリ位置に含まれていたデータがDOピンから得られます。出力データの遷移はSKピンの立ち上がりエッジと同期します。AT93C86Aはシーケンシャル読み出し動作をサポートしています。チップセレクト(CS)がHighに保持されている間、デバイスは内部アドレスポインタを自動的にインクリメントし、次のメモリ位置をクロック同期で出力します。その場合、ダミービット(論理「0」)はメモリのワードとワード間に挿入されないため、連続してデータストリームを読み出す事ができます。

Note: ダミービット(論理「0」)は、最初の8ビットまたは16ビットのデータ出力文字列の前にあります。

図5-1. READタイミング

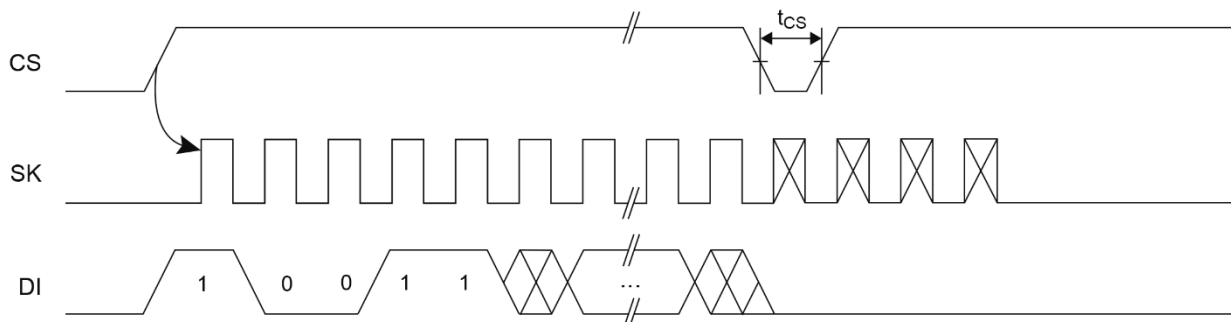


5.2 消去/書き込みイネーブル(EWEN)

データの整合性を確保するため、最初に電源を投入した時、デバイスは消去/書き込みディセーブル(EWDS)状態になります。プログラミング命令を実行する前に、消去/書き込みイネーブル(EWEN)命令を実行する必要があります。

Note: 一度書き込みイネーブル状態になると、EWDS命令が実行されるか、デバイスのV_{CC}電源が遮断されるまで、プログラミングはイネーブル状態を保持します。

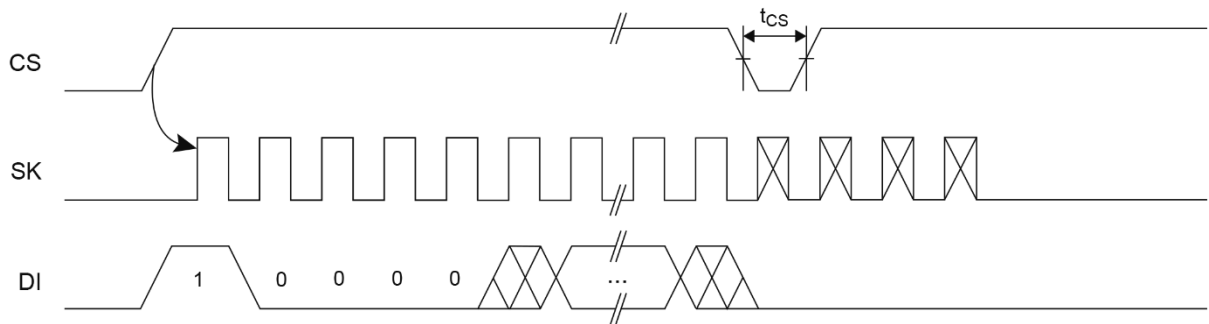
図5-2. EWENタイミング



5.3 消去/書き込みディセーブル(EWDS)

消去/書き込みディセーブル(EWDS)命令は、全てのプログラミング モードをディセーブルします。この命令は、データを誤って破損しないよう、全てのプログラミング動作の後に実行する必要があります。READ命令の動作はEWEN命令とEWDS命令とは独立しており、いつでも実行できます。

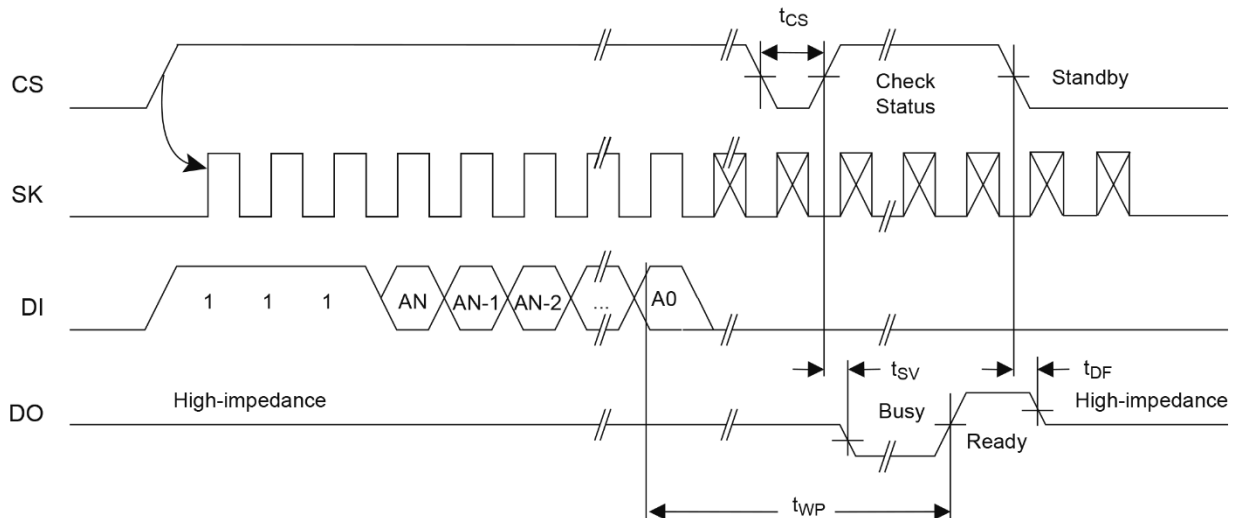
図5-3. EWDSタイミング



5.4 ERASE

ERASE命令は、指定されたメモリ位置の全てのビットを論理「1」の状態にプログラムします。ERASE命令およびアドレスがデコードされると、自己タイマによる消去サイクルが開始されます。DOピンは、CSが t_{cs} 以上の期間Lowを保持した後Highになると、レディー/ビジステータスを出力します。DOピンが論理「1」の場合、選択されたメモリ位置の消去が完了し、デバイスが次の命令を受け付け可能な状態である事を示します。

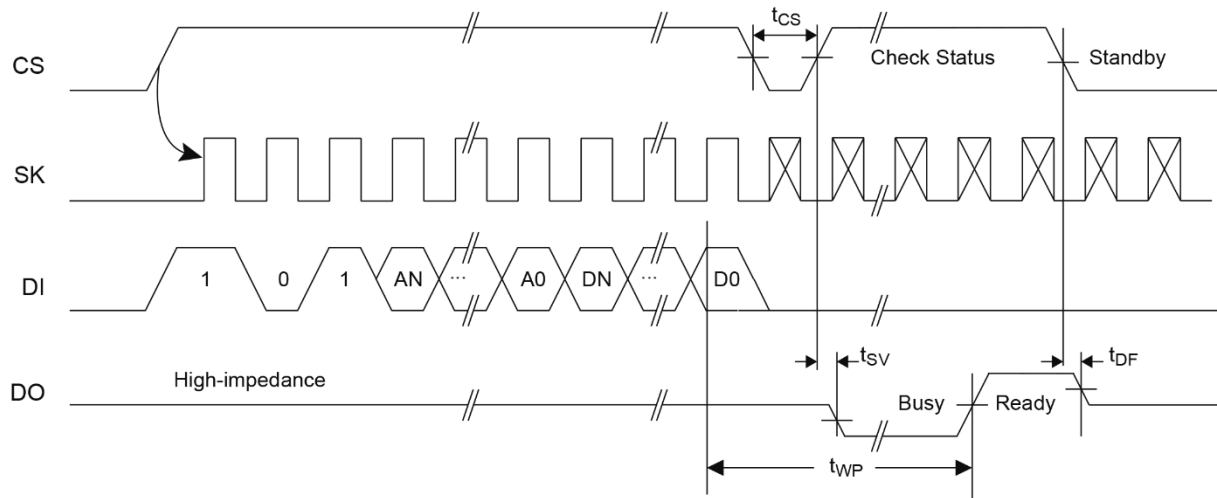
図5-4. ERASEタイミング



5.5 WRITE

WRITE命令には、指定されたメモリ位置に書き込む8ビットまたは16ビットのデータが含まれています。自己タイマによるプログラミング サイクル t_{WP} は、DIピンでデータの最後のビットが受信された後に開始されます。CSが t_{cs} 以上の期間Lowを保持した後Highになると、DOピンはレディー/ビジステータスを出力します。DOが論理「0」の場合、プログラミングが進行中である事を示します。論理「1」の場合、命令内のデータパターンを指定されたアドレスのメモリ位置への書き込みが完了し、デバイスが他の命令を受け付け可能な状態である事を示します。自己タイマによるプログラミング サイクル(t_{WP})終了後にCSがHighになった場合、レディー/ビジステータスは得られません。

図5-5. WRITEタイミング

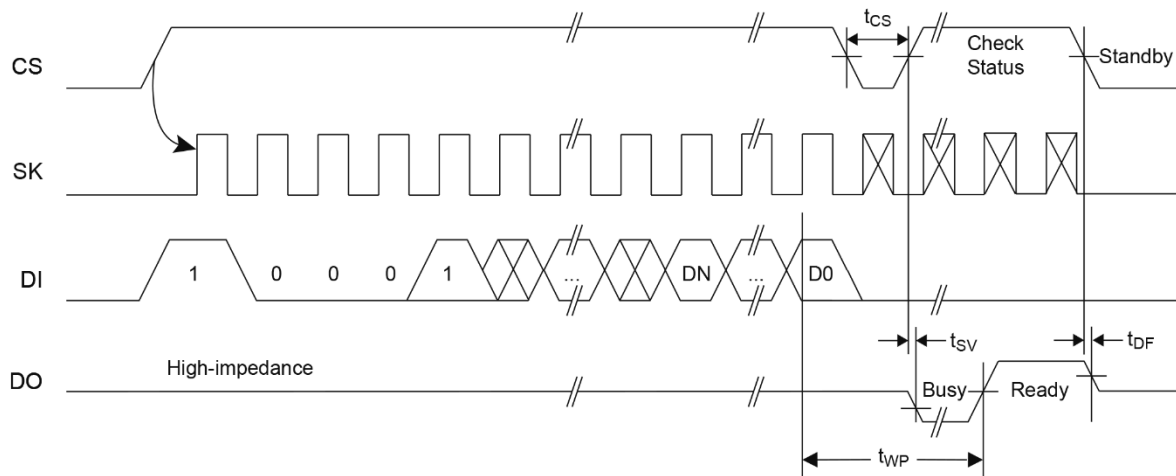


5.6 全書き込み(WRAL)

全書き込み(WRAL)命令は、命令で指定されたデータパターンを全てのメモリ位置にプログラムします。DOピンは、CSが t_{CS} 以上の期間Lowを保持した後Highになると、レディー/ビジーステータスを出力します。

Note: WRAL命令は V_{CC3} のみで有効です(表4-2参照)。

図5-6. WRALタイミング

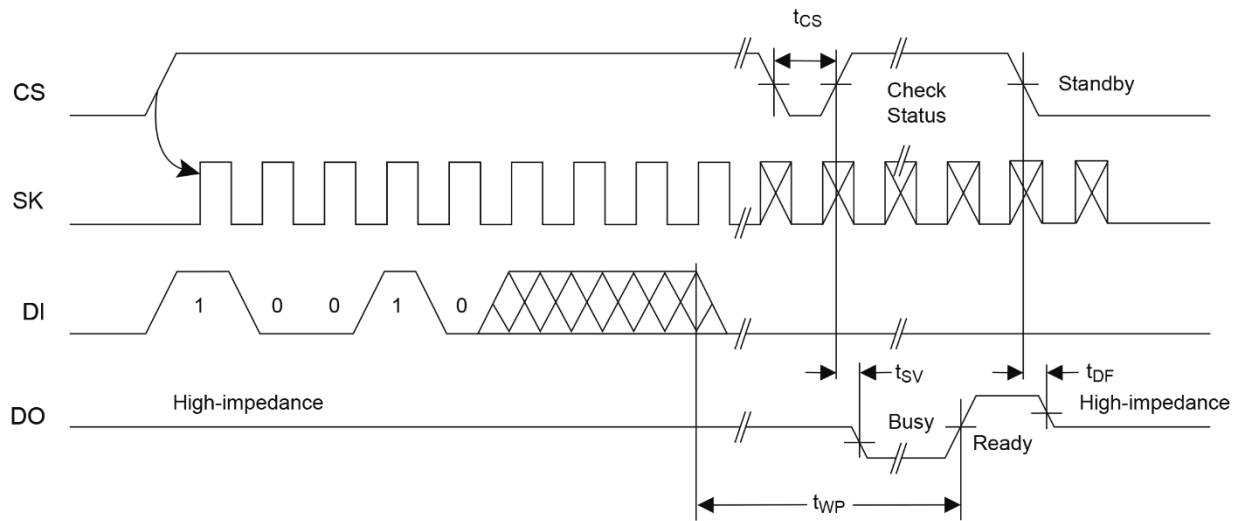


5.7 全消去(ERAL)

全消去(ERAL)命令は、メモリアレイの全てのビットを論理「1」状態にプログラムします。この命令は主にテスト用に使います。DOピンは、CSが t_{CS} 以上の期間Lowを保持した後Highになると、レディー/ビジーステータスを出力します。

Note: ERAL命令は V_{CC3} のみで有効です(表4-2参照)。

図5-7. ERALタイミング



6. パッケージ情報

6.1 パッケージのマーキング情報

AT93C86A: Package Marking Information

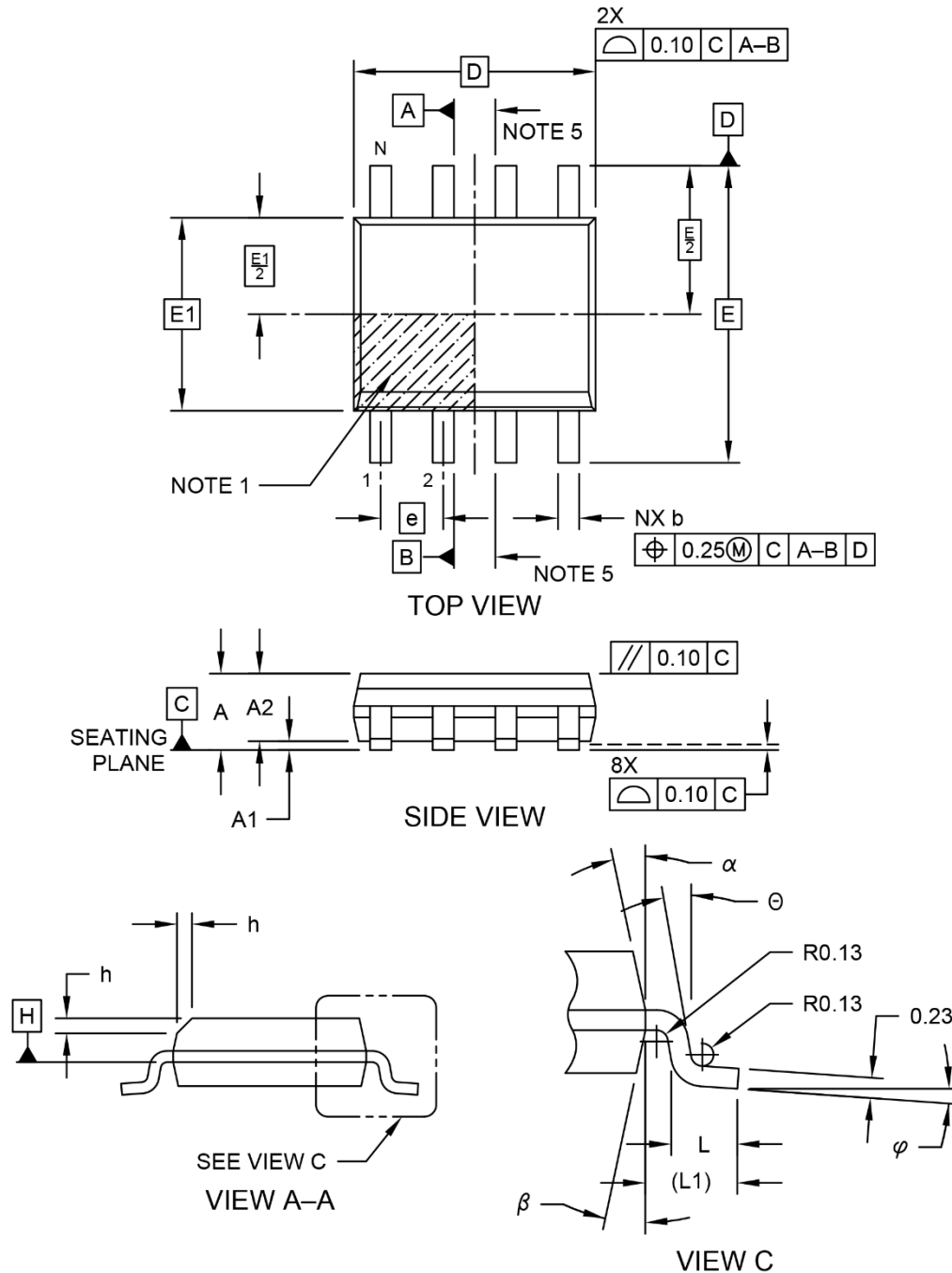
8-lead SOIC	8-lead TSSOP
8-pad UDFN	8-lead PDIP
2.0 x 3.0 mm Body 	

Note 1: ● designates pin 1
Note 2: Package drawings are not to scale

Catalog Number Truncation				
AT93C86A		Truncation Code ###: 86A		
Date Codes				Voltages
YY = Year		Y = Year		WW = Work Week of Assembly
16: 2016 20: 2020		6: 2016 0: 2020		02: Week 2
17: 2017 21: 2021		7: 2017 1: 2021		04: Week 4
18: 2018 22: 2022		8: 2018 2: 2022		...
19: 2019 23: 2023		9: 2019 3: 2023		52: Week 52
Country of Origin		Device Grade		Atmel Truncation
CO = Country of Origin		H or U: Industrial Grade		AT: Atmel ATM: Atmel ATML: Atmel
Lot Number or Trace Code				
NNN = Alphanumeric Trace Code				

8ピンプラスチック スモール アウトライン(SN) - ナロー、3.90 mm (.150 In.)ボディ [SOIC]

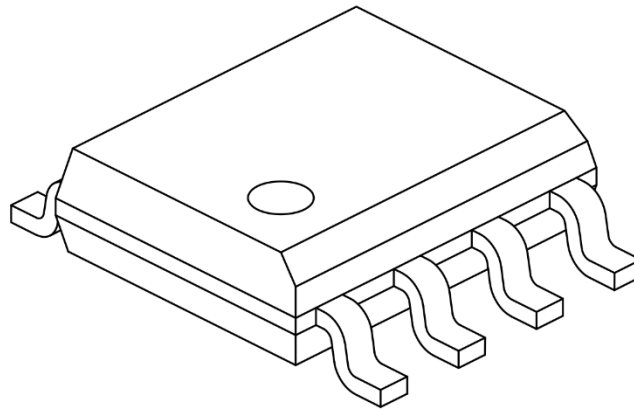
Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載を参照してください。



Microchip Technology Drawing No. C04-057-SN Rev E Sheet 1 of 2

8ピンプラスチック スモール アウトライン(SN) - ナロー、3.90 mm (.150 In.)ボディ [SOIC]

Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載を参照してください。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	-	-	1.75
Molded Package Thickness	A2	1.25	-	-
Standoff §	A1	0.10	-	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (Optional)	h	0.25	-	0.50
Foot Length	L	0.40	-	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.17	-	0.25
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

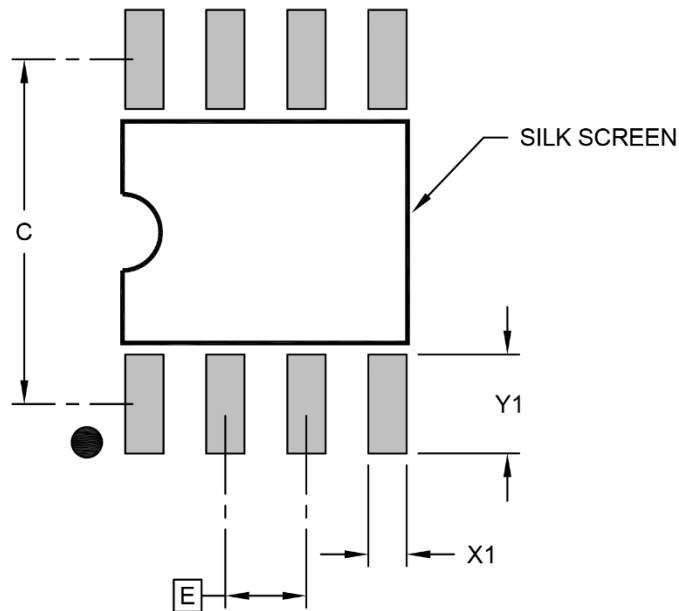
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
 - BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 - REF: Reference Dimension, usually without tolerance, for information purposes only.
- Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-057-SN Rev E Sheet 2 of 2

8ピンプラスチック スモール アウトライン(SN) - ナロー、3.90 mmボディ [SOIC]

Note: 最新のパッケージ図面は最新のパッケージ図面は、Microchip社パッケージ仕様
(<http://www.microchip.com/packaging>)に掲載)を参照してください。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		1.27 BSC	
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

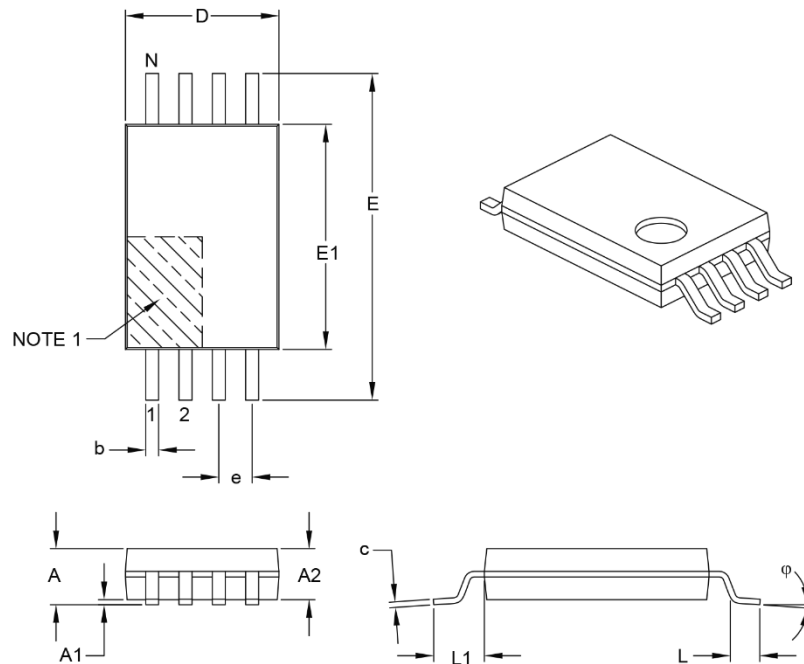
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2057-SN Rev E

8ピンプラスチック薄型シュリンク スモール アウトライン(ST) - 4.4 mmボディ [TSSOP]

Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載を参照してください。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	—	—	1.20
Molded Package Thickness	A2	0.80	1.00	1.05
Standoff	A1	0.05	—	0.15
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.50
Molded Package Length	D	2.90	3.00	3.10
Foot Length	L	0.45	0.60	0.75
Footprint	L1	1.00 REF		
Foot Angle	φ	0°	—	8°
Lead Thickness	c	0.09	—	0.20
Lead Width	b	0.19	—	0.30

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

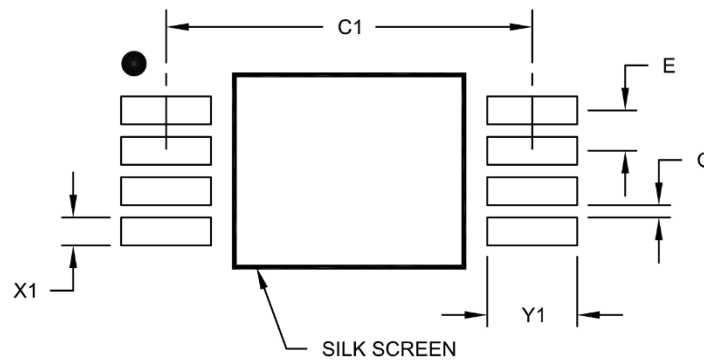
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-086B

8ピンプラスチック薄型シュリンク スモール アウトライン(ST) - 4.4 mmボディ [TSSOP]

Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載を参照してください。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C1		5.90	
Contact Pad Width (X8)	X1			0.45
Contact Pad Length (X8)	Y1			1.45
Distance Between Pads	G	0.20		

Notes:

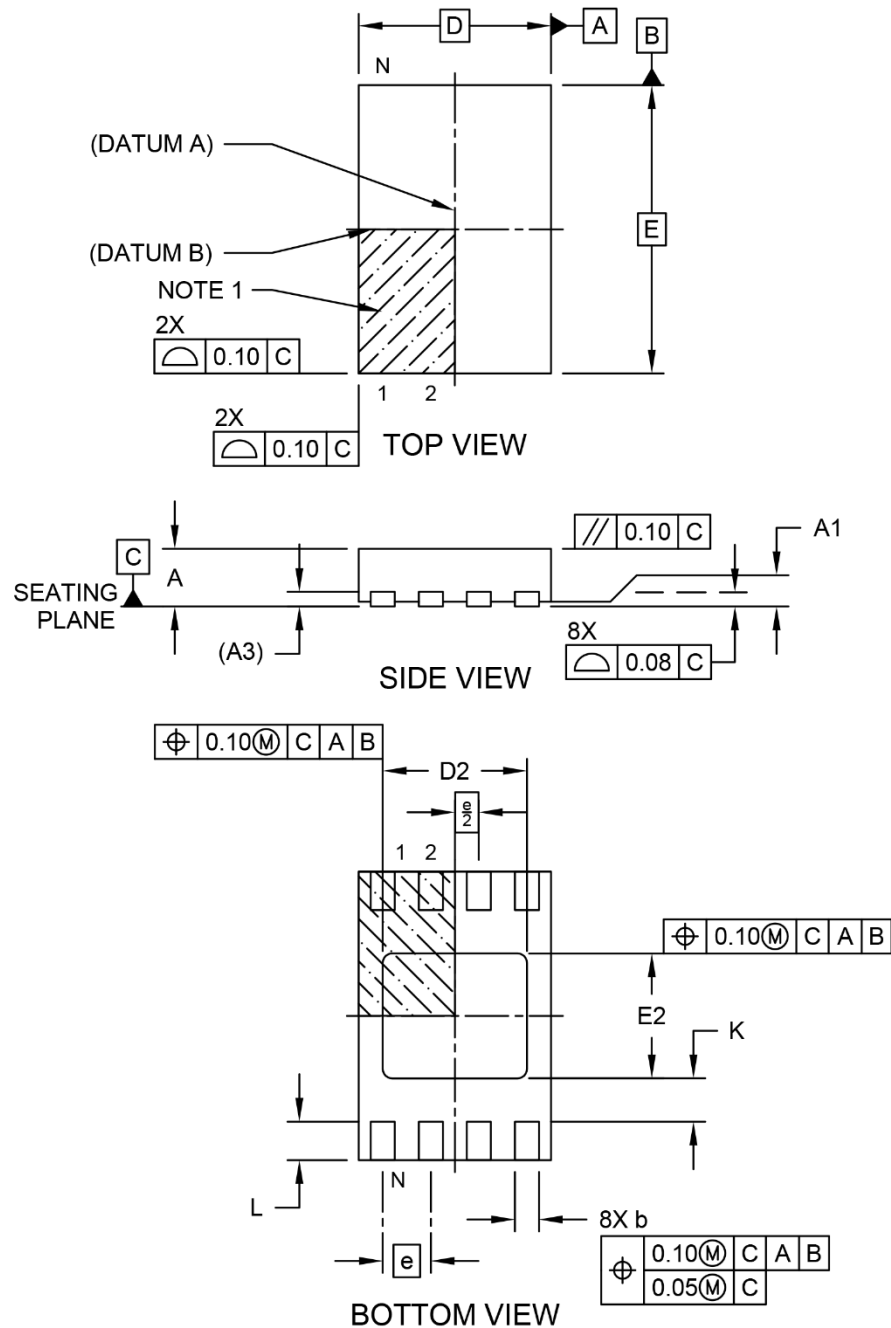
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2086A

8ピンPlastic UDFN (Ultra Thin Dual Flat)、鉛フリーパッケージ(Q4B) - 2x3 mmボディ [UDFN] AtmelレガシーYNZパッケージ

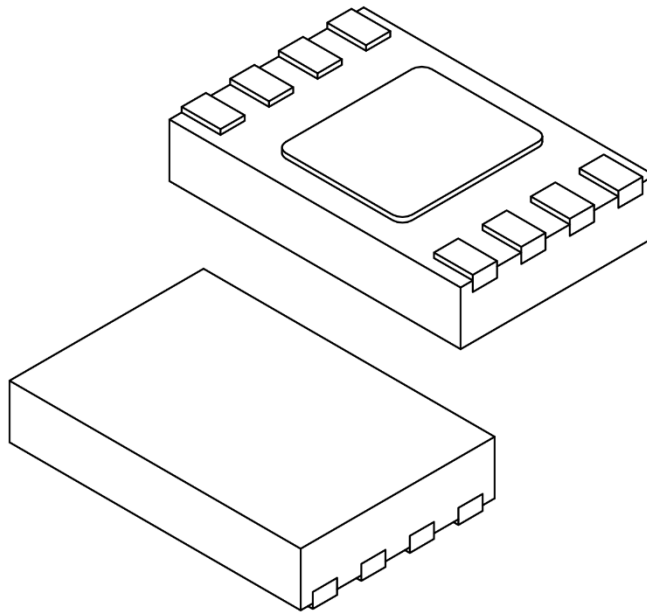
Note: 最新のパッケージ図面は最新のパッケージ図面は、Microchip社パッケージ仕様
(<http://www.microchip.com/packaging>に掲載)を参照してください。



Microchip Technology Drawing C04-21355-Q4B Rev A Sheet 1 of 2

8ピンPlastic UDFN (Ultra Thin Dual Flat)、鉛フリーパッケージ(Q4B) - 2x3 mmボディ [UDFN] AtmelレガシーYNZパッケージ

Note: 最新のパッケージ図面は最新のパッケージ図面は、Microchip社パッケージ仕様
(<http://www.microchip.com/packaging>)に掲載)を参照してください。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	8		
Pitch	e	0.50 BSC		
Overall Height	A	0.50	0.55	0.60
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.152 REF		
Overall Length	D	2.00 BSC		
Exposed Pad Length	D2	1.40	1.50	1.60
Overall Width	E	3.00 BSC		
Exposed Pad Width	E2	1.20	1.30	1.40
Terminal Width	b	0.18	0.25	0.30
Terminal Length	L	0.35	0.40	0.45
Terminal-to-Exposed-Pad	K	0.20	-	-

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated
- Dimensioning and tolerancing per ASME Y14.5M

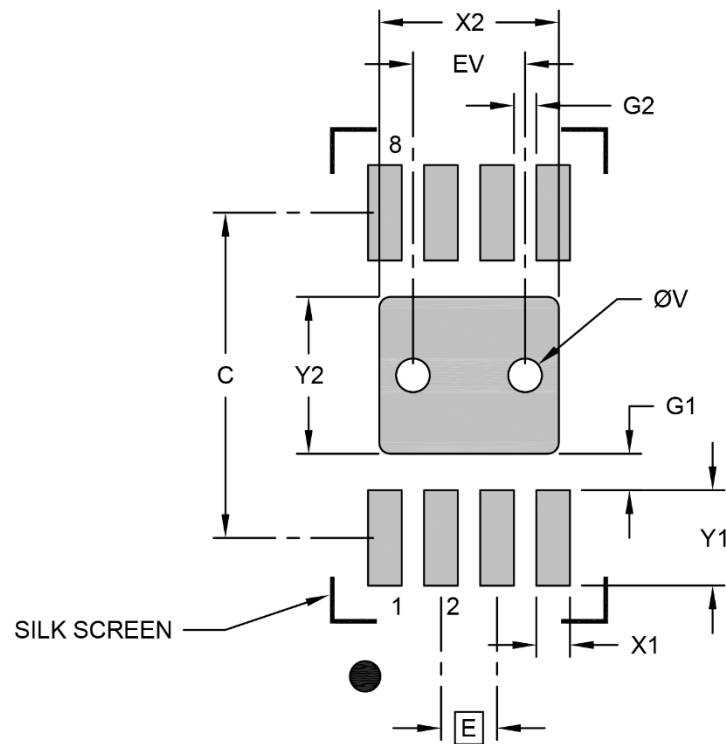
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-21355-Q4B Rev A Sheet 2 of 2

8ピンPlastic UDFN (Ultra Thin Dual Flat)、鉛フリーパッケージ(Q4B) - 2x3 mmボディ [UDFN] AtmelレガシーYNZパッケージ

Note: 最新のパッケージ図面は最新のパッケージ図面は、Microchip社パッケージ仕様
(<http://www.microchip.com/packaging>)に掲載)を参照してください。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Optional Center Pad Width	X2			1.60
Optional Center Pad Length	Y2			1.40
Contact Pad Spacing	C		2.90	
Contact Pad Width (X8)	X1			0.30
Contact Pad Length (X8)	Y1			0.85
Contact Pad to Center Pad (X8)	G1	0.20		
Contact Pad to Contact Pad (X6)	G2	0.33		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

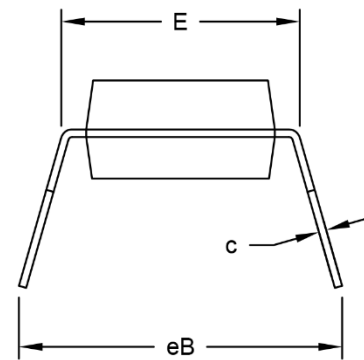
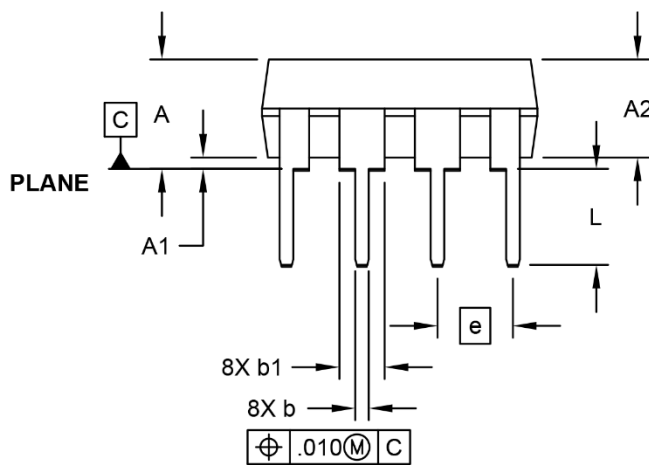
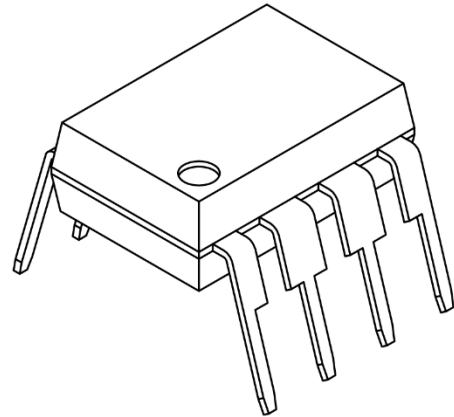
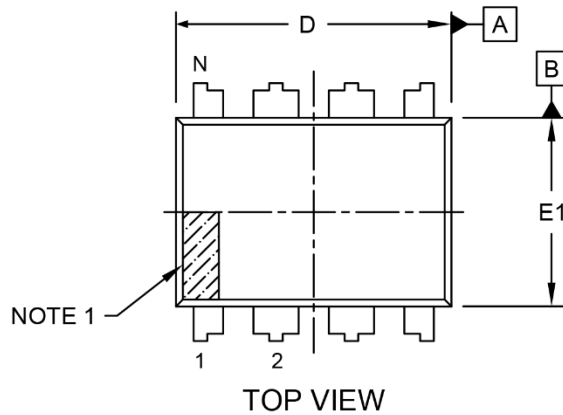
Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-21355-Q4B Rev A

8ピンプラスチック デュアル インライン(P) - 300 milボディ [PDIP]

Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載)を参照してください。

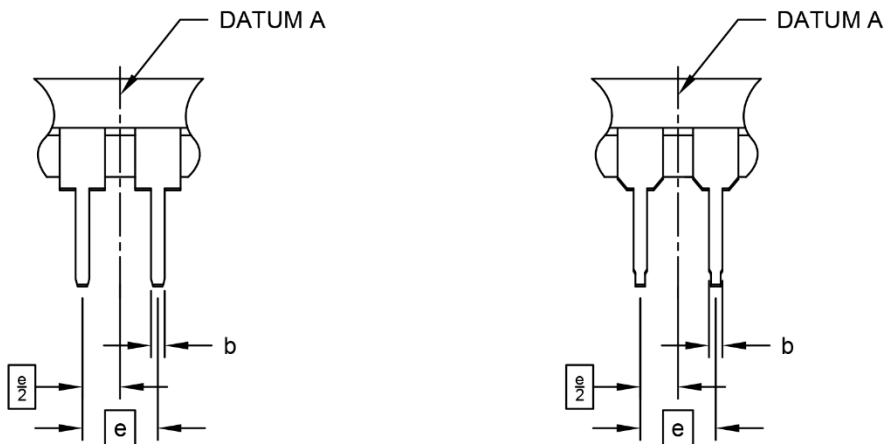


Microchip Technology Drawing No. C04-018-P Rev E Sheet 1 of 2

8ピンプラスチック デュアル インライン(P) - 300 milボディ [PDIP]

Note: 最新のパッケージ図面は、Microchip社パッケージ仕様(<http://www.microchip.com/packaging>)に掲載を参照してください。

ALTERNATE LEAD DESIGN
(NOTE 5)



Units		INCHES		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	.100 BSC		
Top to Seating Plane	A	-	-	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	-	-
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.348	.365	.400
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing	§	eB	-	.430

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- Lead design above seating plane may vary, based on assembly vendor.

Microchip Technology Drawing No. C04-018-P Rev E Sheet 2 of 2

7. 改訂履歴

リビジョンA (2019年10月)

Microchip社の書式に更新しました。Atmel社文書3408をMicrochip社文書DS20006261に置き換えました。「パッケージのマーキング情報」を更新しました。リード端子仕上げを削除しました。パッケージ マーキング内のトレースコード フォーマットを更新しました。明確化のためにセクション全体の内容を更新しました。PDIP、SOIC、TSSOP、UDFNのパッケージ図をMicrochip社の書式に合わせて更新しました。

Atmel社AT93C86A 3408リビジョンL (2017年1月)

バルク (チューブ)梱包形態オプションを追加しました。標準数量のテープ&リールオプションを「T」に変更しました。注文情報の表を更新しました。製品番号AT93C86A-W1.8-11を削除しました。

Atmel AT93C86A 3408リビジョンK (2015年12月)

注文コードの詳細を修正し、8S1と8MA2のパッケージ図を更新しました。

Atmel AT93C86A 3408リビジョンJ (2015年1月)

UDFN拡張数量オプションを追加し、注文情報のセクションを更新しました。8MA2と8P3のパッケージ図を更新しました。

Atmel AT93C86A 3408リビジョンI (2014年8月)

ピン配置、8MA2のパッケージ図、全体の文言、文書テンプレート、ロゴ、免責事項のページを更新しました。機能仕様に変更はありません。

Atmel AT93C86A 3408リビジョンH (2007年1月)

p1の超薄型MiniMapパッケージ図に「底面図」を追加し、p4のNote 1に「特性評価で検証」との記述を追加しました。

Atmel AT93C86A 3408リビジョンG (2006年7月)

「改訂履歴」を追加しました。本書の「暫定版」ステータスを解除しました。MLP 2x3パッケージに「超薄型」の記述を追加しました。図1のNoteから「1.8Vは利用できません」の記述を削除しました。「書き込みサイクル時間」の表4Iに1.8Vレンジを追加しました。

Microchip社ウェブサイト

Microchip社はウェブサイト(www.microchip.com)を通してオンライン サポートを提供しています。当ウェブサイトでは、お客様に役立つ情報やファイルを提供しています。以下を含む各種の情報をご覧になれます。

- **製品サポート** - データシートとエラッタ、アプリケーション ノートとサンプル プログラム、設計リソース、ユーザーガイドとハードウェア サポート文書、最新のソフトウェアと過去のソフトウェア
- **技術サポート** - FAQ(よく寄せられる質問)、技術サポートのご依頼、オンライン ディスカッション グループ、Microchip社のデザイン パートナー プログラムおよびメンバーリスト
- **ご注文とお問い合わせ** - 製品セレクトと注文ガイド、最新プレスリリース、セミナー/イベントの一覧、お問い合わせ先(営業所/正規代理店)の一覧

製品変更通知サービス

Microchip社の製品変更通知サービスは、お客様にMicrochip社製品の最新情報をお届けする配信サービスです。ご興味のある製品ファミリまたは開発ツールに関する変更、更新、リビジョン、エラッタ情報をいち早くメールにてお知らせします。

<http://www.microchip.com/pcn>にアクセスし、登録手続きをしてください。

お客様サポート

Microchip社製品をお使いのお客様は、以下のチャンネルからサポートをご利用頂けます。

- 正規代理店
- 技術サポート

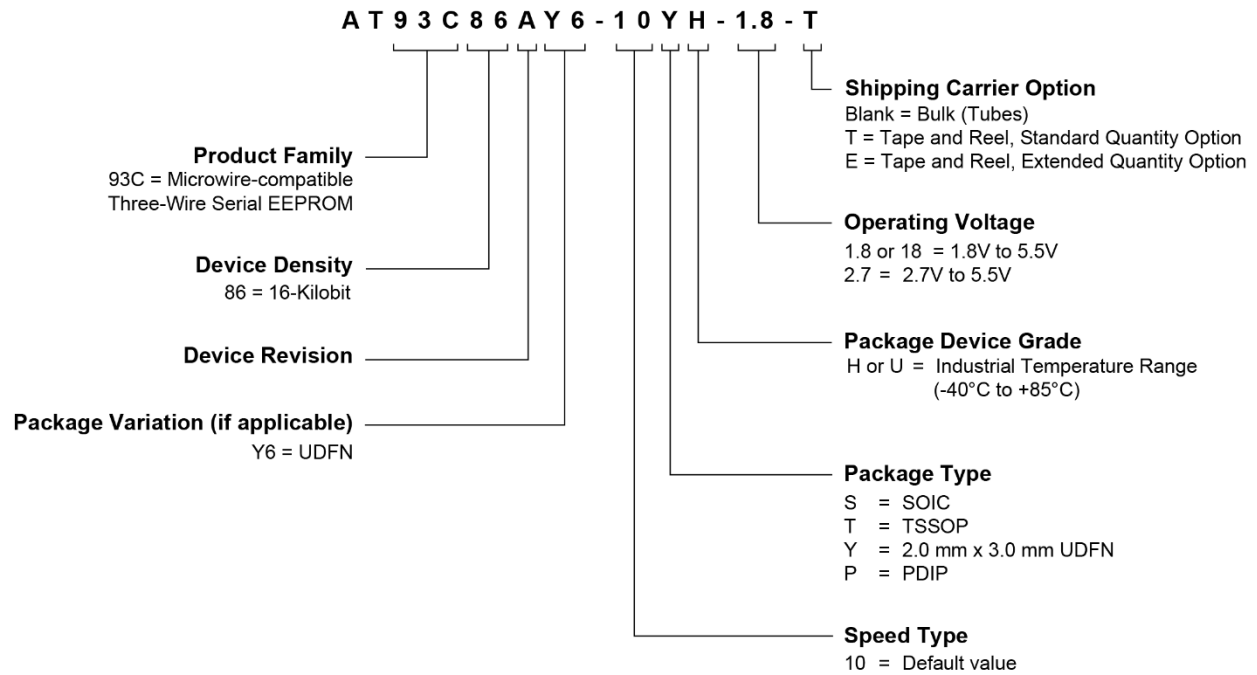
サポートは正規代理店にお問い合わせください。本書の最後のページに各国の営業所の一覧を記載しています。

技術サポートは以下のウェブページからもご利用頂けます。

<http://www.microchip.com/support>

製品識別システム

ご注文や製品の価格、納期につきましては正規代理店にお問い合わせください。



Note: 車載グレードの注文情報は車載向けデータシートを参照してください。

例

デバイス	パッケージ	パッケージ 図面コード	パッケージ オプション	電圧レンジ	梱包形態	デバイスグレード
AT93C86A-10SU-1.8	SOIC	SN	S	1.8~5.5V	バルク (チューブ)	産業用温度 (-40~85°C)
AT93C86A-10SU-2.7-T	SOIC	SN	S	2.7~5.5V	テープ&リール	
AT93C86A-10TU-1.8	TSSOP	ST	T	1.8~5.5V	バルク (チューブ)	
AT93C86A-10TU-2.7-T	TSSOP	ST	T	2.7~5.5V	テープ&リール	
AT93C86AY6-10YH-1.8-T	UDFN	Q4B	Y	1.8~5.5V	テープ&リール	
AT93C86AY6-10YH-18-E	UDFN	Q4B	Y	1.8~5.5V	拡張数量、 テープ&リール	
AT93C86A-10PU-2.7	PDIP	P	P	2.7~5.5V	バルク (チューブ)	

商標

「Microchip」社の名称とロゴ、「M」のロゴ、およびその他の名称、ロゴ、ブランドは、米国およびその他の国におけるMicrochip Technology Incorporatedまたはその関連会社および/または子会社の登録商標および未登録商標です（「Microchip社の商標」）。「Microchip社の商標」に関する情報は<https://www.microchip.com/en-us/about/legal-information/microchip-trademarks>に記載されています。

ISBN: 979-8-3371-1026-4

法律上の注意点

本書および本書に記載されている情報は、Microchip社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip社製品に対してのみ使う事ができます。それ以外の方法でこの情報を使う事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザーの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートはMicrochip社正規代理店にお問い合わせ頂くか、<https://www.microchip.com/en-us/support/design-help/client-support-services>をご覧ください。

Microchip社は本書の情報を「現状のまま」で提供しています。Microchip社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合もMicrochip社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかににかかわらず、またMicrochip社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対するMicrochip社の責任限度額は、使用者が当該情報に関連してMicrochip社に直接支払った額を超えません。

Microchip社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にMicrochip社の製品を使う事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip社が知的財産権を保有しているライセンスは一切譲渡されません。

Microchip社のデバイスコード保護機能

Microchip社製品のコード保護機能について以下の点にご注意ください。

- Microchip社製品は、該当するMicrochip社データシートに記載の仕様を満たしています。
- Microchip社では、通常の条件ならびに動作仕様書の仕様に従って使った場合、Microchip社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip社はその知的財産権を重視し、積極的に保護しています。Microchip社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進化しています。Microchip社では、常に製品のコード保護機能の改善に取り組んでいます。