

MCP8021/2

パワーモジュール、スリープモード、オペアンプ付き 三相ブラシレス DC (BLDC) モータ ゲートドライバ

特長

- AEC-Q100 グレード 0 認証済み
- 外付けハイサイド NMOS およびローサイド NMOS MOSFET 駆動用に構成された 3 つのハーフブリッジドライバ：
 - ハイサイドとローサイドの NMOS MOSFET ゲートドライバの入力を別々に制御
 - ピーク出力電流 (typ.): 0.5 A @ 12 V
 - 貫通電流保護
 - 過電流および短絡保護
- 3 個のオペアンプ (MCP8022)
- 固定出力レギュレータ：
 - 3.3 V または 5.0 V @ 70 mA
 - 真の電流フォールドバック
- 消費電流：
 - スリープモード: 5 μ A (typ.)
 - スタンバイモード: <330 μ A (MCP8021)
 - スタンバイモード、オペアンプ OFF: <330 μ A (MCP8022)
 - スタンバイモード、オペアンプ ON: <1300 μ A (MCP8022)
- 専用の WAKE ピンによるスリープモード復帰
- 専用 FAULT ピン
- 単線式 UART 通信
- 電源電圧レンジ: 4 ~ 40 V
- 動作電圧レンジ: 6.25 ~ 29 V
- ゲート駆動低電圧ロックアウト: 4.5 V
- 電源電圧低電圧シャットダウン: 4.5 V
- 電源電圧低電圧ロックアウト (UVLO): 6.25 V
- 過電圧ロックアウト (OVLO): 29 V
- 温度レンジ (T_J): -40 ~ +165 °C
- サーマル シャットダウン

アプリケーション

- 燃料ポンプ、ウォーターポンプ、オイルポンプ、ブローファンモータ、パワーウィンドウ、トランクオープナー、サンルーフ等の車載アプリケーション
- 家庭用電化製品
- 永久磁石同期モータ (PMSM) の制御
- レジャー用飛行機、ボート、車両

概要

MCP8021/2 は、3 組の NMOS/NMOS トランジスタペアを駆動可能な 3 個のハーフブリッジドライバを内蔵した三相ブラシレス DC (BLDC) パワーモジュールです。3 個のハーフブリッジドライバは、ハイサイドおよびローサイド NMOS MOSFET トランジスタの駆動用に、0.5 A (@ 12 V) のピーク出力電流を供給可能です。これらのドライバは貫通電流、過電流、短絡に対する保護機能を備えています。スリープモードが追加された事により、5 μ A (typ.) の「キー OFF」待機時消費電流を達成します。

MCP8021/2 デバイスはホストと周辺モジュールに電力を供給する 3.3 V または 5.0 V の LDO レギュレータ 1 個、過熱センサ 1 個と、ユーザ設定可能な機能を内蔵しています。

ユーザ設定可能な機能には、デッドタイム、ブランキング時間、スタンバイ中のオペアンプのイネーブル / ディセーブル、スリープモードのイネーブル / ディセーブル、過電流検出のイネーブル / ディセーブル、ゲート駆動低電圧保護のイネーブル / ディセーブルがあります。

3.3 V または 5.0 V の内蔵 LDO (低ドロップアウト) 電圧レギュレータは 70 mA を供給可能です。電圧オプションは製品番号によって選択されます。

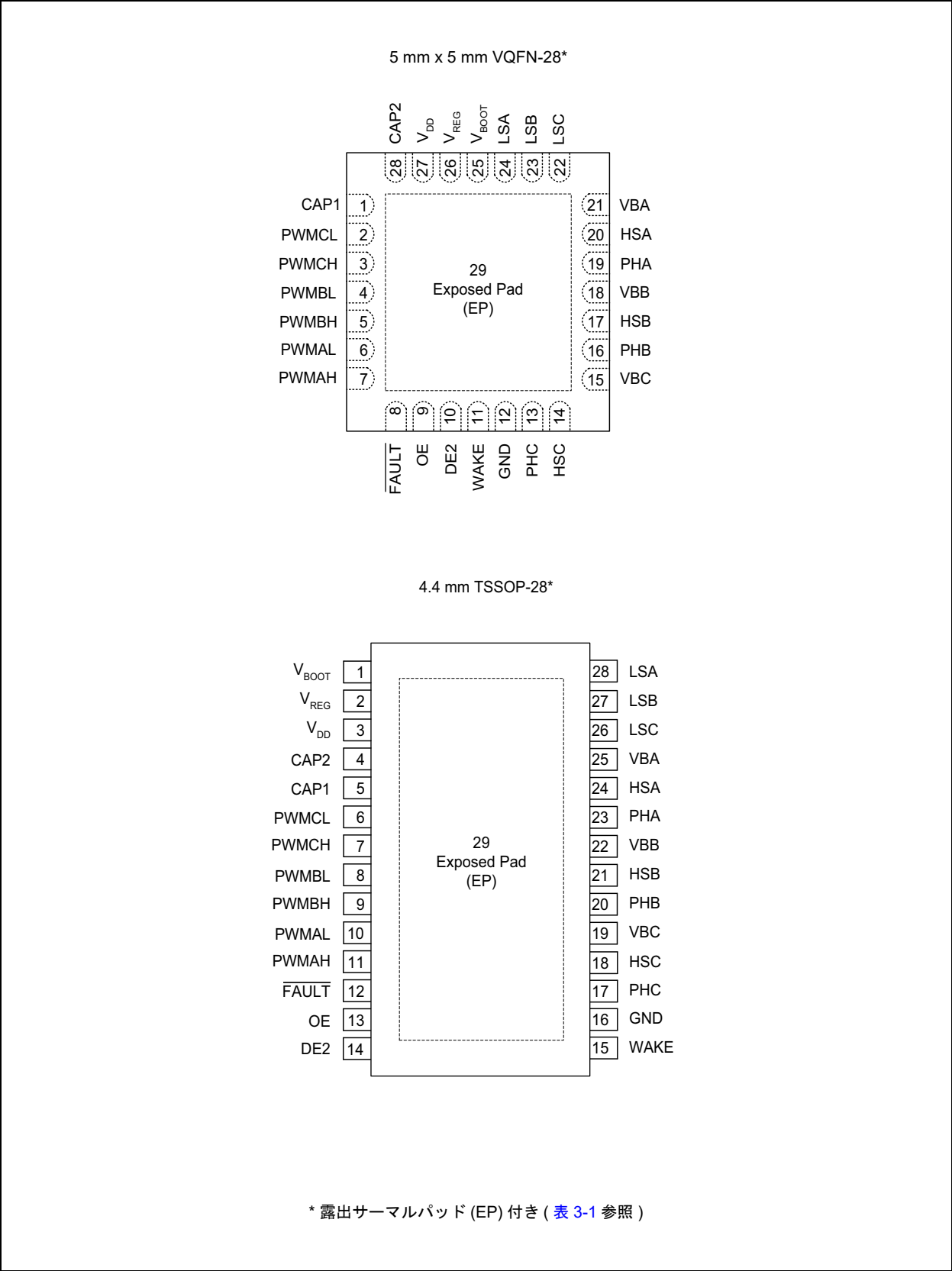
MCP8022 デバイスは 3 個の独立した汎用オペアンプを追加します。

MCP8021/2 の仕様動作接合部温度レンジは -40 ~ +165 °C です。

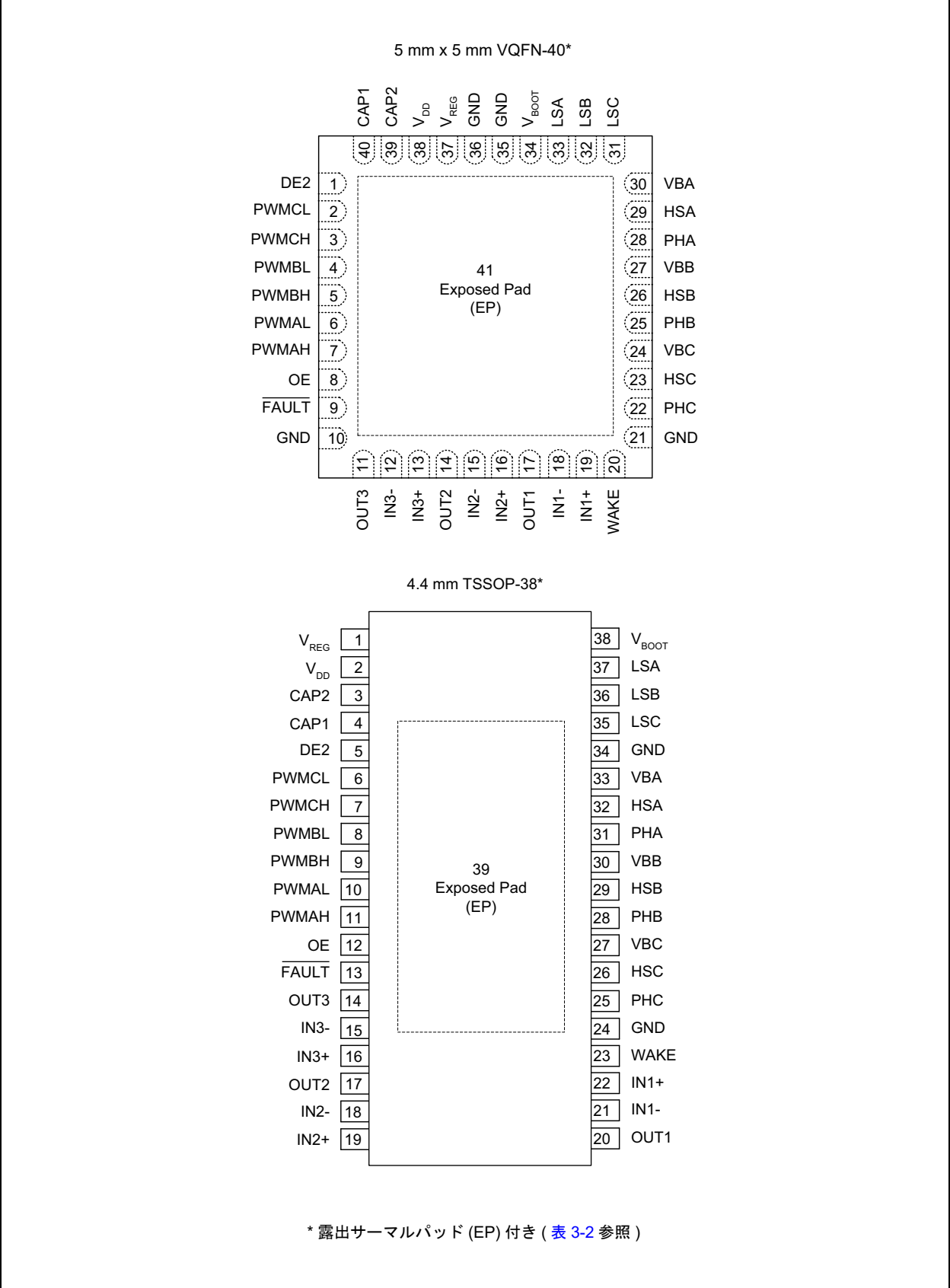
MCP8021 のパッケージ オプションには 28 ピン 5x5 mm VQFN と 28 ピン TSSOP-EP があります。MCP8022 のパッケージ オプションには 40 ピン 5x5 mm VQFN と 38 ピン TSSOP-EP があります。

MCP8021/2

パッケージタイプ - MCP8021

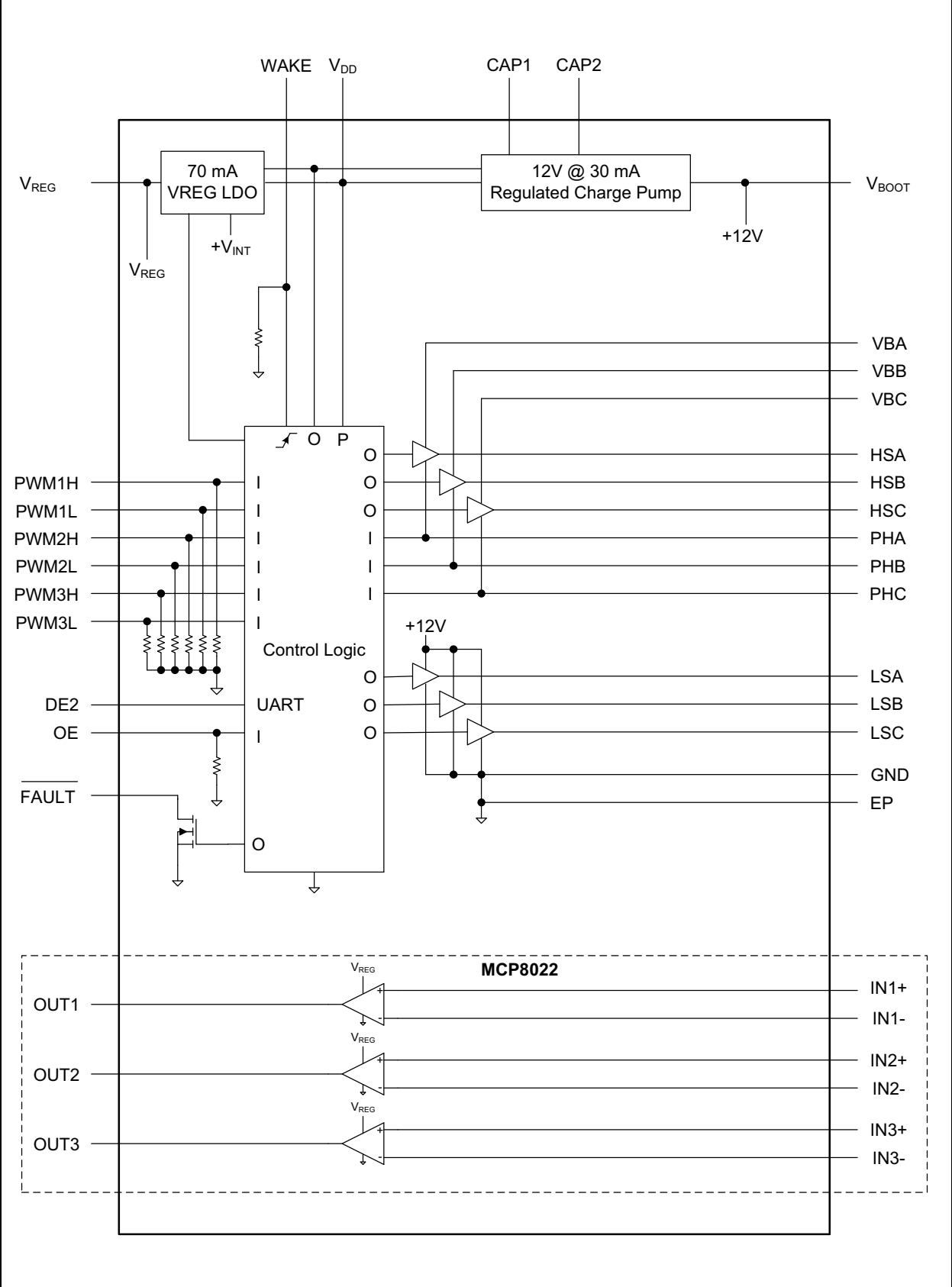


パッケージタイプ – MCP8022

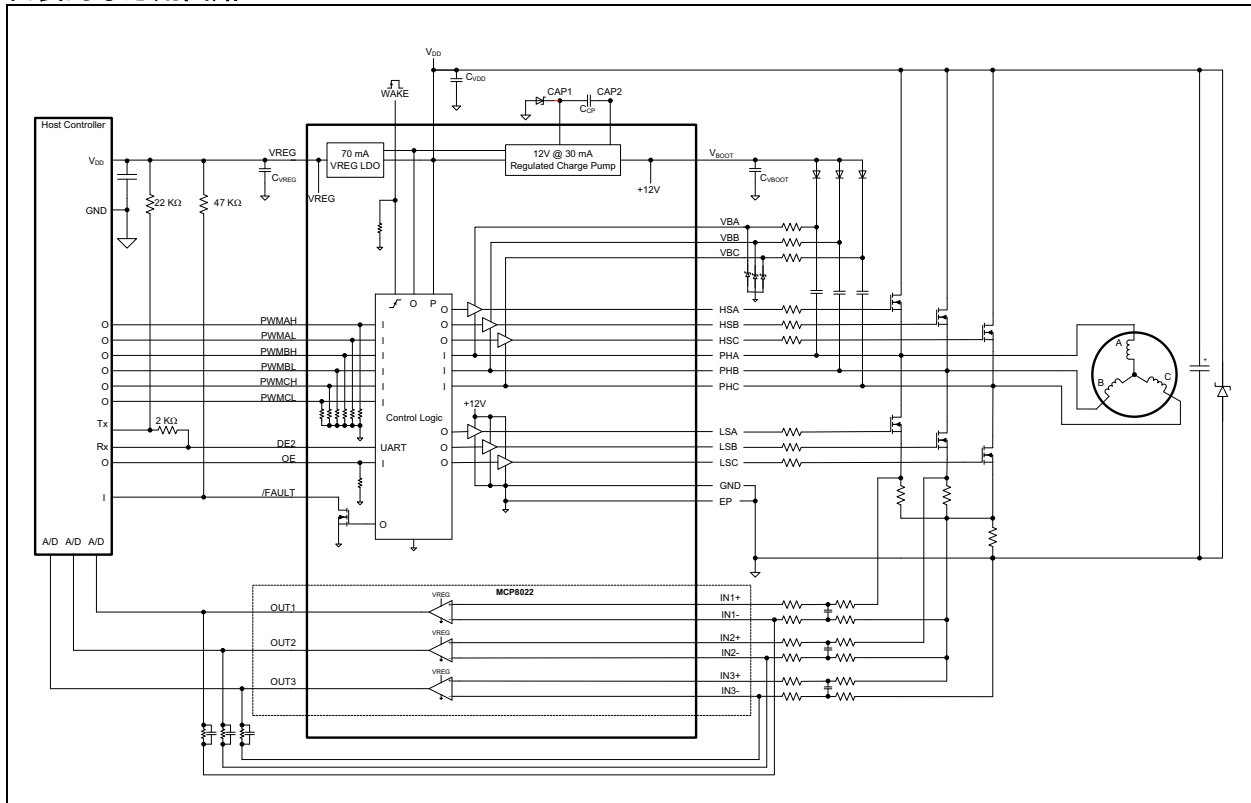


MCP8021/2

機能ブロック図



代表的な応用回路



Note: CAP1 ピンの絶対最小電圧仕様を維持するため、CAP1 ピンと HV_{SS} の間にショットキー ダイオードを接続する事を推奨します。

MCP8021/2

1.0 電気的特性

絶対最大定格 †

入力電圧、 V_{DD}	(GND – 0.3 V) ~ +40 V
内部消費電力.....	内部制限
動作時接合部温度 (Note 2).....	-40 ~ +165 °C
瞬時接合部温度 (Note 1).....	+170 °C
保管温度 (Note 2).....	-55 ~ +165 °C
デジタル I/O.....	-0.3 ~ +5.5 V
低電圧アナログ I/O.....	-0.3 ~ 5.5 V
VBx、WAKE.....	(GND – 0.3 V) ~ +40 V
PHx、HSx.....	(GND – 5.5 V) ~ +40 V
V_{BOOT} 、LSx.....	(GND – 0.3 V) ~ +13.2 V
CAP1、CAP2.....	(GND – 0.3 V) ~ +40 V
ESD およびラッチアップ保護:	
全ピン.....	≥2 kV HBM
コーナーピン.....	≥750 V CDM
その他全てのピン.....	≥500 V CDM
ラッチアップ保護 (全ピン).....	>100 mA

† **Notice:** ここに記載した「最大定格」を超える条件は、デバイスに恒久的な損傷を生じさせる可能性があります。これはストレス定格です。本書の動作表に示す条件または上記から外れた条件でのデバイスの運用は想定していません。絶対最大定格条件を超えて長期間曝露させるとデバイスの信頼性に影響する可能性があります。

Note 1: 瞬時接合部温度の持続時間は 1 秒を超えないようにしてください。接合部温度が継続的に +170 °C を超えると、デバイスの信頼性に影響を及ぼす可能性があります。

2: 最大許容消費電力は周囲温度、最大許容接合部温度、接合部から空気中への熱抵抗 (すなわち、 T_A 、 T_J 、 θ_{JA}) の関数です。最大許容消費電力を超えると、デバイスの動作時接合部温度が最大定格の +165 °C を超える可能性があります。接合部温度が継続的に +165 °C を超えると、デバイスの信頼性に影響を及ぼす可能性があります。

AC/DC 特性

電気的仕様：特に明記しない限り以下の条件を適用します： $T_J = -40 \sim +150$ °C、代表値は +25 °C、 $V_{DD} = 13.5$ V、 $CV_{BOOT} = 4.7$ μ F、 $CV_{REG} = 4.7$ μ F、 $C_{CP} = 220$ nF における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
電源入力						
入力動作電圧	V_{DD}	4.5	—	40	V	V_{REG} がアクティブ
		6.0	—	29.0		ドライバ出力がアクティブ
入力消費電流 (MCP8021)	I_{SUP}	—	5	15	μ A	スリープモード、 $T_J = +25$ °C
		—	180	330		スタンバイ、OE = 0 V
		—	500	—		アクティブ、 $V_{DD} > 13.5$ V、 OE > $V_{DIG_HI_TH}$
		—	1200	—		アクティブ、 $V_{DD} = 6$ V、 $T_J = +25$ °C
入力消費電流 (MCP8022)	I_{SUP}	—	5	15	μ A	スリープモード、 $T_J = +25$ °C
		—	200	350		スタンバイ、OPAMP = 1, OE = 0 V
		—	800	1300		スタンバイ、OPAMP = 0, OE = 0 V
		—	1000	—		アクティブ、 $V_{DD} > 13.5$ V、 OE > $V_{DIG_HI_TH}$
		—	1500	—		アクティブ、OE > $V_{DIG_HI_TH}$ 、 $V_{DD} = 7$ V、 $T_J = +25$ °C
		—	—	—		

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

AC/DC 特性 (続き)

電氣的仕様：特に明記しない限り以下の条件を適用します：T_J = -40 ~ +150 °C、代表値は +25 °C、V_{DD} = 13.5 V、C_{VBOOT} = 4.7 μF、C_{VREG} = 4.7 μF、C_{CP} = 220 nF における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
バイアス ジェネレータ						
+12 V レギュレート チャージポンプ (V_{BOOT})						
チャージポンプ電流	I _{CP}	20	—	—	mA	V _{DD} = 9.0 V
チャージポンプ起動	CP _{START}	12.50	12.75	—	V	立ち下がり
チャージポンプ停止	CP _{STOP}	—	13.25	14	V	立ち上がり
チャージポンプ周波数	CP _{FSW}	—	76.80	—	kHz	V _{DD} = 9.0 V
		—	0	—		V _{DD} = 14 V
チャージポンプ スイッチ 抵抗	CP _{RDSN}	—	14	—	Ω	R _{DSON} ハイサイドと ? ローサイドの合計 (Note 1)
出力電圧	V _{BOOT}	—	12	—	V	V _{DD} ≥ 14 V、I _{OUT} = 30 mA
		9	12	—		7 V ≤ V _{DD} < 14 V、C _{CP} = 150 nF、I _{OUT} = 20 mA
		9	—	—		6.25 V ≤ V _{DD} < 7 V、C _{CP} = 270 nF、I _{OUT} = 15 mA
出力電圧公差	TOLV _{OUT12}	—	—	4.0	%	I _{OUT} = 30 mA
出力供給能力	I _{BOOT}	30	—	—	mA	平均電流
出力電流制限	I _{BOOTLIMIT}	50	60	80	mA	平均電流
出力電圧温度係数	TCV _{OUT12}	—	160	—	ppm/°C	Note 1
ライン レギュレーション	ΔV _{OUT} / (V _{OUT} × Δ)	—	0.1	0.5	%/V	14 V < V _{DD} < 19 V、I _{OUT} = 30 mA
負荷制御	ΔV _{OUT} / V _{OUT}	—	0.2	1.0	%	I _{OUT} = 0.1 ~ 30 mA、V _{DD} = 14 V
電源電圧除去比	PSRR	—	60	—	dB	f = 1 kHz、I _{OUT} = 10 mA (Note 1)
出力コンデンサの静電容量レンジ	C _{VBOOT}	4.7	—	10	μF	セラミック、タンタル、電解 (Note 1)
出力コンデンサの ESR レンジ	CESR _{VBOOT}	0.010	—	1.0	Ω	Note 1
フライング コンデンサの静電容量レンジ	C _{CP}	100	220	1000	nF	Note 1
V _{BOOT} レディしきい値	V _{12SM_PG}	—	50	—	%V _{BOOT}	次の状態に移行するためのステートマシン V _{BOOT} パワーグッドしきい値 (Note 1)

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

MCP8021/2

AC/DC 特性 (続き)

電氣的仕様：特に明記しない限り以下の条件を適用します：T_J = -40 ~ +150 °C、代表値は +25 °C、V_{DD} = 13.5 V、C_{VBOOT} = 4.7 μF、C_{VREG} = 4.7 μF、C_{CP} = 220 nF における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
+3.3 V/+5 V リニア レギュレータ (V_{REG})						
出力電圧	V _{REG}	—	—	—	V	V _{DD} = 6 V、I _{OUT} = 70 mA
		4.8	5	5.2		V _{REG} = 5 V
		3.168	3.3	3.432		V _{REG} = 3.3 V
出力電圧公差	TOLV _{REG}	—	—	4.0	%	
出力電流	I _{OUT}	70	—	—	mA	平均電流
出力フォールドバック電流 コーナー	I _{FOLD}	80	95	120	mA	平均電流
出力フォールドバック 電流制限	I _{FOLD_LIM}	—	10	—	mA	R _{LOAD} = 10 mΩ
ライン レギュレーション	$ \Delta V_{OUT}/(V_{OUT} \times \Delta V_{DD}) $	—	0.1	0.5	%/V	V _{REG} = 3.3 V: 6 V < V _{DD} < 19 V、 I _{OUT} = 70 mA V _{REG} = 5 V: 7.5 V < V _{DD} < 19 V、 I _{OUT} = 70 mA
負荷制御	\Delta V _{OUT} /V _{OUT}	—	0.2	1.0	%	I _{OUT} = 0.1 ~ 70 mA
電源電圧除去比	PSRR	—	60	—	dB	f = 1 kHz、I _{OUT} = 10 mA (Note 1)
出力コンデンサの 静電容量レンジ	C _{VREG}	4.7	—	30	μF	セラミック、タンタル、電解 (Note 1)
出力コンデンサの ESR レンジ	CESR _{VREG}	0.010	—	1.0	Ω	Note 1
電圧監視回路						
V _{REG} 低電圧フォルト - 非アクティブ	VREGUVF _{INACT} T	—	92	—	%V _{REG}	V _{REG} 立ち上がり
V _{REG} 低電圧フォルト - アクティブ	VREGUVF _{ACT}	—	88	—	%V _{REG}	V _{REG} 立ち下がり
V _{REG} 低電圧フォルト - ヒステリシス	VREGUVF _{HYS}	—	4	—	%V _{REG}	
V _{DD} 低電圧ロックアウト - 非アクティブ	UVLO _{INACT}	—	6.0	6.25	V	立ち上がり
V _{DD} 低電圧ロックアウト - アクティブ	UVLO _{ACT}	5.1	5.5	—	V	立ち下がり
V _{DD} 低電圧ロックアウト - ヒステリシス	UVLO _{HYS}	—	0.5	—	V	
V _{DD} 低電圧シャットダウン - アクティブ	UVSHDN _{ACT}	4.0	4.25	4.5	V	V _{DD} < UVSHDN _{ACT}
V _{DD} 低電圧シャットダウン - 非アクティブ	UVSHDN _{INACT}	UVLO _{INACT}			V	V _{DD} > UVLO _{INACT}
V _{DD} 過電圧ロックアウト - アクティブ	OVLO _{ACT}	—	32.0	33.0	V	V _{DD} 立ち上がり
V _{DD} 過電圧ロックアウト - 非アクティブ	OVLO _{INACT}	29.0	30.0	—	V	V _{DD} 立ち下がり時に適用
V _{DD} 過電圧ロックアウト - ヒステリシス	OVLO _{HYS}	—	2.0	—	V	
温度監視回路						
過熱警告温度	T _{WARN}	—	140	—	°C	温度上昇時
過熱警告ヒステリシス	ΔT _{WARN}	—	15	—	°C	温度下降時
サーマル シャットダウン温度	T _{SD}	170	210	—	°C	温度上昇時 (Note 1)
サーマル シャットダウン ヒステリシス	ΔT _{SD}	—	25	—	°C	温度下降時

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

AC/DC 特性 (続き)

電氣的仕様：特に明記しない限り以下の条件を適用します： $T_J = -40 \sim +150\text{ }^{\circ}\text{C}$ 、代表値は $+25\text{ }^{\circ}\text{C}$ 、 $V_{DD} = 13.5\text{ V}$ 、 $CV_{BOOT} = 4.7\text{ }\mu\text{F}$ 、 $CV_{REG} = 4.7\text{ }\mu\text{F}$ 、 $C_{CP} = 220\text{ nF}$ における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
モータ制御ユニット						
ゲート出力ドライバ						
出力ドライバソース電流	I_{SOURCE}	0.25	0.37	—	A	HS[A:C]、LS[A:C] (Note 1)
出力ドライバシンク電流	I_{SINK}	0.3	0.49	—	A	HS[A:C]、LS[A:C] (Note 1)
出力ドライバソース抵抗	$R_{DSONSOURCE}$	—	14	26	Ω	$I_{OUT} = -10\text{ mA}$ 、HS[A:C]、LS[A:C]
出力ドライバシンク抵抗 LS	$R_{DSONSINKLS}$	—	14	26	Ω	$I_{OUT} = 10\text{ mA}$ 、LS[A:C]
出力ドライバシンク抵抗 HS ダイナミック	$R_{DSONSINKHSDYN}$	—	14	26	Ω	$I_{OUT} = 10\text{ mA}$ 、HS[A:C]、 $t < 1\text{ ms}$
出力ドライバシンク抵抗 HS	$R_{DSONSINKHS}$	—	19	31	Ω	$I_{OUT} = 10\text{ mA}$ 、HS[A:C]
出力ドライバフォルト ブランキング時間 (UVLO と OCP)、DRVBL[1:0] ビットで 設定 (CFG2[1:0])	t_{BLANK}	3900	4400	4900	ns	00 – 既定値 (Note 1)
		2000	2200	2400		01 (Note 1)
		900	1100	1300		10 (Note 1)
		400	550	700		11 (Note 1)
出力ドライバ UVLO しきい値	V_{DUVLO}	4	—	4.5	V	コンフィグレーション レジスタ 0 (bit 3 = 0)
出力ドライバ PWM デッドタイム、DRVDT[2:0] ビットで設定 (CFG2[4:2])	t_{PWM_DEAD}	1800	2000	2200	ns	000 – 既定値 (Note 1)
		1550	1750	1950		001 (Note 1)
		1350	1500	1650		010 (Note 1)
		1100	1250	1400		011 (Note 1)
		900	1000	1150		100 (Note 1)
		650	750	900		101 (Note 1)
		450	500	650		110 (Note 1)
		200	250	350		111 (Note 1)
出力ドライバ伝播遅延時間 ON	$t_{GATE_PROP_ON}$	—	40	80	ns	PWMxy アクティブから $HSx/LSx > 10\%$ (Note 1)
出力ドライバ伝播遅延時間 OFF	$t_{GATE_PROP_OFF}$	—	40	80	ns	PWMxy 非アクティブから $HSx/LSx < 90\%$ (Note 1)
出力ドライバハイサイド駆動 電圧	V_{HS}	4.5	12	12.5	V	位相ピン基準 (Note 1)
出力ドライバローサイド駆動 電圧	V_{LS}	4.5	12	12.5	V	グランド基準 (Note 1)
出力ドライバ短絡保護しきい 値 (ハイサイド： $V_{DD} - V_{PHX}$)、 (ローサイド： $V_{PHX} - P_{GND}$)、 EXTOC[1:0] ビットで設定 (CFG0[1:0])	D_{SC_THR}	0.230	0.250	0.270	V	00 – 既定値 (Note 1)
		0.470	0.500	0.530		01 (Note 1)
		0.720	0.750	0.780		10 (Note 1)
		0.960	1.000	1.040		11 (Note 1)
出力ドライバ短絡フィルタ 時間	T_{SC_DLY}	230	—	600	ns	$C_{LOAD} = 1000\text{ pF}$ 、 $V_{DD} = 12\text{ V}$ 、 フィルタ処理後の検出 (Note 1)
その他全てのフォルトの フィルタ時間	T_{FLT_DLY}	1400	—	3600	ns	Note 1
電源投入またはスリープから スタンバイへの移行	t_{POWER}	—	5	—	ms	$I_{VREG} = 70\text{ mA}$

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

MCP8021/2

AC/DC 特性 (続き)

電氣的仕様：特に明記しない限り以下の条件を適用します：T_J = -40 ~ +150 °C、代表値は +25 °C、V_{DD} = 13.5 V、C_{VBOOT} = 4.7 μF、C_{VREG} = 4.7 μF、C_{CP} = 220 nF における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
スタンバイからモータ動作	t _{MOTOR}	—	35	—	μs	OE High-Low-High 遷移 < 1 ms フォルトクリアパルス (Note 1)
		—	5	10	ms	OE Low-High 遷移、スタンバイ状態から動作状態 (Note 1)
		—	—	16	ms	OE Low-High 遷移 V _{BOOT} が V _{12SM_PG} に達しなかった場合、スタンバイ状態から動作状態 (Note 1)
フォルト発生からドライバ出力ターンオフ	T _{FAULT_OFF}	—	—	—	μs	C _{LOAD} = 1000 pF、V _{DD} = 12 V、フォルト発生後の時間 (Note 1)
		—	0.420	1.0		XOCP (Note 1)
		—	2.4	4.0		OVLO (Note 1)
		—	4.2	6.0		その他全てのフォルト (Note 1)
OE = Low からドライバ出力ターンオフ	T _{DEL_OFF}	—	3.2	4.0	μs	C _{LOAD} = 1000 pF、V _{DD} = 12 V、OE = Low 後の時間 (Note 1)
OE = Low からスタンバイ状態	t _{STANDBY}	0.9	—	1.35	ms	OE = Low 後の時間、SLEEP ビット = 0
OE = Low からスリープ状態まで	t _{SLEEP}	0.9	—	1.35	ms	OE = Low 後の時間、SLEEP ビット = 1
OE フォルトクリアパルス	t _{FAULT_CLR}	1	—	900	μs	OE High-Low-High 遷移時間

オペアンプ (MCP8022)

入力オフセット電圧	V _{OS}	-10	—	+10	mV	V _{CM} = 0 V
入力オフセット温度ドリフト	ΔV _{OS} /ΔT _A	—	±2.0	—	μV/°C	V _{CM} = 0 V (Note 1)
入力バイアス電流	I _B	-1	—	+1	μA	
コモンモード入力レンジ	V _{CMR}	-0.3	—	V _{REG}	V	
コモンモード除去比	CMRR	—	80	—	dB	Freq = 1 kHz、I _{OUT} = 10 μA (Note 1)
最大出力電圧レンジ	V _{OL} 、V _{OH}	0.15	—	V _{REG} - 0.300	V	I _{OUT} = ±200 μA
スルーレート	SR	—	±7	—	V/μs	対称、C _{LOAD} = 20 pF (Note 1)
ゲイン帯域幅積	GBWP	4	10.0	—	MHz	Note 1

I/O ポート

デジタルインターフェイス

デジタル入出力	デジタル I/O	0	—	5.5	V	V _{REG} = 5.0 V バージョン (Note 1)
		0	—	3.3		V _{REG} = 3.3 V バージョン (Note 1)
デジタルオープンドレイン低電圧	DIGITALV _{I/O}	—	—	50	mV	I _{LOAD} = 1 mA
デジタル入力立ち上がりしきい値	V _{DIG_HI_TH}	—	—	1.26	V	
デジタル入力立ち下がりしきい値	V _{DIG_LO_TH}	0.54	—	—	V	
デジタル入力電流	I _{DIG}	—	30	100	μA	V _{DIG} = 3.0 V
		—	0.2	—		V _{DIG} = 0 V
入力プルダウン抵抗	R _{PULLDN}	—	51	—	kΩ	PWM[A:C]H/L、OE ピン

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

AC/DC 特性 (続き)

電氣的仕様：特に明記しない限り以下の条件を適用します：T_J = -40 ~ +150 °C、代表値は +25 °C、V_{DD} = 13.5 V、C_{VBOOT} = 4.7 μF、C_{VREG} = 4.7 μF、C_{CP} = 220 nF における値です。

パラメータ	記号	Min.	Typ.	Max.	単位	条件
Analog Interface						
アナログ Low 電圧入力	ANALOG _{VIN}	0	—	5.5	V	高電圧ピンを除く (Note 1)
アナログ Low 電圧出力	ANALOG _{VOOUT}	0	—	V _{REG}	V	高電圧ピンを除く (Note 1)
WAKE 入力						
入力電圧	WAKE _{I/O}	0	—	V _{DD}	V	
入力立ち上がりしきい値	V _{WAKE_HI_TH}	—	—	1.26	V	(Note 1)
入力立ち下がりしきい値	V _{WAKE_LO_TH}	0.54	—	—	V	
入力電流	I _{WAKE}	—	0.2	—	μA	V _{WAKE} = 0.0 V (Note 1)
		—	70	—		V _{WAKE} = 3.3 V (Note 1)
		—	106	—		V _{WAKE} = 5.0 V (Note 1)
		—	596	—		V _{WAKE} = 28 V (Note 1)
入力プルダウン抵抗	R _{WAKE_PULLDN}	—	51	—	kΩ	
復帰信号のセットアップ時間	t _{WAIT_SETUP}	150	—	—	μs	復帰パルスの立ち上がりエッジの前に WAKE ピンが論理 Low でなければならぬ最小時間
DE2 通信						
baud レート	BAUD	9030	9600	10170	bps	半二重
電源投入遅延	PU_DELAY	—	6	10	ms	立ち上がりの V _{DD} ≥ 6 V から DE2 が POR メッセージの送信を開始するまでの時間、C _{VREG} = 1 μF (Note 1)
DE2 シンク電流	I _{DE2_SINK}	1	—	—	mA	V _{DE2} ≤ 50 mV (Note 1)
DE2 メッセージ応答時間	t _{DE2_RSP}	0	—	1	ms	直近の受信ストップビットから応答スタートビットまでの時間
DE2 ホスト待機時間	t _{DE2_WAIT}	2.8	—	—	ms	ホストが応答を待機する最小時間、9600 baud での 3 パケット分
DE2 メッセージ応答タイムアウト	DE2 _{RCVTOUT}	—	—	1.45	ms	スタートビット受信からストップビットなしの NACK までの時間
自動 baud レート検出ウィンドウ (ブレイク)	ABAUD _{DET}	1.29	—	2.00	ms	DE2 リンクの連続論理 Low の検出が有効であるウィンドウ
自動 baud レートの応答遅延	ABAUD _{DLY}	—	1.00	—	ms	ABAUD _{DET} から 0x55 バイト送信開始までの遅延時間
自動 Baud レートの完了遅延	ABAUD _{COMP}	—	2.00	—	ms	0x55 バイト送信後、自動 baud レート機能が終了するまでの遅延時間
ホストからのマルチバイトメッセージのバイト間の遅延時間	t _{DE2_HOST_MULTI_DLY}	—	—	1.3	ms	ホストから到着するメッセージバイト間の遅延時間

Note 1: 制限は設計、シミュレーション、または特性評価に基づくものです。量産検査は実施していません。

MCP8021/2

温度仕様

パラメータ	記号	Min.	Typ.	Max.	単位	条件
温度レンジ (Note 1)						
仕様温度レンジ	T_A	-40	—	+150	°C	
動作温度レンジ	T_J	-40	—	+165	°C	
保管温度レンジ	T_A	-55	—	+165	°C	
パッケージ熱抵抗						
5 mm x 5 mm 28 ピン VQFN	θ_{JA}	—	35	—	°C /W	4 層 JC51-7 標準ボード、自然対流
	θ_{JC}	—	10	—		
5 mm x 5 mm 40 ピン VQFN	θ_{JA}	—	35	—	°C /W	4 層 JC51-7 標準ボード、自然対流
	θ_{JC}	—	10	—		
4.4 mm 28 ピン TSSOP-EP、 0.65 mm ピッチ	θ_{JA}	—	34	—	°C /W	4 層 JC51-7 標準ボード、自然対流
	θ_{JC}	—	5	—		
4.4 mm 38 ピン TSSOP-EP、 0.50 mm ピッチ	θ_{JA}	—	34	—	°C /W	4 層 JC51-7 標準ボード、自然対流
	θ_{JC}	—	5	—		

Note 1: 最大許容消費電力は周囲温度、最大許容接合部温度、接合部から空気中への熱抵抗 (すなわち、 T_A 、 T_J 、 θ_{JA}) の関数です。最大許容消費電力を超えると、デバイスの動作時接合部温度が最大定格の +165 °C を超えます。接合部温度が継続的に +165 °C を超えると、デバイスの信頼性に影響を及ぼす可能性があります。

ESD、感受性、サージ、ラッチアップのテスト

パラメータ	規格とテスト条件	値
入力電圧サージ	ISO 16750-2	500 ms の間、40 V
1.5 k Ω /100 pF での ESD HBM	CEI/IEC 60749-26: 2006 AEC-Q100-002-Ref E JEDEC JS-001-2017	± 2 kV
ESD CDM – コーナーピン	ANSI/ESD-STM5.3.1-2009 CDM13073 AEC-Q100-011-Ref_B	± 750 V
ESD CDM – その他全てのピン	ANSI/ESD-STM5.3.1-2009 CDM13073 AEC-Q100-011-Ref_B	± 500 V
ラッチアップ感受性	AEC Q100-004、150 °C JEDEC JESD78	> 100 mA

2.0 代表性能曲線

Note: 以下の図表は限られたサンプル数に基づく統計的な結果であり、あくまでも情報提供を目的としています。ここに記載する性能特性はテストされておらず保証されません。図表の一部は仕様動作レンジ外で計測されたデータも含みます (例: 仕様レンジ外の電源を使用)。従って、これらのデータは保証範囲外です。

Note: 特に明記しない限り以下の条件を適用します: $T_A = +25^\circ\text{C}$

接合部温度 (T_J) に対する各種特性は目標とする接合部温度に等しい周囲温度条件でデバイスを試験する事によって近似しています。周囲温度に対する試験中の接合部温度の上昇が無視できるよう、試験時間を十分に短くしています。

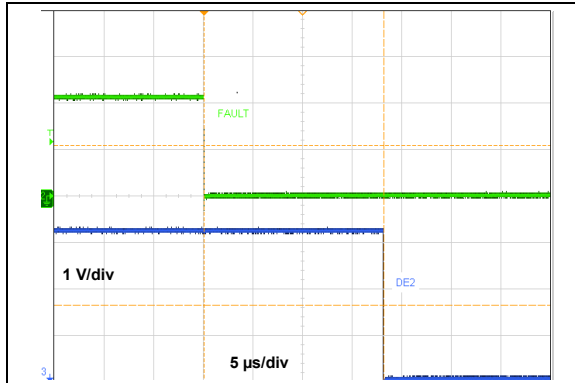


図 2-1: フォルト Low から DE2 メッセージまでの遅延時間

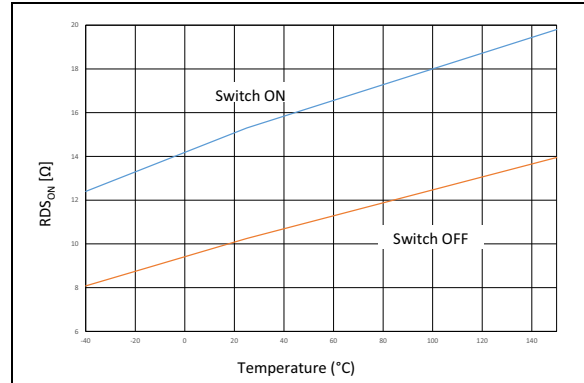


図 2-4: 温度に対するドライバの $R_{DS(on)}$

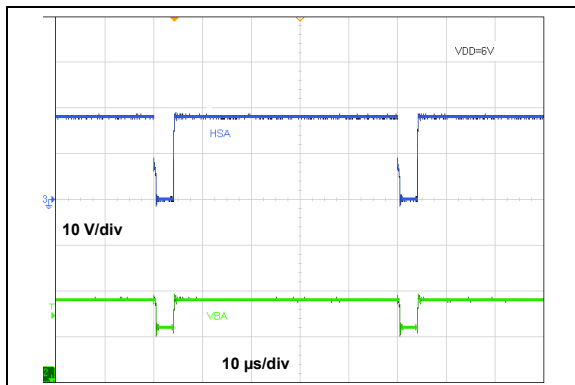


図 2-2: ブートストラップ電圧 (@ 92% デューティ サイクル)

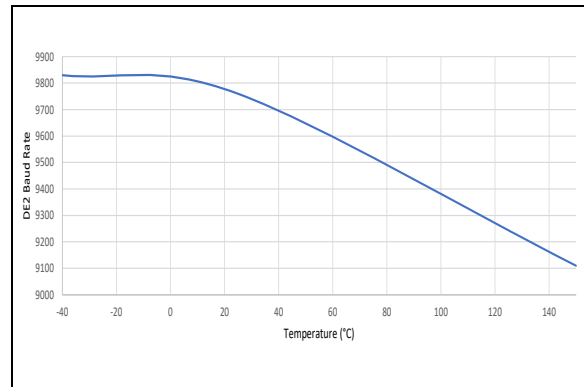


図 2-5: 温度に対する自動 baud レート

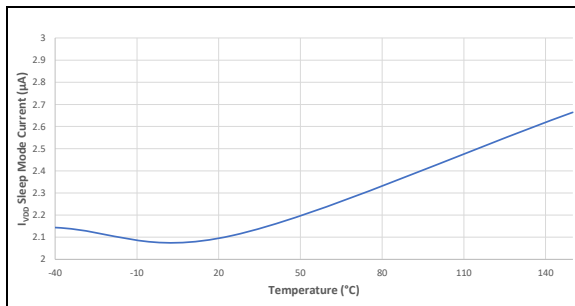


図 2-3: 温度に対するスリープ電流 (MCP8022)

MCP8021/2

NOTE:

3.0 ピンの説明

表 3-1 と表 3-2 にピンの説明を示します。

表 3-1: MCP8021 – ピン機能

28 ピン TSSOP	28 ピン VQFN	記号	I/O	説明
1	25	V _{BOOT}	電源	ブートストラップおよび内部ローサイドゲート駆動回路電源出力
2	26	V _{REG}	電源	リニア レギュレータ出力
3	27	V _{DD}	電源	入力電源
4	28	CAP2	I/O	チャージポンプ フライイング コンデンサ入力
5	1	CAP1	I/O	チャージポンプ フライイング コンデンサ入力 ⁽¹⁾
6	2	PWMCL	I	デジタル入力、位相 C ローサイド制御、プルダウン抵抗
7	3	PWMCH	I	デジタル入力、位相 C ハイサイド制御、プルダウン抵抗
8	4	PWMBL	I	デジタル入力、位相 B ローサイド制御、プルダウン抵抗
9	5	PWMBH	I	デジタル入力、位相 B ハイサイド制御、プルダウン抵抗
10	6	PWMAL	I	デジタル入力、位相 A ローサイド制御、プルダウン抵抗
11	7	PWMAH	I	デジタル入力、位相 A ハイサイド制御、プルダウン抵抗
12	8	FAULT	O	デジタル出力、ドライバフォルト、オープンドレイン
13	9	OE	I	デジタル入力、デバイス出力イネーブル、プルダウン抵抗
14	10	DE2	I/O	デジタル入力 / 出力、半二重通信、オープンドレイン
15	11	WAKE	I	HV デジタル エッジトリガ入力、デバイスがスリープから復帰、プルダウン抵抗
16	12	P _{GND}	電源	電源の 0 V 基準
17	13	PHC	I/O	位相 C ハイサイド MOSFET ドライバ参照バイアス
18	14	HSC	O	位相 C ハイサイド N チャンネル MOSFET ゲート駆動
19	15	VBC	電源	位相 C ハイサイド MOSFET ドライババイアス
20	16	PHB	I/O	位相 B ハイサイド MOSFET ドライバ参照バイアス
21	17	HSB	O	位相 B ハイサイド N チャンネル MOSFET ゲート駆動
22	18	VBB	電源	位相 B ハイサイド MOSFET ドライババイアス
23	19	PHA	I/O	位相 A ハイサイド MOSFET ドライバ参照バイアス
24	20	HSA	O	位相 A ハイサイド N チャンネル MOSFET ゲート駆動
25	21	VBA	電源	位相 A ハイサイド MOSFET ドライババイアス
26	22	LSC	O	位相 C ローサイド N チャンネル MOSFET ゲート駆動
27	23	LSB	O	位相 B ローサイド N チャンネル MOSFET ゲート駆動
28	24	LSA	O	位相 A ローサイド N チャンネル MOSFET ゲート駆動
EP	EP	P _{GND}	電源	露出パッド、電源の 0 V 参照電圧に接続 (P _{GND})

Note 1: CAP1 ピンの絶対最小電圧仕様を維持するため、CAP1 ピンと HV_{SS} の間にショットキー ダイオードを接続する事を推奨します。

MCP8021/2

表 3-2: MCP8022 – ピン機能

40 ピン VQFN	38 ピン TSSOP	記号	I/O	説明
1	5	DE2	I/O	デジタル入力 / 出力、半二重通信、オープンドレイン
2	6	PWMCL	I	デジタル入力、位相 C ローサイド制御、プルダウン抵抗
3	7	PWMCH	I	デジタル入力、位相 C ハイサイド制御、プルダウン抵抗
4	8	PWMBL	I	デジタル入力、位相 B ローサイド制御、プルダウン抵抗
5	9	PWMBH	I	デジタル入力、位相 B ハイサイド制御、プルダウン抵抗
6	10	PWMAL	I	デジタル入力、位相 A ローサイド制御、プルダウン抵抗
7	11	PWMAH	I	デジタル入力、位相 A ハイサイド制御、プルダウン抵抗
8	12	OE	I	デジタル入力、デバイス出力イネーブル、プルダウン抵抗
9	13	FAULT	O	デジタル出力、ドライバフォルト、オープンドレイン
10	—	P _{GND}	電源	電源の 0 V 基準
11	14	OUT3	O	オペアンプ 3 出力
12	15	IN3-	I	オペアンプ 3 反転入力
13	16	IN3+	I	オペアンプ 3 非反転入力
14	17	OUT2	O	オペアンプ 2 出力
15	18	IN2-	I	オペアンプ 2 反転入力
16	19	IN2+	I	オペアンプ 2 非反転入力
17	20	OUT1	O	オペアンプ 1 出力
18	21	IN1-	I	オペアンプ 1 反転入力
19	22	IN1+	I	オペアンプ 1 非反転入力
20	23	WAKE	I	HV デジタル エッジトリガ入力、デバイスがスリープから復帰、プルダウン抵抗
21	24	P _{GND}	電源	電源の 0 V 基準
22	25	PHC	I/O	位相 C ハイサイド MOSFET ドライバ参照バイアス
23	26	HSC	O	位相 C ハイサイド N チャンネル MOSFET ゲート駆動
24	27	VBC	電源	位相 C ハイサイド MOSFET ドライババイアス
25	28	PHB	I/O	位相 B ハイサイド MOSFET ドライバ参照バイアス
26	29	HSB	O	位相 B ハイサイド N チャンネル MOSFET ゲート駆動
27	30	VBB	電源	位相 B ハイサイド MOSFET ドライババイアス
28	31	PHA	I/O	位相 A ハイサイド MOSFET ドライバ参照バイアス
29	32	HSA	O	位相 A ハイサイド N チャンネル MOSFET ゲート駆動
30	33	VBA	電源	位相 A ハイサイド MOSFET ドライババイアス
—	34	P _{GND}	電源	電源の 0 V 基準
31	35	LSC	O	位相 C ローサイド N チャンネル MOSFET ゲート駆動
32	36	LSB	O	位相 B ローサイド N チャンネル MOSFET ゲート駆動
33	37	LSA	O	位相 A ローサイド N チャンネル MOSFET ゲート駆動
34	38	VBOOT	電源	ブートストラップおよび内部ローサイドゲート駆動回路電源出力
35	—	P _{GND}	電源	電源の 0 V 基準
36	—	P _{GND}	電源	電源の 0 V 基準
37	1	VREG	電源	リニア レギュレータ出力
38	2	V _{DD}	電源	入力電源
39	3	CAP2	I/O	チャージポンプ フライイング コンデンサ入力
40	4	CAP1	I/O	チャージポンプ フライイング コンデンサ入力 ⁽¹⁾
EP	EP	P _{GND}	電源	露出パッド、電源の 0 V 参照電圧に接続 (P _{GND})

Note 1: CAP1 ピンの絶対最小電圧仕様を維持するため、CAP1 ピンと HV_{SS} の間にショットキー ダイオードを接続する事を推奨します。

3.1 通信ポート (DE2)

オープンドレインの通信ノードです。DE2通信は半二重、9600 baud、8 ビット、パリティなしの通信リンクです。オープンドレインのDE2ピンには外付けのプルアップ抵抗が必要です。このピンは 1 mA (min.) の駆動能力を有しており、Low 駆動時の V_{DE2} は 50 mV 以下です。

3.2 ローサイド PWM 入力 (PWMAL、PWMBL、PWMCL)

ローサイドドライバ制御用のデジタルPWM入力です。各入力にはプルダウン抵抗を備えています。PWM 信号にはデッドタイム タイミングを含める事ができます。システムは CFG2 コンフィグレーション レジスタを使ってデッドタイムを設定できます。

3.3 ハイサイド PWM 入力 (PWMAH、PWMBH、PWMCH)

ハイサイドドライバ制御用のデジタルPWM入力です。各入力にはプルダウン抵抗を備えています。PWM 信号にはデッドタイム タイミングを含める事ができます。システムは CFG2 コンフィグレーション レジスタを使ってデッドタイムを設定できます。

3.4 出力イネーブル入力 (OE)

出力ドライバと内蔵機能を有効 / 無効にする出力イネーブル入力ピンです。OE が High の場合、デバイスの全機能は有効です。OE が Low の場合、デバイスはスタンバイまたはスリープモードで動作します。スタンバイモード中は、 V_{BOOT} 出力電源とチャージポンプは無効です。CFG0 コンフィグレーション レジスタの OPAMP ビットがセットされている場合、MCP8022 内のオペアンプもディセーブルされます。OE が Low になってから 100 ns 以内にハイサイドとローサイドのゲート駆動出力は全て Low 状態に設定されます。デバイスは OE が Low になってから 1 ms 後にスタンバイまたはスリープモードへ移行します。

全てのハードウェア フォルトはOEピンを使ってクリアできます。フォルトが発生した場合、OE 入力ピンを Low に設定した後に High に戻す事でフォルトをクリアできます。ハードウェアの異常が解消していれば、OE 信号の立ち上がりエッジでフォルトがクリアされます。

CFG0 レジスタの SLEEP ビットを「1」にセットする事で、OE ピンを使ってスリープモードに移行できます。OE ピンは、スタンバイまたはスリープモードへの移行前に 1 ms 以上 Low 状態である事が必要です。このため、1 ms 以内に OE ピンをトグルする事で、スリープモードへ移行せずに全てのフォルトをクリアする事ができます。

OE ピンは内部プルダウン抵抗を備えています。

3.5 フォルト出力 (FAULT)

フォルト出力ピンです。ラッチされたオープンドレイン出力はフォルト発生時に Low になります。表 4-4 に FAULT ピンを Low に変化させるフォルトを示します。フォルトが非アクティブになり、OE ピンを Low から High にトグルして内部フォルトラッチをクリアするまで、このピンは Low のままです。

FAULT ピンは、出力での電圧降下を 50 mV 未満に維持しながら 1 mA の電流をシンクできます。

FAULT ピンは、最初の電源投入時からステートマシンが V_{REG} 状態を完了するまでの間もアクティブ (Low) になります。これを使ってドライバの準備が整った事を外部ホストに知らせる事もできます。

3.6 電源グラウンド (P_{GND})、露出パッド (EP)

デバイスのグラウンドです。PCB のグラウンドトレースは、短く、幅広くし、電源に対して「スター」パターンを形成するようにします。露出パッド (EP) はプリント基板にはんだ付けする必要があります。露出パッド (EP) の下の基板領域は、デバイスの放熱を促進するためにサーマルビアを設けた銅ベタにします。

3.7 オペアンプ出力 (OUT1、OUT2、OUT3) (MCP8022)

オペアンプの出力です。これらの汎用アンプは電流検出ゲインに使えます。OE = 0 で CFG0 コンフィグレーション レジスタの OPAMP ビットがセットされている時、これらのアンプは無効です。

3.8 オペアンプ入力 (IN1 +/-、IN2 +/-、IN3 +/-) (MCP8022)

オペアンプの反転および非反転入力です。対応するアンプの OUTx ピンと組み合わせて使い、アンプのゲインを設定します。OE = 0 かつ CFG0 コンフィグレーション レジスタの OPAMP ビットがセットされている場合、スタンバイモード中にアンプは無効です。

3.9 復帰入力 (WAKE)

WAKE ピンは内部プルダウン抵抗を備えています。

デバイスは t_{WAIT_SETUP} より長く持続する Low 状態を検出した後、WAKE ピンの立ち上がりエッジでスリープモードから復帰します。WAKE ピンは最大 V_{DD} の電圧レベルで動作できます。

3.10 モータ位相入力 (PHA、PHB、PHC)

モータからの位相信号です。これらの信号は、ハイサイド N チャンネル MOSFET ドライバのバイアス参照電圧と逆起電力検出入力を提供します。位相信号は、ブートストラップ コンデンサと組み合わせ、VBx 入力を介してハイサイドゲートの駆動にも使えます。

3.11 ハイサイド N-MOSFET ゲートドライバ出力 (HSA、HSB、HSC)

ハイサイド N チャンネル MOSFET のゲート駆動信号です。外付け MOSFET のゲートに接続します。これらのピンと MOSFET ゲートの間に抵抗とゲート - ソース間コンデンサを使う事で、位相ノード スルーレートと MOSFET 電流を制限できます。

3.12 ブートストラップ入力 (VBA、VBB、VBC)

ハイサイド MOSFET ドライバのバイアスです。これらのピンは、ブートストラップ チャージポンプ ダイオードのカソードとブートストラップ チャージポンプコンデンサの間に接続します。 V_{BOOT} 出力はダイオードのアノードでブートストラップ電源電圧を供給するために使われます。位相信号はブートストラップチャージポンプコンデンサの反対側に接続されています。ローサイドドライバが位相信号を Low に駆動すると、ブートストラップコンデンサは V_{BOOT} に充電されます。ローサイドドライバがターンオフかつハイサイドドライバがターンオンすると相信号は V_{DD} へプルアップされ、ブートストラップ電圧は $V_{DD} + 12\text{ V}$ まで上昇します。

3.13 ローサイド N-MOSFET ゲートドライバ出力 (LSA、LSB、LSC)

ローサイド N チャンネル MOSFET の駆動信号です。外付け MOSFET のゲートに接続します。これらのピンと MOSFET ゲートの間に抵抗とゲート - ソース間コンデンサを使う事で、電流とスルーレートを制限できます。

3.14 ブートストラップ電源 (V_{BOOT})

ブートストラップ電源電圧レギュレータ出力です。 V_{BOOT} レギュレータ出力はホールセンサやアンプ等の外付けデバイスへの給電に使えます。このレギュレータ出力が安定動作するには出力コンデンサが必要です。出力コンデンサの正側端子は、できるだけ V_{BOOT} ピン近くに配置します。 V_{BOOT} 回路の安定動作を確保するには最小 $4.7\text{ }\mu\text{F}$ の静電容量が必要です。より大きな静電容量を使うと過渡性能を向上できます。内部チャージポンプがアクティブな場合、 V_{BOOT} レギュレータはチャージポンプから給電されます。チャージポンプが非アクティブな場合、 V_{BOOT} レギュレータは V_{DD} から給電されます。

セラミック、タンタル、アルミ電解コンデンサが使えます。セラミックコンデンサの低 ESR 特性は、高周波数におけるノイズと PSRR 性能を向上させます。

3.15 +3.3 V または +5 V LDO (V_{REG})

V_{REG} ピンはデバイスの製品番号に応じて +3.3 V または +5 V の LDO (低ドロップアウト) 電圧レギュレータ出力です。 V_{REG} LDO は、ホールセンサ、アンプ、またはホストプロセッサ等の外付けデバイスへの給電に使えます。 V_{REG} LDO はデバイスがスリープモードでない時に有効です。この LDO が安定動作するには出力コンデンサが必要です。出力コンデンサの正側端子は、できるだけ V_{REG} ピン近くに配置します。ほとんどのアプリケーションでは、最小 $4.7\text{ }\mu\text{F}$ の静電容量で LDO 回路の安定動作を確保できます。より大きな静電容量を使うと過渡性能を向上できます。

セラミック、タンタル、アルミ電解コンデンサが使えます。セラミックコンデンサの低 ESR 特性は、高周波数におけるノイズと PSRR 性能を向上させます。

3.16 電源入力 (V_{DD})

V_{DD} は主電源電圧に接続します。この電圧はモータ電圧と同じである必要があります。ドライバの過電流機能は V_{DD} ピンを基準とします。 V_{DD} 電圧がモータ電圧と異なる場合、過電流保護機能が使えなくなる可能性があります。

V_{DD} 電圧はデバイスの最大動作限界を超えない必要があります。適切な負荷ステップ性能と瞬時保護を得るために、このピンの近くにバルクコンデンサを接続します。実際の静電容量は、ドライバ電源出力に接続されたコンデンサの合計と同等かそれ以上である必要があります。接続されたコンデンサとは V_{REG} 、 V_{BOOT} 、 V_{BX} (3 つのブートストラップコンデンサ)、チャージポンプ静電容量です。

式 3-1: V_{DD} バルクコンデンサの計算

$$CV_{DD} \geq CV_{REG} + CV_{BOOT} + (3 \times CV_{BX}) + C_{CAPx}$$

セラミック、タンタル、アルミ電解コンデンサが使えます。セラミックコンデンサの低 ESR 特性は、高周波数における電圧降下を小さくし、ノイズと PSRR 性能を向上させます。

3.17 チャージポンプフライングコンデンサ (CAP1、CAP2)

チャージポンプフライングコンデンサを接続するためのピンです。これら 2 つのピンの間にチャージポンプコンデンサを接続します。チャージポンプフライングコンデンサ (C_{CP}) は、チャージポンプ動作時に V_{BOOT} 電圧レギュレータに給電します。

CAP1 ピンの絶対最小電圧仕様を維持するため、CAP1 ピンと HV_{SS} の間にショットキーダイオードを接続する事を推奨します。

4.0 詳細説明

4.1 ステート図

4.1.1 MCP8021/2 のステート図

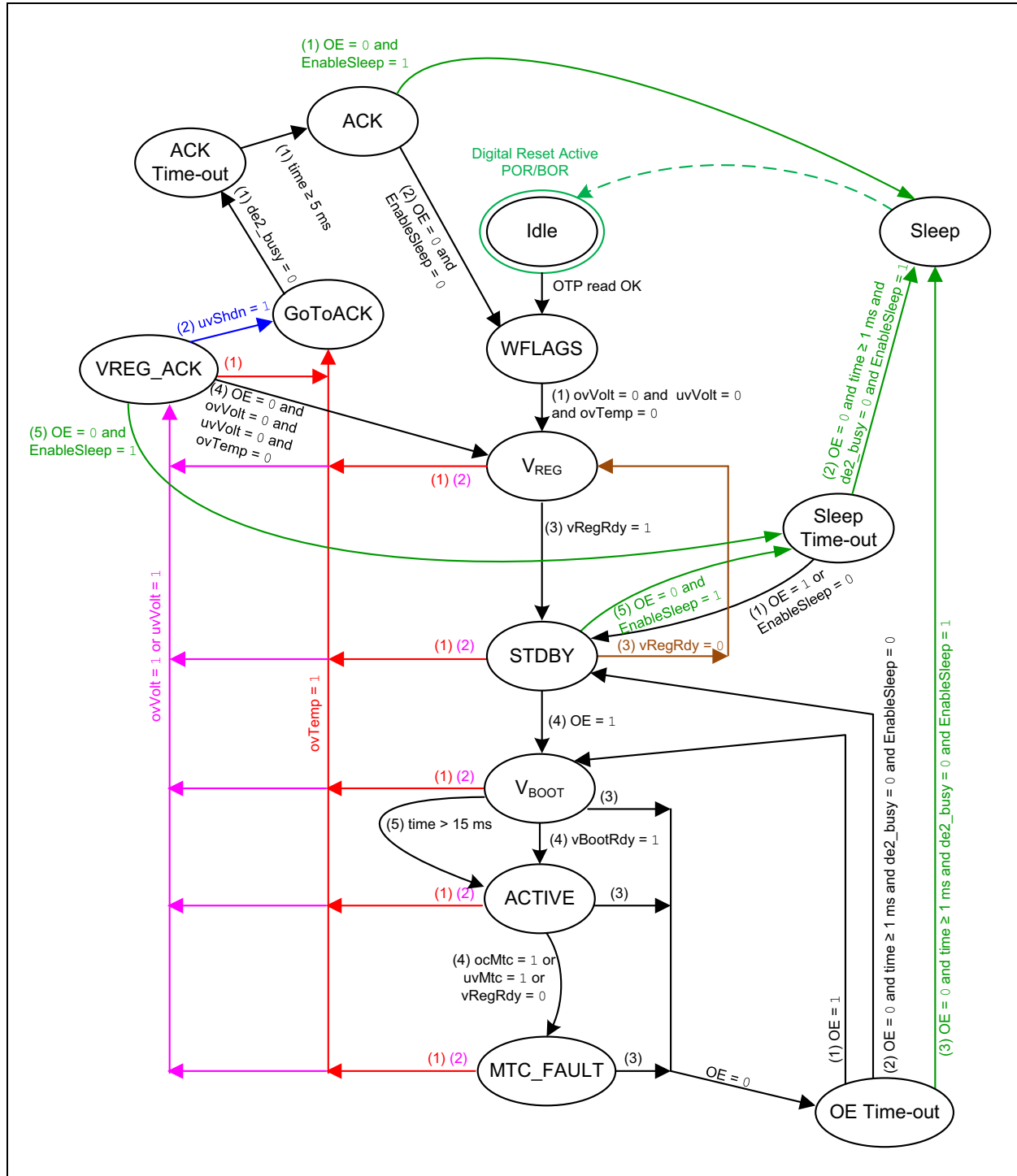


図 4-1: MCP8021/2 のステートマシン

4.1.2 DE2 受信と自動 baud レートのシーケンス

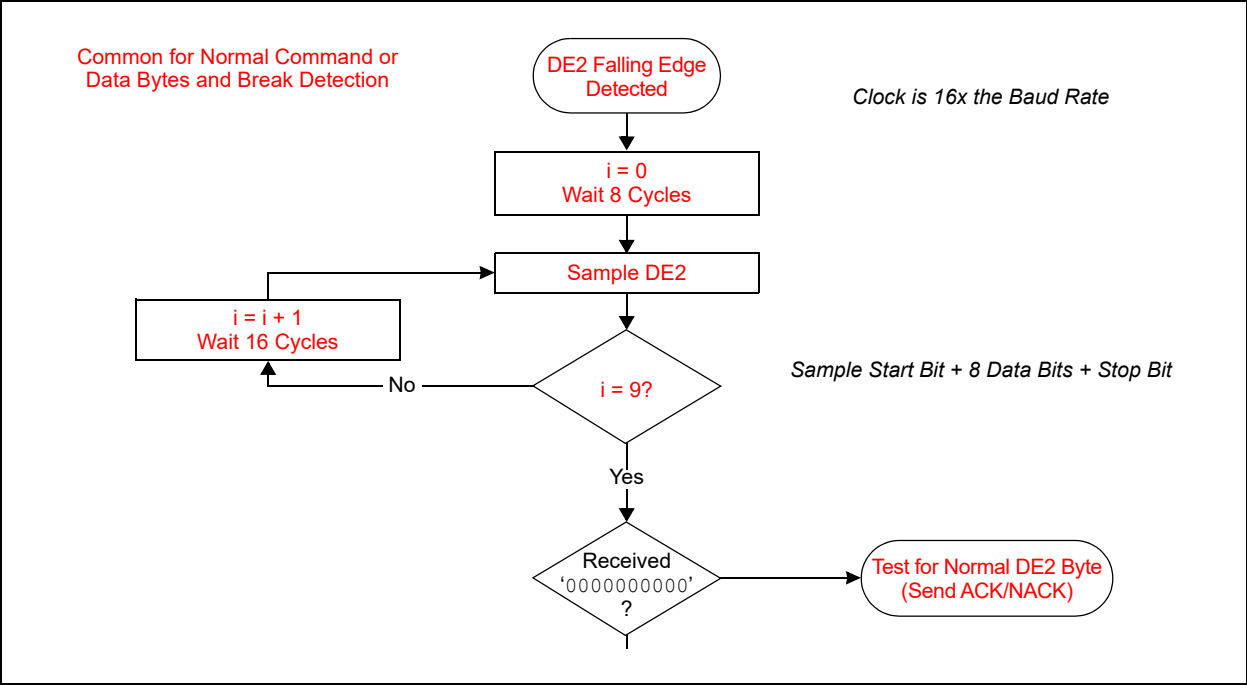


図 4-2: DE2 データ受信と自動 baud レートのシーケンス (パート 1)

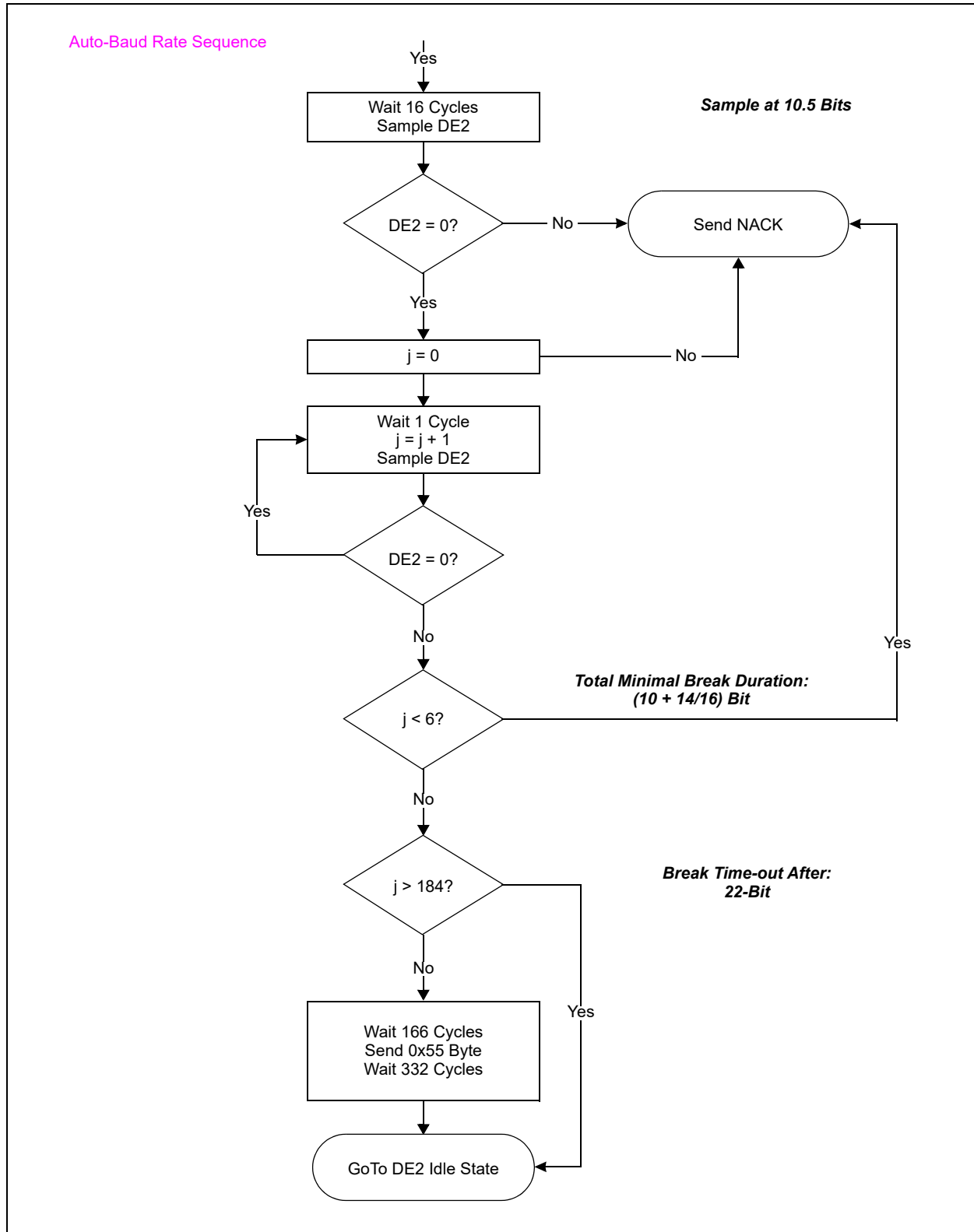


図 4-3: DE2 データ受信と自動 baud レートのシーケンス (パート 2)

4.2 バイアス ジェネレータ

内部バイアス ジェネレータは複数の電圧レールを制御します。このバイアス ジェネレータによって、2つの固定出力低ドロップアウトリニアレギュレータ、内部バイアス電源 LDO、チャージポンプが制御されます。さらに、バイアス ジェネレータは監視機能も実行します。

4.2.1 チャージポンプ

非レギュレート チャージポンプは、入力電源電圧が低い時に V_{BOOT} 電圧レギュレータへの入力を昇圧するために使います。デバイスへの入力バイアス (V_{DD}) が CP_{START} 電圧を下回ると、チャージポンプが起動します。チャージポンプが起動すると、 V_{BOOT} レギュレータの入力に 2 倍の V_{DD} が供給されます。 V_{DD} 電源電圧が 5.25 ~ 7 V の時、チャージポンプは +9 V @ 15 mA の V_{BOOT} 出力を維持できます。入力電源電圧が 7 ~ 13.5 V の時、チャージポンプは +12 V @ 20 mA の V_{BOOT} 出力を維持できます。 V_{DD} 電圧が 13.5 V より高い場合、チャージポンプは無効化してバイパスされ、出力電圧は +12 V @ 30 mA になります。

標準的なチャージポンプ フライングコンデンサ (C_{CP}) は 0.1 ~ 1.0 μF のセラミックコンデンサです。

4.2.2 V_{BOOT} 電圧レギュレータ

V_{BOOT} 電圧レギュレータ レールは内蔵の 3 相パワー MOSFET ブリッジドライバにバイアス電圧を供給するために使われます。

このレギュレータは、30 mA の外部負荷電流を供給可能です。このレギュレータは、40 mA (min.) の過電流制限機能を備えています。

このレギュレータは内蔵のチャージポンプから電力を供給されます。+14 V より高い電源電圧 (V_{DD}) で動作している時、内蔵のチャージポンプは無効になり、 V_{DD} 電源が V_{BOOT} 電圧レギュレータに電力を供給します。+12.5 ~ +13.0 V の V_{DD} レンジで動作中、レギュレータのドロップアウト電圧によって V_{BOOT} レギュレータの出力が設計電圧より低くなる事があります。

内部制御ループを安定させ、ブートストラップコンデンサの電力を維持するため、 V_{BOOT} レギュレータには V_{BOOT} と GND の間に接続した出力コンデンサが必要です。 V_{BOOT} 電圧レギュレータ出力には 4.7 μF 以上のセラミック出力静電容量が必要です。大きな MOSFET ゲート負荷を切り換える場合、10 μF を推奨します。出力コンデンサは、(スタンバイモードからアクティブモードに移行するために) OE ピンを High に設定してから、 V_{BOOT} レギュレータ電圧出力が内部 VBootReady フラグをセットするのに必要な電圧を超えるまでの間に遅延時間を強制します。 V_{BOOT} 出力が出力コンデンサを VBootReady 電圧 (6.0 V typ.) まで充電している間は PWM 入力をアクティブ化してはなりません。スタンバイモードからアクティブモードに移行するために OE を High にセットした後、PWM 入力がアクティブになるまでに必要な時間は、出力容量、追加の負荷、電源電圧立ち上がり時間によって異なります。 V_{BOOT} 出力電圧が VBootReady 電圧より上に上昇する

までの時間を 0.94 ms 以上確保する必要があります。この遅延の推定には 6 V の電圧と 30 mA の消費電流を使う事ができます。式 4-1 を参照してください。

式 4-1: OE ピン High から V_{BOOT} レディまでの時間

$$\begin{aligned} dt &= (C \times dV) / (I) \\ dt &= (4.7 \mu F \times 6V) / (30 mA) \\ dt &= 0.94 ms \end{aligned}$$

V_{BOOT} レディ電圧と関係なく、15 ms 後にステートマシンが V_{BOOT} からアクティブに移行するタイムアウト機能があります。このタイムアウト機能は V_{BOOT} 電圧が過負荷になった時にドライバがハングアップするのを防ぎます。

また、3 つのブートストラップコンデンサと V_{BOOT} コンデンサで形成される静電容量式分圧器があります。 V_{BOOT} コンデンサは、 V_{BOOT} 電源がアクティブでブートストラップコンデンサが充電されている時に、ブートストラップコンデンサの電圧がドライバの低電圧シャットダウン電圧である 4.5 V よりも大きくなるように選択する必要があります。 $V_{BOOT} = 12 V$ 、 $V_{MIN} = 4.5 V$ で、 $N = 3 \times 1 \mu F$ $C_{BOOTSTRAP}$ コンデンサを同時に充電するシステムでは、望ましい CV_{BOOT} コンデンサは 1.8 μF です (式 4-2 参照)。 V_{BOOT} 電源には 4.7 μF のコンデンサが必要なため、4.7 μF コンデンサを使う必要があります。4.7 μF V_{BOOT} コンデンサを使うブートストラップコンデンサにおける開始電圧は 7.32 V です。式 4-3 を参照してください。

式 4-2: V_{BOOT} コンデンサ

$$CV_{BOOT} = \frac{(N \times C_{BOOTSTRAP})}{(V_{BOOT}) \div (V_{MIN}) - 1}$$

式 4-3: ブートストラップ電圧

$$V_{BOOTSTRAP} = \frac{(V_{BOOT} \times CV_{BOOT})}{(CV_{BOOT}) + (N \times C_{BOOTSTRAP})}$$

ドライバがスタンバイモードまたはスリープモードに移行すると、 V_{BOOT} 出力は無効になります。

V_{BOOT} 電圧レギュレータはフォルトによっても無効になります。これらのフォルトを表 4-4 に示します。

4.2.3 V_{REG} LDO(低ドロップアウト リニアレギュレータ)

V_{REG} LDO は外部マイクロコントローラ、内部オペアンプ、ゲート制御ロジックのバイアス用に使います。

V_{REG} LDO は、70 mA の外部負荷電流を供給可能です。このレギュレータは、80 mA (min.) の過電流制限機能を備えています。レギュレータの電流が過電流制限を超えると、レギュレータは負荷インピーダンスに基づく真の電流および電圧フォールドバックモードに移行します。負荷インピーダンスが $0\ \Omega$ に向けて低下していくと、レギュレータの出力電流および電圧も、最終的なフォールドバック電流および電圧に達するまで低下します。

レギュレータの出力電圧が V_{REG} 低電圧制限値を下回ると、STAT1 レジスタに VREGUVF 低電圧フォルトビットがセットされます。フォルト中もレギュレータは動作を継続します。表 4-1 に、フォルトに関連するレジスタとビットを示します。

V_{DD} 電源電圧低電圧フォルトが発生すると、 V_{REG} LDO は無効になります。セクション 4.3.1「電圧監視回路」の条件を満たすと V_{REG} LDO は再度有効になります。

V_{REG} LDOには最低4.7 μ Fのセラミック出力静電容量が必要です。ホストマイクロコントローラが接続されている場合に過渡性能を向上するには10 μ Fを推奨します。

システムがスリープモード中の場合、 V_{REG} LDO は無効です。スリープモードの場合、 V_{REG} LDO の出力電圧は1 k Ω のプルダウン抵抗で保持されます。

4.3 監視回路

バイアス ジェネレータには電圧監視回路と温度監視回路が含まれます。

4.3.1 電圧監視回路

電圧監視回路は、入力電源 (V_{DD}) の過電圧または低電圧による損傷からデバイス、外付けパワー MOSFET、外付けマイクロコントローラを保護します。

低電圧条件 ($V_{DD} < UVLO_{ACT}$)、過電圧条件 ($V_{DD} > OVLO_{ACT}$)、または V_{REG} LDO 低電圧条件 ($V_{REG} < VREGUVF_{ACT}$) が発生した場合、ゲートドライバ、チャージポンプ、 V_{BOOT} レギュレータは OFF になります。バイアス ジェネレータ、通信ポート、オペアンプ、モータ制御ユニットの残りの部分はアクティブ状態を保ちます。障害の状態が FAULT ピンに表示され、DE2 ステータス メッセージが送信されます。

深刻な低電圧条件 ($V_{DD} < UVSHDN_{ACT}$) が発生した場合、パワーオンリセット復帰に必要な最小限の回路を除き、デバイス全体がシャットダウンされます。UVSHDNフォルトがセットされます。 V_{REG} 出力がOFFされてLowにプルダウンされ、接続されたホストプロセッサの「クリーン」なシャットダウンを実現します。低電圧シャットダウン条件はラッチされた状態です。以下の2つの条件のどちらかが満たされた時、ステートマシンはパワーオン リセット状態から再開します。

1. V_{DD} 電源を一度切って入れ直した場合
2. V_{DD} が $UVLO_{INACT}$ (6.0 V) を超えた場合

4.3.2 温度監視回路

内蔵温度センサがダイの温度を監視します。温度が過熱シャットダウンしきい値を超えると、DE2 フォルトメッセージを送信するのに必要な機能を除き、全てのデバイス機能がOFFになります。フォルトが発生し、DE2 フォルト メッセージが送信されます。OE ピンがLowに設定されると、DE2 フォルト メッセージを送信するのに必要な機能はシャットダウンされます。設定されたヒステリシス値よりも低い温度までデバイスの温度が下がり、OE ピンが論理Lowから論理Highにトグルしてフォルトがクリアされると、動作が再開します。

過熱しきい値に達する前にマイクロコントローラに警告メッセージを送る事を推奨します。温度が過熱警告 (T_{WARN}) 設定点を超えると、警告メッセージがホストマイクロコントローラへ送信されます。警告メッセージはドライバの動作には一切影響しません。続いてマイクロコントローラは温度上昇を抑える適切な措置を講ずる事ができます。マイクロコントローラへの警告にはDE2ピンを使います。

4.4 出カイナーブル (OE)

出カイナーブル (OE) ピンを使うと、外部制御によってデバイス出力を無効にできます。出カイナーブルピンは以下で説明する3種類のモードを備えます。

4.4.1 フォルトクリア ステート

OE ピンは全てのフォルトをクリアしてドライバを再度有効にするために使われます。OE ピンがLowからHighへ遷移した後、システムが全てのドライバブロックを再度有効にしてデバイスを起動するまでに一定の時間を要します。この起動時間は約 35 μ s です。システムがスタンバイモードから移行するのを防ぐには、フォルトをクリアするHigh-Low-Highパルスの幅は900 μ s未満である必要があります。このパルス幅が1 msを超えると、デバイスはスタンバイ状態から起動します。

セットされた全てのフォルト ステータスビットは、対応するフォルト条件が既に非アクティブである場合に限り、OE ピンのLowからHighへの遷移によってクリアされます。フォルト条件がまだアクティブである場合、対応するフォルト ステータスビットはセットされたままです。これらのアクティブなフォルトに関する追加のフォルト メッセージは送信されません。

4.4.2 スタンバイモード

SLEEP コンフィグレーション ビットが非アクティブ (すなわち「0」) である場合、OE ピンが 1 ms よりも長く Low 状態を持続すると、デバイスはスタンバイモードに移行します。スタンバイモードに移行すると、以下のサブシステムは無効になります。

- ハイサイド ゲートドライバ (HSA、HSB、HSC) (Low に固定)
- ローサイド ゲートドライバ (LSA、LSB、LSC) (Low に固定)
- V_{BOOT} LDO
- チャージポンプ
- CFG0[6] = 1 の場合、オペアンプ (MCP8022)

V_{REG} LDO、オペアンプ (CFG0[6] = 0 の場合)、DE2 通信はアクティブ状態を保ちます。

OE が非アクティブ (デバイスがディセーブル) の間の総消費電流は、デバイス特性表に規定された「スタンバイモード入力待機時電流」の制限値内に留まります。

4.4.3 スリープモード

DE2 通信を介して SLEEP 命令を指定する SET_CNG_0 がデバイスへ送信され、かつ OE ピンが Low である場合、デバイスはスリープモードに移行します。これら 2 つの条件の発生する順番は関係ありません。2 番目の条件が発生した時点で、スリープモードへの移行が発生します。CFG0 コンフィグレーション レジスタの SLEEP ビットは、2 種類ある低消費電力モードのどちらかにデバイスを移行させるのか指定します。外部デバイスが OE ピンを Low に遷移させるまで、デバイスは通常動作します。OE ピンが Low に遷移した時点の SLEEP ビットの値によって、スタンバイモードとスリープモードのどちらにデバイスが移行するのかが決まります。スリープモード中の消費電流 (I_{SUP}) は 5 μ A (typ.) です。スリープモード中は、 V_{REG} LDO を含むほとんどの機能が停止します。復帰イベントを検出するためにパワーオンリセットモニタと最小限のステートマシンだけが動作を維持します。従って、 V_{REG} LDO からホストプロセッサに給電している場合、ホストプロセッサもシャットダウンします。以下の条件のどちらかが成立するまで、デバイスは低消費電力スリープモードに留まります。

- WAKE ピンが Low 状態を t_{WAIT_SETUP} 以上持続した後に High に遷移した
- 電源を一度切ってから入れ直した

MCP8021/2 には、スリープモード中のコンフィグレーション データの保持は要求されません。復帰後のデバイスを既定値とは異なる状態に設定する場合、スリープモードを終了する際にホストからコンフィグレーション メッセージを送信する必要があります。その場合の手順は電源投入時と同じです。

アクティブなフォルトが存在するかどうかにかかわらず、本項 4.4.3 の冒頭に記述した方法でスリープモードをアクティベートさせると常にスリープモードに移行します。これにより、ホストへ給電中の V_{REG} LDO の状態が正常ではない時にデバイスがスリープモードへ移行できます。電源投入時、システムが V_{REG} LDO をイネーブルして V_{REG} LDO がレギュレーションされるまで、コンフィグレーション レジスタの SLEEP ビットは無視されます。

4.5 フォルト

4.5.1 フォルトピン出力 (FAULT)

FAULT ピンはフォルトインジケータとして使います。このピンは、出力での電圧を 50 mV 未満に維持しながら最低 1 mA の電流をシンク可能です。ロジック電源への外付けプルアップ抵抗が必要です。

オープンドレインの FAULT ピンはフォルト発生時に Low に遷移します。表 4-1 に、FAULT 信号をアクティブにするフォルトの一覧を示します。警告は FAULT 信号をアクティブにしません。表 4-2 に警告の一覧を示します。

4.5.2 フォルト処理シーケンス

フォルトが発生した場合、以下のステップが順番に行われます。

1. ゲート駆動出力がただちに OFF になります。
2. FAULT ピンの出力が Low に変化します。
3. DE2 通信リンクを介してメッセージが送信されます。
4. V_{DD} 低電圧シャットダウン ($UVSHDN_{ACT}$) フォルトの場合、 V_{REG} LDO はただちに無効になります。
5. 過熱シャットダウン (OT_{SHDN}) フォルトの場合、 V_{REG} LDO は DE2 メッセージが送信されてから 5 ms 後に無効になります。

4.5.3 フォルトインジケータ

「FAULT」インジケータビットは STAT0 レジスタ内にあります。このビットは 2 つのステータス レジスタの全てのフォルトビットの論理和 (OR) です。警告は FAULT インジケータ ビットに含まれません。

FAULT ビットを使うと、ユーザは STAT0 レジスタを読み出してシステムにフォルトが存在するかどうかを判断できます。ビットがセットされている場合、STAT1 メッセージを要求して両方のステータス メッセージのビットを問い合わせ、どのようなフォルトが存在するかを特定できます。

論理和 (OR) を取る事によって FAULT ビットを生成するフォルトを以下に示します。

- STAT0:OTPF
- STAT0:UVLOF
- STAT0:OVLOF
- STAT1:REGUVF
- STAT1:XUVLOF
- STAT1:XOCPF

表 4-1: フォルト

フォルト	DE2 メッセージ
フォルト アクティブ (全てのフォルトの論理和 (OR))	0x85 0x01
過熱	0x85 0x04
V _{DD} 入力低電圧	0x85 0x08
V _{DD} 入力過電圧	0x85 0x10
V _{REG} 出力低電圧	0x86 0x01
外付け MOSFET 低電圧 ロックアウト	0x86 0x04
外付け MOSFET 過電流検出	0x86 0x08

表 4-2: 警告

フォルト	DE2 メッセージ
温度警告	0x85 0x02

4.5.4 電源制御ステータス (PCON)

PCON[2:0] (STAT0[7:5]) ビットはシャットダウンの原因を特定するのに役立つ電源制御ステータスビットです。フォルトラッチではありません。PCON 電源ステータスビットには電源遮断/再投入の原因が含まれています。表 4-3 に、STAT0 レジスタの電源ステータスレジスタビットの一覧を示します。

表 4-3: 電源ステータス

PCON ステータスビット [7:5]	DE2 メッセージ
過熱シャットダウン (OTSHDN) 発生	0x85 0xA0
スリープ発生	0x85 0x60
V _{DD} 低電圧シャットダウン (UVSHDN) 発生	0x85 0x40
パワーオン リセット (POR) 発生	0x85 0x20
通常動作	0x85 0x00

4.5.4.1 内部機能ブロックのステータス

表 4-4 に OE ピン、フォルト、SLEEP ビットが MCP8021/2 の内部機能ブロックのステータスに与える影響を示します。

4.5.4.2 起動 /FAULT ピンの状態

デバイスの起動時または POR (パワーオン リセット) 時、FAULT ピンはアクティブ (Low) 状態を保持してデバイスが初期化中であることをホストに示します。ステートマシンが V_{REG} LDO を起動して V_{REG} 状態を完了するまで、FAULT ピンはアクティブ状態を保ちます。V_{REG} LDO が起動した後、FAULT ピンのロジックはラッチされた全ての FAULT ビットの状態をチェックします。FAULT ビットがまだアクティブである場合、FAULT ピンはアクティブ状態 (Low) のままです。

MCP8021/2

表 4-4: 内部機能ブロックのステータス

システム ステート	フォルト	条件	スリープフラグ	V _{REG} LDO	V _{BOOT} LDO	モータドライバ	DE2	オペアンプ (MCP8022)	内部 UVLO、OVLO、OTP
スリープ		OE = 0、SLEEP = 1	W	—	—	—	—	—	—
スタンバイ		OE = 0、SLEEP = 0	—	A	—	—	A	C	A
動作時		OE = 1、FAULT = 1	—	A	A	A	A	A	A
フォルト FAULT = 0	ドライバ OTPF	T _J 温度 > T _{SD}	—	—	—	—	D	—	A
	V _{DD} UVLO	V _{DD} ≤ UVLO _{INACT}	—	A	—	—	A	A	A
	V _{DD} UVSHDN	V _{DD} ≤ UVSHDN _{INACT}	—	—	—	—	E	—	—
	V _{DD} OVLO	V _{DD} ≥ OVLO _{INACT}	—	A	—	—	A	A	A
	V _{REG} LDO UVF	V _{REG} ≤ 88% V _{REG}	—	A	—	—	A	A	A
	MOSFET UVLO	V _{HS[A:C]} < V _{DUVLO} V _{LS[A:C]} < V _{DUVLO}	—	A	A	—	A	A	A
	MOSFET OCPF	V _{Drain Source} > EXTOC[1:0] 設定	—	A	A	—	A	A	A
警告 FAULT = 1	ドライバ温度	T _J 温度 > T _{WARN}	—	A	A	A	A	A	A
電源ステータス	パワーオン リセット、 スリープからの復帰、 または V _{DD} 低電圧シャット ダウンからの復帰が 発生した場合、 コンフィグレーション喪失	電源投入時、 V _{DD} < UVSHDN _{ACT} 、または スリープから復帰時にセット	—	A	A	A	A	A	A

凡例： — = 非アクティブ (OFF)、A = アクティブ (ON)、C = 設定可能、D = フォルト メッセージを送信してから 5 ms 後に非アクティブ (OFF)、E = 非アクティブ (OFF)、R = レシーバ専用、W = (スリープから) 復帰、OCPF = 過電流保護、OTPF = 過熱保護、UVLO = 低電圧ロックアウト、OVLO = 過電圧ロックアウト、UVF = 低電圧フォルト、UVSHDN = 低電圧シャットダウン

4.6 モータ制御ユニット

モータ制御ユニットは以下により構成されます。

- NMOS/NMOS MOSFET ペアによる
3 相ブリッジの外部駆動回路
- MOSFET ドライバ低電圧ロックアウト
- 外付け MOSFET の短絡電流
- FAULT ピン出力
- 交差導通保護
- プログラマブル デッドタイム
- プログラマブル ブランキング時間
- 3 x 汎用オペアンプ (MCP8022)

4.6.1 NMOS/NMOS MOSFET ペアによる 3 相ブリッジの外部駆動回路

モータの各位相は、外付けの NMOS/NMOS MOSFET ペアで駆動されます。これらはローサイドとハイサイドのゲートドライバで制御されます。ゲートドライバはデジタル入力ピン PWM[A:C]H/L で制御されます。ロジック High は対応するゲートドライバを ON にし、ロジック Low は対応するゲートドライバを OFF にします。デジタル入力の PWM[A:C]H/L には内部プルダウン抵抗が接続されています。

ローサイドゲートドライバはグラウンドを参照電圧とし、V_{BOOT} レギュレータ出力でバイアスされます。ハイサイドゲートドライバはフローティング駆動で、ブートストラップコンデンサ回路でバイアスされます。ブートストラップコンデンサは対応するローサイド MOSFET が ON になるたびに V_{BOOT} レギュレータで充電されます。

1 ms より長い間 OE = 0 が続いた、またはスリープモード中にフォルトが発生した場合、PWM[A:C]H/L 入力に関係なく、ハイサイドおよびローサイドドライバ出力は全て Low 状態に遷移します。

ゲートドライバ出力段は出力をアクティブ化してから 1 ms 後までの時間フレーム内は低い動的 R_{DS(on)} を持ちます。これは外付け MOSFET ゲート充電または放電用の抵抗の関連するドレインソースです。

1 ms 後以降、ハイサイドゲートドライバの R_{DS(on)} は静的 R_{DS(on)} 値までわずかに増加します。

4.6.2 MOSFET ゲート駆動 UVLO(低電圧 ロックアウト)

MOSFET ゲート駆動低電圧ロックアウト フォルト検出機能は、外付け MOSFET ゲートの駆動用に使う電圧を監視します。このフォルト検出機能は、ドライバが外付け MOSFET ゲートを実際に駆動している間だけ動作します。ドライバは、バイアス電圧が t_{DUVLO} パラメータによって指定された期間よりも長くドライバ低電圧ロックアウトしきい値(V_{DUVLO})を下回った場合は常に、ON になるよう指示されてもターンオンしません。オープンドレインの出力ピン FAULT を介してホストのマイクロコントローラにドライバフォルトが通知されます。また、DE2 通信の Status_1 メッセージでも通知されます。このフォルトはラッチされます。フォルトをクリアするには、デバイスの電源を切断するか、デバイスの出力イネーブル(OE)入力でデバイスを一度

無効にしてから再度有効にする必要があります。ドライバ低電圧ロックアウト機能は、CFG0 レジスタの EXTUVLO ビットで有効 / 無効にします。この保護機能は、デバイスを十分に導通させる事ができないゲート電圧で外付け MOSFET が制御される事を防ぎます。

4.6.3 外付け MOSFET 短絡電流 OCP

短絡保護回路は、ON 条件中の外付け MOSFET 両端の電圧を監視します。ハイサイドドライバ電圧は V_{DD} と PH[A:C] の間で計測し、ローサイドドライバ電圧は PH[A:C] とグラウンドの間で計測します。ドライバの HS[A:C] または LS[A:C] 出力電圧を High に駆動した後、監視電圧がしきい値 (ユーザ設定可能) を超えると、全てのドライバが OFF になります。ドライバフォルトは、オープンドレイン FAULT 出力ピンと DE2 通信の Status_1 メッセージを介してホストマイクロコントローラに通知されます。このフォルトはラッチされます。このフォルトをクリアするにはデバイスの電源を OFF にする、または OE 入力ピンを Low から High にトグルする必要があります。この保護機能は、巻線とケースの短絡等、内部モータ障害の検出に役立ちます。

Note: ドライバ短絡保護はアプリケーションパラメータによって決まります。コンフィギュレーションメッセージは、しきい値レベルの設定された数値に対して出力されます。MOSFET ゲート駆動 UVLO と短絡保護には、無効化オプションがあります。

短絡電圧は、DE2 の Set_Cfg_0 メッセージで設定できます。短絡を判定するための電圧レベルは、CFG0 レジスタの EXTOSC[1:0] ビットで選択します。MOSFET ゲート駆動中に V_{DD} と PH[A:C] 間、または PH[A:C] と P_{GND} 間の監視電圧差が選択した電圧レベルを超えると、フォルトがトリガされます。設定可能な電圧レベルは 250 mV、500 mV、750 mV、1000 mV です。MOSFET ドライバ短絡検出機能は、CFG0 レジスタの EXTSC ビットで有効 / 無効にします。

4.6.4 ゲート制御ロジック

ゲート制御ロジックはデジタル入力のレベルシフト、極性制御、交差導通保護を有効にします。

4.6.4.1 交差導通保護

デジタル PWM 入力と同じハーフブリッジ内の両方の MOSFET を ON にするように指示した場合、両方が OFF になります。

4.6.4.2 プログラマブル デッドタイム

ゲート制御ロジックには「break-before-make」のプログラム可能なデッドタイム遅延が採用されています。ドライバのデッドタイムを設定するためのコンフィグレーションメッセージがあります。このデッドタイムは 250 ~ 2000 ns (既定値) のレンジで 250 ns 刻みに設定できます。デッドタイムにより、PWM 入力が高いに相補的であっても適正なモータ動作が得られます。デッドタイムは、内部で PWMH/L ゲート駆動タイミングを変更する事によって交差導通を防ぎます。デッドタイム値は CFG2 レジスタの DRVDT[2:0] ビットで設定します。

4.6.4.3 プログラマブル ブランキング時間

ドライバの電流制限ブランキング時間を設定するためのコンフィグレーションメッセージがあります。ブランキング時間によって、ドライバは出力切り換え時に発生する可能性がある全ての電流スパイクを無視できます。設定可能なブランキング時間は、500 ns、1 μ s、2 μ s、4 μ s (既定値) です。ブランキング時間はデッドタイム回路がタイムアウトした後に始まります。ブランキング時間値は CFG2 レジスタの DRVBL[1:0] ビットで設定します。

ブランキング時間はドライバ低電圧ロックアウトにも影響します。ドライバ低電圧ロックアウトは、 t_{DUVLO} パラメータで指定されている時間よりも長く低電圧条件が持続した場合に、外付け MOSFET 低電圧ロックアウトフォルトをラッチします。ブランキングが進行中である場合、 t_{DUVLO} にはブランキング時間が考慮されます。

4.6.5 オペアンプ (MCP8022)

MCP8022 デバイスにはオペアンプが 3 個あります。これらのオペアンプは外部システム回路によって汎用的な用途に使えます。

デバイスに電力が供給されており、かつスリープモードでない時、オペアンプは常に有効です。また、スタンバイモード中のオペアンプの状態をユーザが選択する事もできます。システムがスタンバイモードに移行するのに十分な時間だけ OE 入力を Low に設定すると、オペアンプを CFG0[6] コンフィグレーションビットの値に応じて有効または無効にできます。CFG0[6] ビットが「0」の時、スタンバイモード中にオペアンプは有効です。CFG0[6] ビットが「1」の時、スタンバイモード中にオペアンプは無効です。これにより、システムをスリープモードに移行させることなく消費電力を低減できます。

V_{REG} レギュレータはオペアンプにバイアス電源を供給します。電源電圧 (V_{DD}) の低下により V_{REG} レギュレータの出力電圧が低下した場合にも、これらのオペアンプは動作できます。それに伴い、対応するアンプ出力電圧の制限値も低下します。出力電圧レンジは 0.150 V ~ $V_{REG} - 0.150$ V から 200 μ A の電流を供給できます。入力電圧レンジは -0.3 V ~ 3.3 V です。

4.7 モータ制御

BLDC モータ制御の転流ループは、ロータ位置に同期する PLL (位相ロックループ) です。この内側のループはロータの位置変更を試みるのではなく、ロータがどのような位置にあらうと、それに一致するように整流時間を変更する事に注意します。外側速度ループはロータ速度を制御し、転流ループはロータ位置に同期した適切なタイミングでモータの転流を行います。

4.7.1 6 ステップ センサレスモータ制御

MCP8021/2 とマイクロコントローラを組み合わせる事で、多くの制御アルゴリズムを実装できます。ここでは、MCP8021 または MCP8022 を 3 相モータのセンサレス制御アプリケーションに実装する場合の、最初の段階を説明します。モータは一度に 2 つの巻線を励起する事で駆動し、電氣的 1 回転あたり 6 ステップで巻線をシーケンス制御します。この手法では、1 つの巻線が常に非励起となります。その非励起巻線の電圧 (逆起電力) を監視する事でロータ位置を検出できます。

4.7.1.1 起動シーケンス

モータが静止している場合、逆起電力はゼロです。逆起電力センサでロータ位置を追跡しながらモータを転流するには、モータが回転している必要があります。静止状態からモータを始動する場合、逆起電力が検出可能になる十分な速度まで増速する事を推奨します。モータ動作は 5 つのモード (ディセーブルモード、ブートストラップモード、ロックまたはアラインモード、ランプモード、ランモード) で構成されます。表 4-5 の転流ステートマシンを参照してください。マイクロコントローラが整流ステートマシンのステップをたどる順序がモータの回転方向を決めます。

4.7.1.2 ディセーブルモード (OE = 0)

ドライバが無効の場合 (OE = 0)、MOSFET ドライバ出力は全て Low に設定されます。

4.7.1.3 ブートストラップモード

ハイサイドドライバは V_{BOOT} LDO、ブートストラップダイオード、ブートストラップコンデンサからハイサイドバイアス電圧を得ます。ブートストラップコンデンサは、ハイサイドドライバの使用前に充電しておく必要があります。全てのブートストラップコンデンサは、3 つのローサイドドライバを全てアクティブにする事によって充電されます。アクティブな各ローサイドドライバは対応する相ノードを Low に駆動し、ブートストラップコンデンサを V_{BOOT} LDO 電圧まで充電します。3 つのローサイドドライバは、ブートストラップコンデンサの容量 1 μ F あたり 1.2 ms 以上の間アクティブにする必要があります。これは、 V_{BOOT} LDO から 30 mA (相あたり 10 mA) が供給される状態で、電圧差 12 V の充電を想定した場合の値です。

4.7.1.4 ロックモード

モータを始動する前に、ロータ位置を既知の状態にする必要があります。ロックモードでは、マイクロコントローラが位相 B を Low に、位相 A および C を High に駆動します。これによって、ロータは最初の整流ステートの中央から電氣的角度で 30 度前の位置に位置決めされます。ロックモードはモータとその負荷がこの位置に落ち着くまでの十分な期間、継続する必要があります。

4.7.1.5 ランプモード

ロックモードが終了すると、ランプモードに移行します。ランプモードでは、マイクロコントローラが整流ステートマシンのステップを移動し、BEMF 電圧が使用

可能になる最小速度に達するまでステップレートを線形的に増加させていきます。ランプモードは開ループ整流です。ロータ位置に関する情報は使いません。

4.7.1.6 ランモード

ランプモードが終了すると、ランモードに移行します。ランモードでは、逆起電力センサが有効になり、整流が位相ロックループの制御下に入ります。モータの速度は、外側の速度制御ループでレギュレートできます。

表 4-5: 転流ステートマシン

ステート	出力						逆起電力 検出相
	HSA	HSB	HSC	LSA	LSB	LSC	
OE = 0	OFF	OFF	OFF	OFF	OFF	OFF	該当なし
ブートストラップ	OFF	OFF	OFF	ON	ON	ON	該当なし
LOCK	ON	OFF	ON	OFF	ON	OFF	該当なし
1	ON	OFF	OFF	OFF	OFF	ON	位相 B
2	OFF	ON	OFF	OFF	OFF	ON	位相 A
3	OFF	ON	OFF	ON	OFF	OFF	位相 C
4	OFF	OFF	ON	ON	OFF	OFF	位相 B
5	OFF	OFF	ON	OFF	ON	OFF	位相 A
6	ON	OFF	OFF	OFF	ON	OFF	位相 C

4.7.1.7 PWM 速度制御

内側転流ループは、ロータ位置に同期する位相ロックループです。この内側のループはロータの位置変更を試みるのではなく、ロータがどのような位置にあらうと、それに一致するように整流時間を変更します。外側速度ループはロータ速度を制御し、内側転流ループはロータ位置に同期して転流タイミングを適切に制御します。

外側速度ループのパルス幅によってモータ駆動インバータを変調する事で、必要な波形とモータ電圧を生成します。さらにモータのインダクタンスがこの PWM パターンを積分して目的とする平均電流を生成する事で、モータのトルクと速度が制御されます。6 ステップ整流の台形 BLDC モータ駆動の場合、必要なモータ電流（モータ速度）を生成するための平均電圧は PWM を使って生成します。

インバータスイッチのPWMには基本的に2つの方法があります。最初の方法は、モータのインダクタンスの無効エネルギーをソースに戻します。それには、電流の減衰期間にモータ巻線の電圧を反転させます。これは、高速減衰またはチョップチョップと呼ばれる方法です。第2の方法は、インダクタンスに最小限の電圧を印加してモータ内に無効電流を循環させます。この方法は、低速減衰またはチョップコーストと呼ばれます。

正方向と負方向のどちらであれ、モータの加速中は全ての状況でチョップチョップPWMを使う制御方法を推奨します。効率を向上するには、定常状態にチョップコースト PWM を採用します。チョップチョップ速度ループは、ヒステリシス制御、固定 OFF 時間制御、またはモータ電流の平均電流モード制御で実装されます。この方式はモータ電流がいつでも即座に制御されるため、非常に堅牢なコントローラを構築できます。チョップチョップループに入力されるモータ速度は約 9% 低下します。ハイサイドスイッチだけを変調する固定周波数 PWM はチョップコーストループを実装します。チョップコーストループにはモータの最大速度が入力されるため、速度制御が可能な場合、チョップチョップループの条件は決して満たされる事がなく、飽和状態が続きます。負荷の変化または加速トルクを生じる速度の変化のどちらかでモータのトルクが超過した場合でも、チョップチョップはフル制御を維持できます。起動時と最大速度への加速中は、チョップコーストループは飽和を保ち、チョップチョップループが全てを制御します。チョップコーストループの帯域幅はチョップチョップループよりも遅く設定します。これによって、過渡状態は全てチョップチョップループで処理され、チョップコーストループは定常動作時のみアクティブ化されます。

4.8 DE2 通信ポート

外部ホストとの通信に使う半二重、9600 baudのUARTインターフェイスです。このポートはMCP8021/2の設定と、ステータスおよびフォルトメッセージ用にも使います。

4.8.1 通信インターフェイス

オープンドレインのDE2ピンを使って単線式/半二重/9600 baud/8ビットの双方向通信インターフェイスを実装します。このインターフェイスは8xデータビット、1xストップビット、1xスタートビットで構成されます。以降のセクションではこのインターフェイスの実装について説明します。

DE2インターフェイスはオープンドレインインターフェイスです。このオープンドレイン出力は、出力電圧を50 mV未満に維持しながら最低1 mAの電流をシンク可能です。

通常、ホストの送信ピンとMCP8021/2のDE2ピンの間に5 k Ω の抵抗が必要です。これによってホストのTXピンがアクティブHighレベルの時にMCP8021/2がDE2ラインをLowに駆動できるようにします。

図2-5に示す通り、自動baud周波数は温度依存です。DE2通信を正しく確立するには、代わりに**セクション4.8.5「自動baudレート機能」**で説明するように自動baudレート機能を進めることによってホストの周波数を同期させる事を推奨します。命令メッセージの最後のビットを受信してから応答メッセージの最初のビットを送信するまでの時間は、 t_{DE2_RSP} (0 μ s) $\sim$ t_{DE2_WAIT} (3.125 ms)のレンジ内です。ドライバ応答メッセージの上書きを防ぐため、ホストは先に要求したメッセージを受信するまで、追加のメッセージの送信をしてはなりません。

4.8.2 パケットのフォーマット

内部ドライバのステータスが変化するたびに、ドライバからマイクロコントローラにメッセージが送信されます。インターフェイスはbaudレート9600 bpsの標準UARTを使います。

DE2プロトコルでは、トランスミッタとレシーバがクロック信号を共有しません。一方のトランスミッタから、他方のレシーバにクロック信号は発せられません。このため、このプロトコルは非同期です。このプロトコルは通信に1ラインしか使いません。従って、送受信パケットは半二重モードで実行する必要があります。新たな送信メッセージは、パケット全体の送信が完了し応答が返ってくるまで開始できません。

競合を検出するために、ホストはDE2ラインをリッスンする必要があります。競合が発生した場合、ホストはラインを解放し、新たな転送を開始する前に3パケット長の時間以上待機する必要があります。

図4-4に、基本的なDE2データパケットを示します。

4.8.3 パケット タイミング

データを送信中ではない場合、外付けプルアップ抵抗によってオープンドレインのDE2ラインを論理「1」状態に設定する必要があります。データパケットは、常に論理「0」のスタートビットに続く8個のデータビットと1個のストップビットで構成されます。ストップビットは常に論理「1」である必要があります。1バイトのデータを送信するために10ビットが必要です。

デバイスは論理「1」から論理「0」への移行によってスタートビットを検出します(データラインはアイドル時にHighレベルです)。スタートビットが検出されると、次のデータビットの「中央」が、そこから24ビットクロック-2ビットクロック(同期回路の不確実性のワースト値)の時間後に到達する事が保証されます。その時点以降、次のデータビットの中央は全て16ビットクロック後に到達します。図4-5に、この時点を示します。

4.8.4 メッセージの処理

ドライバは、メッセージの受信中にスリープモードに移行しません。OE=0からスリープモードへの移行遅延(t_{SLEEP})がタイムアウトする前に、メッセージの受信が進行中の場合、メッセージは完全に受信され、必要に応じてその内容がコンフィグレーションレジスタに適用されます。SLEEPビットがチェックされ、SLEEPビットがまだアクティブである場合、システムはスリープモードに移行します。

4.8.5 自動baudレート機能

MCP8021/2デバイスはDE2通信リンクで通信しているホストが、MCP8021/2デバイスが実際に使っているbaudレートを特定できるようにする自動baudレート機能を備えています。この機能により、ホストはMCP8021/2から0x55バイトの送信を要求できます。ホストはMCP8021/2のbaudレートを特定し、ホスト内部のBRG(baudレートジェネレータ)をMCP8021/2のbaudレートに合わせて調整します。

自動baudレート機能はDE2ピンを使ってトリガします。ホストは1.29 ~ 2.0 msの決められた期間(自動baudレートブレークウィンドウ)の間、DE2信号を論理Lowに設定します。次に、ホストはDE2ピンを解放し、ホストUART制御に戻します。次に、ホストUARTはDE2ピンを論理Highの値に引き上げます。DE2リンクが1.29 ms未満の間Lowに保持され、バイトが有効なコマンドとして解釈されなかった場合、MCP8021/2ドライバは標準のNACK(「0b00nnnnnn」)、ここで「nnnnnn」は受信した最下位6ビット(LSb))で応答します。DE2リンクが2.0 msより長い時間Lowに保持された場合、MCP8021/2ドライバは現在のメッセージを無視します。

ドライバが決められた時間フレーム内に自動baudレート要求を受信した場合、ドライバは自動baudレート状態に移行し、自動baudレートメッセージが要求された事を示します。自動baud機能が有効な場合、DE2サブシステムは送信要求に対する応答ではない自発的メッセージのホストへの送信を無効にします。

内部自動 baud レート状態が設定されている場合、ドライバは最短で 0.86 ms、最長で 1.19 ms 待機します。待機時間が過ぎると、ドライバは 0x55 データバイトを DE2 リンク上で即座に送信します。

ドライバは 0x55 baud レートデータを DE2 リンク上で送信した後、他のメッセージを送信する前に 2.00 ms 待機します。その後、自動 baud レート状態を終了し、通常の DE2 動作を再開します。ホストが自動 baud レート検証を完了しホストの UART baud レートジェネレータを更新するためには 2.00 ms の待機時間が必要です。

MCP8021/2 デバイスは送信を試みる前に、常に DE2 リンクの論理 Low を監視します。

MCP8021/2 デバイスは DE2 リンクで 9600 baud レートで 10 ビット時間より長く持続する論理 Low を受信すると、全ての DE2 通信を優先します (ブレークシーケンス)。

MCP8021/2 デバイスは DE2 リンクで論理 Low が最初に検出された後、DE2 リンクが論理 High 状態に変化するまで最長 2 ms 待機します。DE2 リンクが最初に論理 Low レベルが検出されてから 2 ms 以内に論理 High レベルにならなかった場合、自動 baud レートメッセージはキャンセルされ、メッセージは送信されません。その後、自動 baud レート機能が完了します。

保留されていた (送信要求に対する応答ではない) 自発的メッセージがある場合、ドライバは自動 baud レート機能終了後にそれらのメッセージを送信します。

4.8.6 メッセージインターフェイス

コマンドバイトの最上位ビットである bit 7 (MSb) は常に「1」にセットされます。bit 6 と bit 5 は将来のために予約済みであり「0」に設定する必要があります。Bits[4:0] をコマンドに使用します。従って、32 通りのコマンドが可能です。

4.8.6.1 ホストから MCP8021/2 へ

ホストから MCP8021/2 に送信されるメッセージは 1 つまたは 2 つの 8 ビットバイトで構成されます。最初の送信バイトはコマンドバイトです。必要に応じて送信される 2 番目のバイトはコマンドのためのデータです。2 バイトコマンドを MCP8021/2 へ送信した時に MCP8021/2 が 2 番目のバイトを受信しなかった場合、「Command Not Acknowledged」メッセージがホストへ返されます。NACK メッセージを防ぐには、ホストは 2 バイトコマンドの 1 バイト目完了後 1 ms 以内に 2 バイト目を送信開始する必要があります。2 バイト目のスタートビットを受信すると、MCP8021/2 の内部レシーバロジックはデータバイトの受信を処理します。最後に受信したビットについて予測される受信時間内にデータバイトストップビットを受信しなかった場合、MCP8021/2 は NACK メッセージで応答します。

4.8.6.2 MCP8021/2 からホストへ

MCP8021/2 からの送信要求応答バイトは、常にコマンドバイトをエコーします。そのバイトの bit 7 は「0」(応答)、bit 6 は肯定応答 (ACK) の場合「1」、否定応答 (NACK) の場合「0」に設定されます。必要に応じて送信される 2 番目のバイトはホストコマンドのためのデータです。エラーを発生させるコマンド、またはサポートされないコマンドに対しては、全てに NACK 応答が受信されます。

MCP8021/2 は、送信要求応答ではないコマンドメッセージをホストコントローラに送信できます。ホストコントローラに対するメッセージは、どれもホストコントローラからの応答を必要としません。

4.8.7 メッセージ

4.8.7.1 SET_CFG_0

SET_CFG_0 メッセージは、デバイスを設定するためにホストから MCP8021/2 に送信します。SET_CFG_0 メッセージはいつでもデバイスに送信できます。システムが SET_CFG_0 メッセージの送信で障害を起こさない状態にある事は、ホスト側で確認する必要があります。表 4-6 に、SET_CFG_0 メッセージのフォーマットを示します。表 4-7 に、応答を示します。

4.8.7.2 GET_CFG_0

GET_CFG_0 メッセージは、デバイスのコンフィグレーションレジスタの値を取得するためにホストから MCP8021/2 に送信します。表 4-6 に、GET_CFG_0 メッセージのフォーマットを示します。表 4-7 に、応答を示します。

4.8.7.3 STATUS_0 と STATUS_1

STATUS_0 および STATUS_1 メッセージは、デバイスの STAT0 および STAT1 レジスタの値を取得するためにホストから MCP8021/2 に送信します。STATUS_0 および STATUS_1 メッセージは、ホストにステータスの変化を通知するために MCP8021/2 からホストに向けて自発的に送信する事もできます。その場合、STATUS_0 および STATUS_1 メッセージは、ステータスビットがアクティブ状態に変化した時にのみ送信されます。表 4-6 に、STATUS_0 および STATUS_1 メッセージのフォーマットを示します。表 4-7 に、応答を示します。

新たなフォルトが発生したためにホストへ STATUS_0 または STATUS_1 メッセージを送信した場合、ホストは STATUS_0 または STATUS_1 要求メッセージを送信するか、OE ピンを一度 Low に駆動してから High に戻す事によって、フォルトビットをクリアします。ホストがフォルトのクリアを試みた時にフォルト条件がまだアクティブであった場合、FAULT ビットはクリアされません。

MCP8021/2

STAT0 レジスタの PCON ビットは、デバイスが各種イベントによって再起動するたびにセットされます (表 4-3 参照)。ドライバが動作を再開すると、1 つの自発的なメッセージ STATUS_0 がホストに送信され、リセットが発生した事を通知します。このメッセージは V_{REG} LDO がアクティブな状態になってから 5 ms 後に送信されます。ホストは電源遮断 / 再投入の原因を特定するために PCON ビットをチェックする必要があります。いかなる場合も、コンフィグレーション データを喪失している可能性があるため、ドライバに再送信する必要があります。PCON フラグはホストの STATUS_0 要求メッセージによってリセットされます。ホストが起動時に自発的なメッセージ STATUS_0 を喪失した場合、ホストは STATUS_0 メッセージをドライバに送信する事によってステータスを手動で要求できます。STAT0 レジスタがホストから要求されるまで、STAT0 レジスタの PCON ビットにはパワーオンリセットの原因が含まれます。

4.8.7.4 SET_CFG_2

SET_CFG_2 メッセージは、ドライバ電流制限ブランキング時間を設定するためにホストから MCP8021/2 に送信します。SET_CFG_2 メッセージはいつでもデバイスに送信できます。システムが SET_CFG_2 メッセージの送信で障害を起こさない状態にある事は、ホスト側で確認する必要があります。表 4-6 に、SET_CFG_2 メッセージのフォーマットを示します。表 4-7 に、応答を示します。

4.8.7.5 GET_CFG_2

GET_CFG_2 メッセージは、デバイスのコンフィグレーション レジスタ #2 の値を取得するためにホストから MCP8021/2 に送信します。表 4-6 に、GET_CFG_2 メッセージのフォーマットを示します。表 4-7 に、応答を示します。

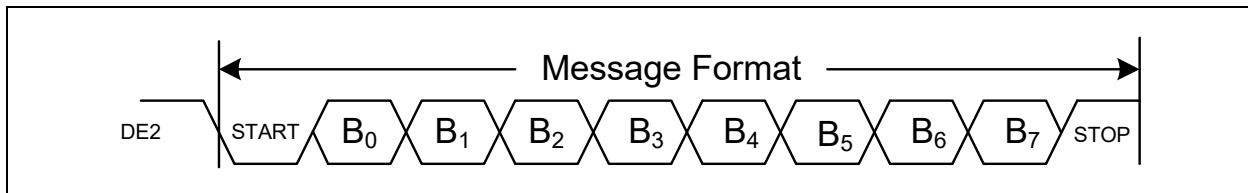


図 4-4: DE2 パケットのフォーマット

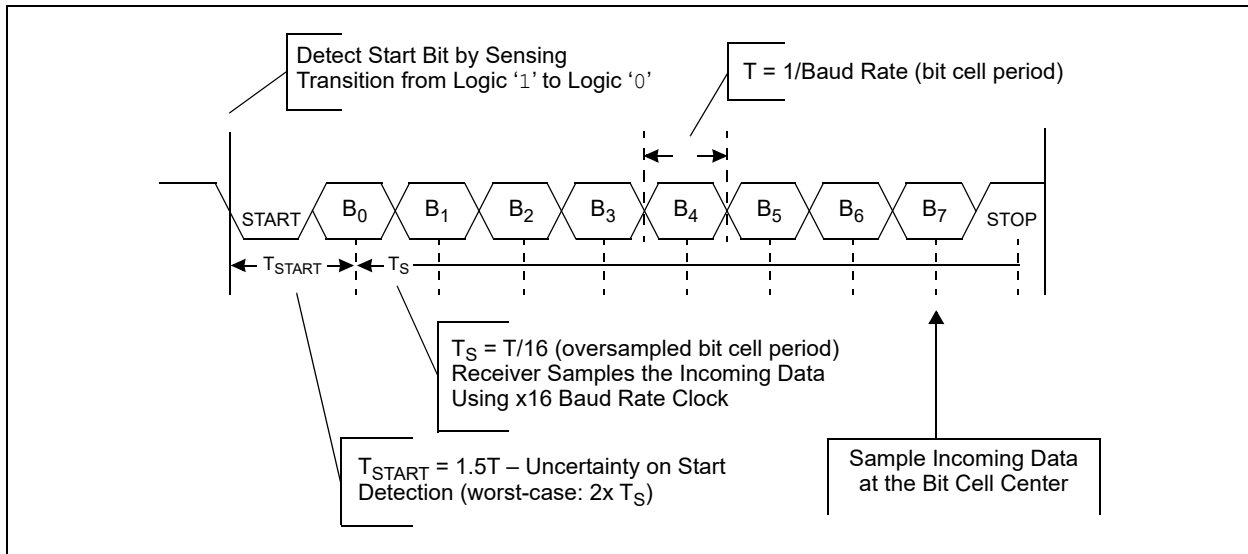


図 4-5: DE2 パケットのタイミング

表 4-6: MCP8021/2 からホストへの DE2 通信コマンド

コマンド	バイト	ビット	値	説明
SET_CFG_0	1		10000001 (81h)	コンフィグレーション レジスタ 0 を設定する
	2	7	0	予約済み
		6	0	予約済み (MCP8021)
			0	スタンバイモード中にオペアンプを有効にする (既定値) (MCP8022)
			1	スタンバイモード中にオペアンプを無効にする (MCP8022)
		5	0	OE = 0 で、1 ms より長い時間 SLEEP = 0 の場合、システムはスタンバイモードに移行する
			1	OE = 0 で、1 ms より長い時間 SLEEP = 1 の場合、システムはスリープモードに移行する
		4	0	予約済み
		3	0	外付け MOSFET 低電圧ロックアウトを有効にする (既定値)
			1	外付け MOSFET 低電圧ロックアウトを無効にする
		2	0	外付け MOSFET 短絡検出を有効にする (既定値)
			1	外付け MOSFET 短絡検出を無効にする
		1:0	00	外付け MOSFET 過電流制限を 0.250 V に設定する (既定値)
			01	外付け MOSFET 過電流制限を 0.500 V に設定する
			10	外付け MOSFET 過電流制限を 0.750 V に設定する
			11	外付け MOSFET 過電流制限を 1.000 V に設定する
GET_CFG_0	1		10000010 (82h)	コンフィグレーション レジスタ 0 の値を取得する
STATUS_0	1		10000101 (85h)	ステータス レジスタ 0 の値を取得する
STATUS_1	1		10000110 (86h)	ステータス レジスタ 1 の値を取得する
SET_CFG_2	1		10000111 (87h)	コンフィグレーション レジスタ 2 を設定する
	2	7:5	00h	予約済み
		4:2	—	ドライバのデッドタイム (PWMH/PWML 入力の場合)
			000	2000 ns(既定値)
			001	1750 ns
			010	1500 ns
			011	1250 ns
			100	1000 ns
			101	750 ns
			110	500 ns
			111	250 ns
		1:0	—	ドライバのブランキング時間 (スイッチング電流スパイクを無視する時間)
			00	4 μ s(既定値)
			01	2 μ s
			10	1 μ s
			11	500 ns
GET_CFG_2	1		10001000 (88h)	コンフィグレーション レジスタ 2 の値を取得する
GET_REV_ID	1		10010000 (90h)	デバイスのハードウェア リビジョンを取得

MCP8021/2

表 4-7: MCP8021/2 からホストへの DE2 通信メッセージ

メッセージ	バイト	ビット	値	説明
SET_CFG_0	1	7:0	00000001 (01h)	コマンドに対する NACK 応答 (応答)
			01000001 (41h)	コマンドに対する ACK 応答 (応答)
	2	7	0	予約済み
		6	0	予約済み (MCP8021)
			0	スタンバイモード中にオペアンプを有効にする (既定値) (MCP8022)
			1	スタンバイモード中にオペアンプを無効にする (MCP8022)
		5	0	OE = 0 で、1 ms より長い時間 SLEEP = 0 の場合、システムはスタンバイモードに移行する
			1	OE = 0 で、1 ms より長い時間 SLEEP = 1 の場合、システムはスリープモードに移行する
		4	0	予約済み
		3	0	外付け MOSFET 低電圧ロックアウトを有効にする (既定値)
			1	外付け MOSFET 低電圧ロックアウトを無効にする
		2	0	外付け MOSFET 短絡検出を有効にする (既定値)
			1	外付け MOSFET 短絡検出を無効にする
		1:0	00	外付け MOSFET 過電流制限は 0.250 V に設定されている (既定値)
			01	外付け MOSFET 過電流制限は 0.500 V に設定されている
			10	外付け MOSFET 過電流制限は 0.750 V に設定されている
			11	外付け MOSFET 過電流制限は 1.000 V に設定されている
GET_CFG_0	1	7:0	00000010 (02h)	コマンドに対する NACK 応答 (応答)
			01000010 (42h)	コマンドに対する ACK 応答 (応答)
	2	7	0	予約済み
		6	0	予約済み (MCP8021)
			0	スタンバイモード中にオペアンプを有効にする (MCP8022)
			1	スタンバイモード中にオペアンプを無効にする (MCP8022)
		5	0	OE = 0 で、1 ms より長い時間 SLEEP = 0 の場合、システムはスタンバイモードに移行する
			1	OE = 0 で、1 ms より長い時間 SLEEP = 1 の場合、システムはスリープモードに移行する
		4	0	予約済み
		3	0	外付け MOSFET 低電圧ロックアウトを有効にする
			1	外付け MOSFET 低電圧ロックアウトを無効にする
		2	0	外付け MOSFET 短絡検出を有効にする
			1	外付け MOSFET 短絡検出を無効にする
		1:0	00	外付け MOSFET 過電流制限は 0.250 V に設定されている
			01	外付け MOSFET 過電流制限は 0.500 V に設定されている
			10	外付け MOSFET 過電流制限は 0.750 V に設定されている
			11	外付け MOSFET 過電流制限は 1.000 V に設定されている

表 4-7: MCP8021/2 からホストへの DE2 通信メッセージ (続き)

メッセージ	バイト	ビット	値	説明
STATUS_0	1	7:0	00000101 (05h)	コマンドに対する NACK 応答 (応答)
			01000101 (45h)	コマンドに対する ACK 応答 (応答)
			10000101 (85h)	コマンドをホストに送信 (自発的送信)
	2	7:5	101	過熱シャットダウン (OTSHDN) が発生した
			011	スリープシャットダウン (SLEEP) が発生した
			010	低電圧シャットダウン (UVSHDN) が発生した
			001	パワーオン リセット (POR) が発生した
			000	通常動作
		4	1	入力過電圧 (OVLOF)、 $V_{DD} > 32\text{ V}$
		3	1	入力低電圧 (UVLOF)、 $V_{DD} < 5.5\text{ V}$
		2	1	過熱 (OTPF)、 $T_J > T_{SD}$
		1	1	過熱警告 (OTPW)、 $T_J > T_{WARN}$
		0	0	フォルト条件が存在しない
			1	フォルト条件が存在する
STATUS_1	1	7:0	00000110 (06h)	コマンドに対する NACK 応答 (応答)
			01000110 (46h)	コマンドに対する ACK 応答 (応答)
			10000110 (86h)	コマンドをホストに送信 (自発的送信)
	2	7:4	0	予約済み
		3	1	外付け MOSFET 過電流 (XOC PF) が検出された
		2	1	外付け MOSFET 低電圧ロックアウト (XUVLOF)
		1	0	予約済み
		0	1	V_{REG} LDO 低電圧フォルト (VREGUVF)
SET_CFG_2	1	7:0	00000111 (07h)	コマンドに対する NACK 応答 (応答)
			01000111 (47h)	コマンドに対する ACK 応答 (応答)
	2	7:5	00h	予約済み
		4:2	—	ドライバのデッドタイム (PWMH/PWML 入力の場合)
			000	2000 ns(既定値)
			001	1750 ns
			010	1500 ns
			011	1250 ns
			100	1000 ns
			101	750 ns
			110	500 ns
			111	250 ns
		1:0	—	ドライバ ブランキング時間 (フォルトを無視)
			00	4000 ns(既定値)
			01	2000 ns
			10	1000 ns
			11	500 ns

MCP8021/2

表 4-7: MCP8021/2 からホストへの DE2 通信メッセージ (続き)

メッセージ	バイト	ビット	値	説明
GET_CFG_2	1	7:0	00001000 (08h)	コマンドに対する NACK 応答 (応答)
			01001000 (48h)	コマンドに対する ACK 応答 (応答)
	2	7:5	00h	予約済み
		4:2	—	ドライバのデッドタイム (PWMH/PWML 入力の場合)
			000	2000 ns
			001	1750 ns
			010	1500 ns
			011	1250 ns
			100	1000 ns
			101	750 ns
			110	500 ns
			111	250 ns
		1:0	—	ドライバ ブランキング時間 (フォルトを無視)
			00	4000 ns
			01	2000 ns
			10	1000 ns
			11	500 ns
GET_REV_ID	1	7:0	00010000 (10h)	コマンドに対する NACK 応答 (応答)
			01010000 (50h)	コマンドに対する ACK 応答 (応答)
	2	7:4	00h	予約済み
		3:0	00h-0Fh	デバイスのハードウェア リビジョン

4.9 レジスタの定義

レジスタ 4-1: CFG0: コンフィグレーション レジスタ 0

U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	OPAMP ⁽¹⁾	SLEEP	—	EXTUVLO	EXTSC	EXTOC1	EXTOC0
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装、「0」として読み出し
 -n = POR 時の値 「1」= ビットはセット 「0」= ビットはクリア x = ビットは未知

- bit 7 **未実装:** 「0」として読み出し
- bit 6 **OPAMP:** 内蔵オペアンプ パワーダウン (MCP8022)⁽¹⁾
 1 = スタンバイモード中にオペアンプを無効にする
 0 = スタンバイモード中にオペアンプを有効にする
- bit 5 **SLEEP:** スリープモード
 このビットはスタンバイモード中にのみ変更できます。
 1 = OE = 0 でシステムはスリープモードに移行する
 0 = OE = 0 でシステムはスタンバイモードに移行する
- bit 4 **未実装:** 「0」として読み出し
- bit 3 **EXTUVLO:** 外付け MOSFET 低電圧ロックアウト
 1 = 無効にする
 0 = 有効にする
- bit 2 **EXTSC:** 外付け MOSFET 短絡検出ビット
 1 = 無効にする
 0 = 有効にする
- bit 1-0 **EXTOC[1:0]:** 外付け MOSFET 過電流制限値ビット
 00 = 過電流制限値を 0.250 V に設定する
 01 = 過電流制限値を 0.500 V に設定する
 10 = 過電流制限値を 0.750 V に設定する
 11 = 過電流制限値を 1.000 V に設定する

Note 1: OPAMP ビットは MCP8021 に影響しません。

レジスタ 4-2: CFG2: コンフィグレーション レジスタ 2

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	DRVDT2	DRVDT1	DRVDT0	DRVBL1	DRVBL0
bit 7							
							bit 0

凡例:			
R = 読み出し可能ビット	W = 書き込み可能ビット	U = 未実装、「0」として読み出し	
-n = POR 時の値	「1」= ビットはセット	「0」= ビットはクリア	x = ビットは未知

- bit 7-5

未実装: 「0」として読み出し
- bit 4-2

DRVDT[2:0]: ドライバのデッドタイム選択

000 = 2000 ns (既定値)

001 = 1750 ns

010 = 1500 ns

011 = 1250 ns

100 = 1000 ns

101 = 750 ns

110 = 500 ns

111 = 250 ns
- bit 1-0

DRVBL[1:0]: ドライバのブランキング時間選択

このビットはスタンバイモード中にのみ変更できます。

00 = 4000 ns (既定値)

01 = 2000 ns

10 = 1000 ns

111 = 500 ns

レジスタ 4-3: STAT0: ステータス レジスタ 0

R-0	R-0	R-1	R-0	R-0	R-0	R-0	R-0
PCON2	PCON1	PCON0	OVLOF	UVLOF	OTPF	OTPW	FAULT
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装、「0」として読み出し
 -n = POR 時の値 「1」= ビットはセット 「0」= ビットはクリア x = ビットは未知

bit 7-5 **PCON[2:0]:** 電源制御ステータス (ゼロ以外の値の場合、コンフィギュレーション喪失)

101 = 過熱シャットダウン (OTSHDN) が発生した
 011 = スリープ (SLEEP) シャットダウンが発生した
 010 = 低電圧シャットダウン (UVSHDN) が発生した
 001 = パワーオン リセット (POR) が発生した
 000 = 通常動作

bit 4 **OVLOF:** 入力過電圧ロックアウト フォルトビット

1 = V_{DD} 入力電圧 > 32 V
 0 = V_{DD} 入力電圧 < 32 V

bit 3 **UVLOF:** 入力低電圧フォルト

1 = V_{DD} 入力電圧 < 5.5 V
 0 = V_{DD} 入力電圧 > 5.5 V

bit 2 **OTPF:** 過熱保護フォルトビット

1 = デバイス接合部温度 > T_{SD}
 0 = デバイス接合部温度 < T_{SD}

bit 1 **OTPW:** 過熱保護警告ビット

1 = デバイス接合部温度 > T_{WARN}
 0 = デバイス接合部温度 < T_{WARN}

bit 0 **FAULT:** フォルト状態

1 = 少なくとも 1 つのフォルトがアクティブ
 0 = アクティブなフォルトが存在しない

MCP8021/2

レジスタ 4-4: STAT1: ステータス レジスタ 1

U-0	U-0	U-0	U-0	R-0	R-0	U-0	R-0
—	—	—	—	XOCPF	XUVLOF	—	VREGUVF
bit 7				bit 0			

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装、「0」として読み出し
-n = POR 時の値 「1」= ビットはセット 「0」= ビットはクリア x = ビットは未知

- bit 7-4 **未実装:** 「0」として読み出し
- bit 3 **XOCPF:** 外付け MOSFET 過電流保護フォルト
EXTSC (CFG0[2]) = 0 の場合にのみ有効
1 = 外付け MOSFET の $V_{DS} > EXTOC[1:0]$ (CFG0[1:0]) 値
0 = 外付け MOSFET の $V_{DS} < EXTOC[1:0]$ (CFG0[1:0]) 値
- bit 2 **XUVLOF:** 外付け MOSFET ゲート駆動低電圧フォルトビット
EXTUVLO (CFG0[3]) = 0 の場合にのみ有効
1 = HSx 出力電圧 $< V_{DUVLO}$
0 = HSx 出力電圧 $> V_{DUVLO}$
- bit 1 **未実装:** 「0」として読み出し
- bit 0 **VREGUVF:** V_{REG} LDO 低電圧フォルト
1 = V_{REG} LDO 出力電圧 $<$ 目標とする V_{REG} の 88%
0 = V_{REG} LDO 出力電圧 $>$ 目標とする V_{REG} の 92%

レジスタ 4-5: REV_ID: ハードウェア リビジョン ID

U-0	U-0	U-0	U-0	R-0/1	R-0/1	R-0/1	R-0/1
—	—	—	—	REVID3	REVID2	REVID1	REVID0
bit 7				bit 0			

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装、「0」として読み出し
-n = POR 時の値 「1」= ビットはセット 「0」= ビットはクリア x = ビットは未知

- bit 7-4 **未実装:** 「0」として読み出し
- bit 3-0 **REVID[3:0]:** デバイス リビジョン

5.0 アプリケーション情報

5.1 部品選定のための計算

5.1.1 チャージポンプコンデンサ

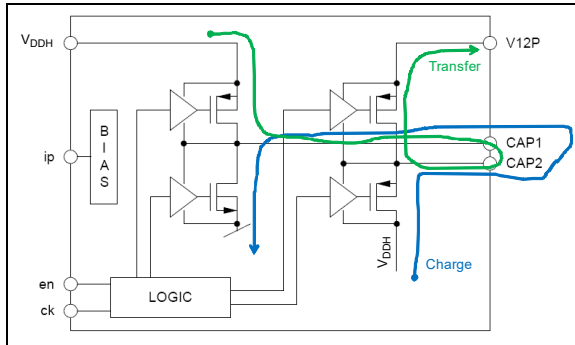


図 5-1: チャージポンプ

以下を前提とします。

- $I_{OUT} = 20 \text{ mA}$
- $f_{CP} = 75 \text{ kHz}$ (充電 / 放電を 1 サイクルとする)
- 50% デューティ サイクル
- $V_{DDH} = 5.5 \text{ V}$ (ワーストケース)
- $R_{DS(on)} = 7.5 \Omega$ (R_{PMOS})、 3.5Ω (R_{NMOS})
- $V_{12P} = 2 \times V_{DDH}$ (理想値)
- $C_{ESR} = 20 \text{ m}\Omega$ (セラミック コンデンサ)
- $V_{DROP} = 100 \text{ mV}$ (V_{OUT} リップル)
- $T_{CHG} = T_{DCHG} = 0.5 \times 1/75 \text{ kHz} = 6.67 \mu\text{s}$

5.1.1.1 フライイング コンデンサ

フライング コンデンサは、スイッチング サイクルの 1/2 以内に V_{DDH} の 95% (3τ) 以上まで充電できるように選定する必要があります。

- $3 \times \tau = T_{CHG}$
- $\tau = T_{CHG}/3$
- $RC = T_{CHG}/3$
- $C = T_{CHG}/(R \times 3)$
- $C = 6.67 \mu\text{s}/[(7.5 \Omega + 3.5 \Omega + 0.02 \Omega) \times 3]$
- $C = 202 \text{ nF}$

180 nF のコンデンサを選びます。

5.1.1.2 チャージポンプの出力コンデンサ

1 スwitchング サイクルの間、20 mA の負荷電流を供給する、V12P とグラウンド間に接続するチャージポンプ出力静電容量を求めます。以下の計算では、MCP8021/2 の V_{BOOT} ピン電圧を「V12P」と表記します。

- $C = I_{OUT} \times dt/dV$
- $C = I_{OUT} \times 13.3 \mu\text{s}/(V_{DROP} + I_{OUT} \times C_{ESR})$
- $C = 20 \text{ mA} \times 13.3 \mu\text{s}/(0.1 \text{ V} + 20 \text{ mA} \times 20 \text{ m}\Omega)$
- $C \geq 2.65 \mu\text{F}$

安定化のために、 V_{BOOT} LDO および V_{REG} LDO コンデンサには 4.7 μF 以上の容量が必要です。このため 4.7 μF 以上のコンデンサを選択します。

5.1.1.3 充電経路 (CAP1、CAP2 間のフライング コンデンサ)

- $V_{CAP} = V_{DDH} \times (1 - e^{-T/\tau})$
- $V_{CAP} = 5.5 \text{ V} \times (1 - e^{-[6.67 \mu\text{s}/(7.5 \Omega + 3.5 \Omega + 20 \text{ m}\Omega) \times 180 \text{ nF}]})$

$V_{CAP} = 5.31 \text{ V}$ を第 1 サイクルの転送に使えます。

5.1.1.4 転送経路 (フライングおよび出力コンデンサ)

- $V_{12P} = V_{DDH} + V_{CAP} - I_{OUT} \times dt/C$
- $V_{12P} = 5.5 \text{ V} + 5.31 \text{ V} - (20 \text{ mA} \times 6.67 \mu\text{s}/180 \text{ nF})$
- $V_{12P} = 10.066 \text{ V}$

5.1.1.5 20 mA 供給中の 1 サイクルにフライング コンデンサに生じる電圧降下を計算

- $dV = I_{OUT} \times dt/C$
- $dV = 20 \text{ mA} \times 6.67 \mu\text{s}/180 \text{ nF}$
- $dV = 0.741 \text{ V} @ 20 \text{ mA}$

コンデンサは各サイクルで完全に放電しないため、2回目以降のサイクルでは、より高い電圧を給電できます。従って、最初の転送後の V_{CAP} は、 $V_{CAP} - dV$ に $V_{DDH} - (V_{CAP} - dV) \times RC$ 時定数を加えた値です以降の各サイクルでもこれが繰り返されるため、最大出力電圧および電流が必要になるまでに複数回の電荷転送が可能なシステムならば、より大きなチャージポンプ コンデンサを使えます。

2 回目の充電後の電圧はセクション 5.1.1.3「充電経路 (CAP1、CAP2 間のフライング コンデンサ)」の式を使って以下のように求められます (後続のサイクルについても給電後の V_{CAP} 値を使って同様に計算できます)。

- $V_{CAP} = (V_{CAP} - dV) + (V_{DDH} - (V_{CAP} - dV)) (1 - e^{-T/\tau})$
- $V_{CAP} = (5.31 \text{ V} - 0.741 \text{ V}) + (5.5 \text{ V} - (5.31 \text{ V} - 0.741 \text{ V})) \times (1 - e^{-[6.67 \mu\text{s}/(7.5 \Omega + 3.5 \Omega + 20 \text{ m}\Omega) \times 180 \text{ nF}]})$
- $V_{CAP} = 4.567 \text{ V} + 0.934 \text{ V} \times 0.96535$

$V_{CAP} = 5.468 \text{ V}$ を第 2 サイクルの転送に使えます。

5.1.1.6 チャージポンプの計算結果

最初のチャージポンプ サイクルで 95% の出力電圧を確保できるフライング コンデンサの最大容量は 202 nF です。より大きな値のコンデンサも使えますが、最大電圧まで充電するためにより多くのサイクルを必要とします。13.3 μs の間、電圧降下 100 mV で 20 mA を供給するために必要な出力コンデンサの最小値は 2.65 μF です。温度変化によるコンデンサの容量変化、コンデンサの誘電体と PCB による損失を補うために、より大きな出力コンデンサを使うと良いでしょう。

以上の計算は概算です。負荷の変動によりサイクルごとにコンデンサの充放電が不完全になる場合があります。ため、実際の電圧は異なる可能性があります。チャージポンプの計算では、外付けのブートストラップ コンデンサを数サイクル以内に充電できる事を前提としています。

5.1.2 ブーストラップ コンデンサ

ハイサイドドライバのブーストラップコンデンサは、ハイサイドドライバとゲートに、6ステップモードで動作する3相BLDCモータの電氣的周期の1/3の期間、電力を供給する必要があります。

以下を前提とします。

$$\begin{aligned} \text{MOSFET ドライバ電流} &= 300 \text{ mA} \\ \text{PWM 周期} &= 50 \mu\text{s} (20 \text{ kHz}) \\ \text{最小デューティ サイクル} &= 1\% (500 \text{ ns}) \\ \text{最大デューティ サイクル} &= 99\% (49.5 \mu\text{s}) \\ V_{\text{IN}} &= 12 \text{ V} \\ \text{最小ゲート駆動電圧} &= 8 \text{ V} (V_{\text{GS}}) \\ \text{ゲート電荷量} &= 130 \text{ nC} \\ &\quad (80 \text{ A MOSFET}) \\ V_{\text{GS}} \text{ の許容電圧降下 } (V_{\text{DROP}}) &= 3 \text{ V} \\ \text{スイッチ } R_{\text{DS(on)}} &= 100 \text{ m}\Omega \\ \text{ドライバ内部バイアス電流} &= 20 \mu\text{A} (I_{\text{BIAS}}) \end{aligned}$$

以下を供給可能な最小の静電容量値を求めます。

- MOSFET ゲートへの 130 nC の電荷
- 1 M Ω ゲートソース抵抗の電流
- ドライババイアス電流とスイッチング損失
$$Q_{\text{MOSFET}} = 130 \text{ nC}$$
$$Q_{\text{RESISTOR}} = [(V_{\text{GS}}/R) \times T_{\text{ON}}]$$
$$Q_{\text{DRIVER}} = (I_{\text{BIAS}} \times T_{\text{ON}})$$
$$T_{\text{ON}} = 49.5 \mu\text{s} (99\% \text{ DC}) \text{ (最悪条件)}$$
$$Q_{\text{RESISTOR}} = Q_{\text{RESISTOR}}$$
$$Q_{\text{DRIVER}} = 20 \mu\text{A} \times 49.5 \mu\text{s} = 0.99 \text{ nC}$$

エネルギー要件を全て合計します。

- $C = (Q_{\text{MOSFET}} + Q_{\text{RESISTOR}} + Q_{\text{DRIVER}})/V_{\text{DROP}}$
- $C = (130 \text{ nC} + 0.594 \text{ nC} + 0.99 \text{ nC})/3 \text{ V}$
- $C = 43.86 \text{ nF}$

43.86 nF よりも大きなブーストラップコンデンサを選びます。

5.2 デバイス保護

5.2.1 MOSFET の電圧抑制

モータ軸が回転している間に電源が切断されると、モータ部品の磁力でモータが発電機として動作します。今までモータに流れ込んでいた電流がモータから流れ出すようになります。モータの磁界が減衰するにつれて、発電機の出力も減衰します。発電機の端子間電圧は、発電機電流と発電機回路の回路インピーダンスに比例します。電源が戻り電流経路に含まれ、その電源が切り離された場合、発電機の端子電圧は電流が流れるまで上昇します。この電圧上昇は、ドライバの外部で対処する必要があります。電圧抑制デバイスを使って、高電圧の過渡現象時にモータ端子電圧をシステムの最大動作電圧を超えないレベルにクランプする必要があります。電圧抑制回路を電源グランドからモータ電源レールの間に接続すると、電源遮断時のモータ電流経路を形成できます (図 5-2)。PCB トレースは、モータ電流による電圧および温度の上昇を最小限に抑えられるものにする必要があります。

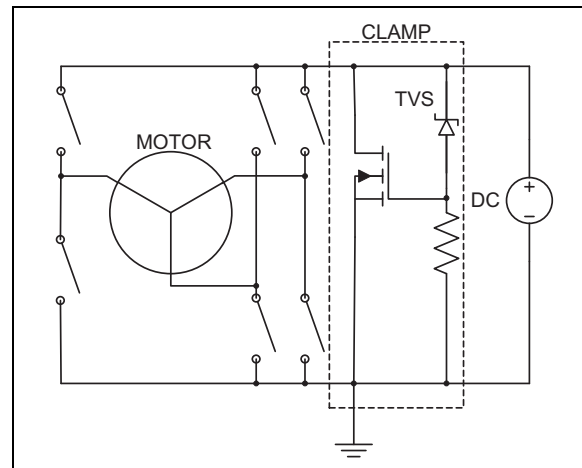


図 5-2: 過渡電圧のクランプ

ハイサイドドライバを非アクティブに、ローサイドドライバをアクティブにする方法も追加できます。この方法は、外付けローサイド MOSFET に電流を流す事で電源端子の電圧上昇を防ぎます。

5.2.2 ブートストラップの電圧抑制

モータ動作中に最も電圧が高くなるピンはブートストラップピン (VBx) です。通常、ブートストラップピン電圧は対応する相電圧よりも V_{BOOT} (12 V) だけ高くなります。ハイサイド MOSFET が導通している時の相ピン電圧は V_{DD} であり、ブートストラップピン電圧は $V_{DD} + 12$ V です。MOSFET がスイッチングすると、対応する相ピンで電流誘起の過渡電圧が発生します。これらの電流は MOSFET ボディダイオードの逆回復と MOSFET のターンオン/ターンオフ時間によって生じます。それらの誘起電圧によってブートストラップピン電圧も増加します。相ピン電圧の増加により、ブートストラップピン電圧がデバイスの安全動作電圧を超える可能性があります。電流誘起の過渡電圧は、MOSFET のターンオンおよびターンオフ速度を遅くする事によって低減できます。外付け MOSFET のターンオン/ターンオフ速度は、10 ~ 100 Ω の抵抗をゲートドライバに直列に接続する事で遅くできます。各 MOSFET のゲート端子とソース端子を接続する 1 ~ 10 nF のセラミックコンデンサを追加できます。静電容量を追加すると、MOSFET のスイッチング時間が低速化する一方で、ゲート抵抗をゲートのクランプ OFF を維持できる小ささに維持できます。静電容量を追加すると、位相ノードのスルーレートも低下し、ボディダイオードの逆回復によるシュートスルー電流も制限できます。

ハイサイド MOSFET の場合、10 Ω ~ 25 Ω の抵抗を各ブートストラップピンと対応するブートストラップダイオード - コンデンサ接続部の間に挿入する事によっても遅くできます。さらにゲートドライバと MOSFET ゲートの間に 25 Ω ~ 50 Ω の抵抗を追加します。これにより、ハイサイドのターンオン抵抗は 25 Ω + ゲート抵抗となります。ハイサイドターンオフ抵抗はゲート抵抗だけにすることで、シャットオフ時間を短縮できます。ブートストラップピン抵抗の電圧降下によって外付け MOSFET の低電圧フォルトが生じないように注意する必要があります。

システムモータ電源電圧クランプを使わない場合、各ブートストラップピン (VBx) とグラウンドの間に 33 V または 36 V の TVS を接続できます。これにより、ブートストラップ電圧をピンの絶対最大電圧以下に抑えます。TVS 電流を制限して TVS のパッケージサイズを小さくするために、ブートストラップピンとブートストラップダイオード-コンデンサ接続部の間の抵抗 (前述) も使う事ができます。

5.2.3 ゲートのフローティングによる電圧抑制

電源電圧が失われるか過電圧条件によってドライバがシャットダウンした時に、ゲート駆動ピンをフロートできます。過電圧条件が存在する場合、ドライバのハイサイドおよびローサイド出力は 3 ステートです。3 ステートのために蓄えられた電荷を逃がすため、ゲートドライバに接続した各外付け MOSFET にはゲート - ソース間抵抗が必要です。これには MOSFET の不用意なターンオンを防ぐ効果があります。

[図 5-3](#) に TVS (または等価回路)、ゲート抵抗、ブートストラップ抵抗、ゲート - ソース間抵抗の配置を示します。

5.2.4 MOSFET ボディダイオード逆回復スナバ

外付け MOSFET ボディダイオードにモータ電流が流れている時に位相ペアの相補 MOSFET がターンオンすると、ボディダイオードの逆回復によって逆回復時間が終わるまで瞬間的な短絡が発生します。ボディダイオードの逆回復が完了すると、電流経路が開放され、位相ノード電圧がグラウンドレベルまたは V_{DD} レベルに向かって急速に変化します。この急速なスルーレートにより、ターンオン中の MOSFET のゲート - ソース間電圧が反転し、その MOSFET がターンオフする事があります。

ターンオフが高速過ぎる場合、この高速なスルーレートによって位相ノードと検出抵抗にリンギングが生じる事もあります。

ローサイドのターンオフに対する第一の対処法は MOSFET のゲート - ソース間ターンオフを遅らせる事です。そうすると、ゲート電圧が低下すると共にローサイド MOSFET の $R_{DS(on)}$ が徐々に増加し、ローサイド MOSFET がゆっくりとターンオフします。ゆっくりとターンオフする事で、ローサイド MOSFET $R_{DS(on)}$ を流れるモータ電流によって生じる位相電圧が正極性モータ電源レベルまでゆっくりと上昇していきます。

ハイサイド MOSFET をターンオフした直後で電流がハイサイドからモータに流れている場合にローサイド MOSFET をターンオンする場合も同様のシナリオが成り立ちます。

MOSFET ボディダイオードの逆回復の状況は、モータ電流がハイサイド MOSFET ボディダイオードを介して正電源に流れている状態でローサイド MOSFET がターンオンされた場合に発生します。ダイオードの逆回復時間により、ハイサイド ダイオードが逆バイアスされて逆回復時間が経過するまで、正電源とローサイド MOSFET ドレインの間に短絡が存在する可能性があります。MOSFET のスイッチング速度を遅くするために上述の第一の対処法を使う必要があります。次に、各 MOSFET にスナバを追加し、位相ノードスルーレートを微調整して、さらなる過渡現象を排除します。ドレイン-ソース間スナバを追加すると、位相ノードのスルーレートが遅くなり、位相ノード電圧の逸脱が抑制されます。スナバは、MOSFET のドレインとソースの間に直列に接続された抵抗とコンデンサで構成されています。この抵抗はボディダイオードにモータのピーク電流が流れている時に、初期のスナバ電圧が数ボルト未満になるように選択されます。次に、RC 時定数が MOSFET ボディダイオードの逆回復時間より長くなるようにコンデンサを選択します。通常、 0.1Ω 抵抗を使い、合わせて $0.1\mu\text{F}$ のコンデンサを使って 10 ns の RC を提供します。

コンデンサによる消費電力は式 5-1 で求めます。

式 5-1: スナバコンデンサの消費電力

$$P_{DISS} = 2 \times \pi \times f \times C \times V^2 \times \text{Dissipation Factor}$$

f = PWM Frequency

C = Capacitance

V = Motor Voltage

$$\text{Dissipation Factor} = 2 \times \pi \times f \times C \times \text{ESR} = \text{ESR}/X_C$$

コンデンサと抵抗のフォームファクタは電力損失を処理できるように選択されます。

5.2.5 モータ電流検出回路

ブリッジのグラウンドリターンに直列接続する検出抵抗は、帰還に使う電流信号を提供します。この抵抗は di/dt が大きい場合のリンギングを最小限に抑えるために、非誘導性のものにする必要があります。電源回路に含まれるインダクタンスは、どれも電圧ストレス、リンギング、スイッチング時間の増加という形で問題を生じる可能性があります。これらの問題を完全に取り除く事は現実的ではありませんが、慎重なレイアウトとバイパスでごく小さくできます。出力段は放熱特性が許す範囲でできるだけコンパクトにし、あらゆるパルス電流を流せる幅広で短いトレースを使います。各ハーフブリッジは低 ESR/ESL のコンデンサで個々にバイパスし、回路の他の部分から分離します。レイアウトによっては、入力フィルタ コンデンサを 3 つの小さな値に分割し、ハーフブリッジのバイパス コンデンサとしての役割も兼ねさせる事ができます。

5.2.6 自動 baud レート検出のコード例

例 5-1 は自動 baud レート機能を使った dsPIC[®] DSC のコード例です。

例 5-1: dsPIC[®] DSC の自動 baud レート検出の例

```
// #define FCY 7000000UL
#define TypBaudrate 9600uL
#define U1BRG_BAUDRATE (FCY/(16 * TypBaudrate)) - 1
#define U1BRG_BAUD_MIN (((FCY/(16 * TypBaudrate)) - 1)*1.07f) //plus 7%
#define U1BRG_BAUD_MAX (((FCY/(16 * TypBaudrate)) - 1)*0.93f) //minus 7%
#define U1BRG_BREAK (FCY/(16 * 7880uL)) - 1 //7880 baud-rate is midpoint of
//required break window for MCP8021

void UART1_Init(void){ //UART configuration - setup PPS connections
    U1MODEbits.UARTEN = 1; // enable UART //and UART module enable here
}

void UART1_AutoBaud(void){
    U1MODEbits.ABAUD = 0;
    int lastBRG = U1BRG; //save last known good BRG value - on POR BRG value
    //will be 0x0
    U1STAbits.UTXEN = 1; //Transmit enabled, UxTX pin controlled by UARTx
    while(U1STAbits.UTXBF); //Wait for transmit buffer to empty
    while(!U1STAbits.TRMT); //wait for last byte to finish transmitting
    U1BRG = U1BRG_BREAK; //7880baud representing 1.65ms dominant
    //with 13bit BREAK
    U1STAbits.UTXBRK = 1; //Send BREAK command
    U1TXREG = 0x00; //Dummy write to start BREAK command
    while (U1STAbits.UTXBRK); //wait for completion of BREAK sequence
    while (!U1STAbits.TRMT); //wait for last break bit to transmit
    U1STAbits.UTXEN = 0; //disable TX while waiting on 0x55 from MCP8021
    U1MODEbits.ABAUD = 1; //start the ABAUD counter upon receipt of
    //next byte (0x55)
    while(U1MODEbits.ABAUD); //application should handle timeout if auto-baud
    //does not complete and attempt auto-baud routine again
    //verify new baud clock is within limits of MCP8021 min and
    //max baud-rate
    if ((U1BRG > U1BRG_BAUD_MAX) && (U1BRG < U1BRG_BAUD_MIN)){ //success, use new baud-rate
    //generator value
    }
    else{
        U1BRG = lastBRG; //auto-baud out of range, reload last known good BRG value
        //and attempt auto-baud routine again
    }
}
```

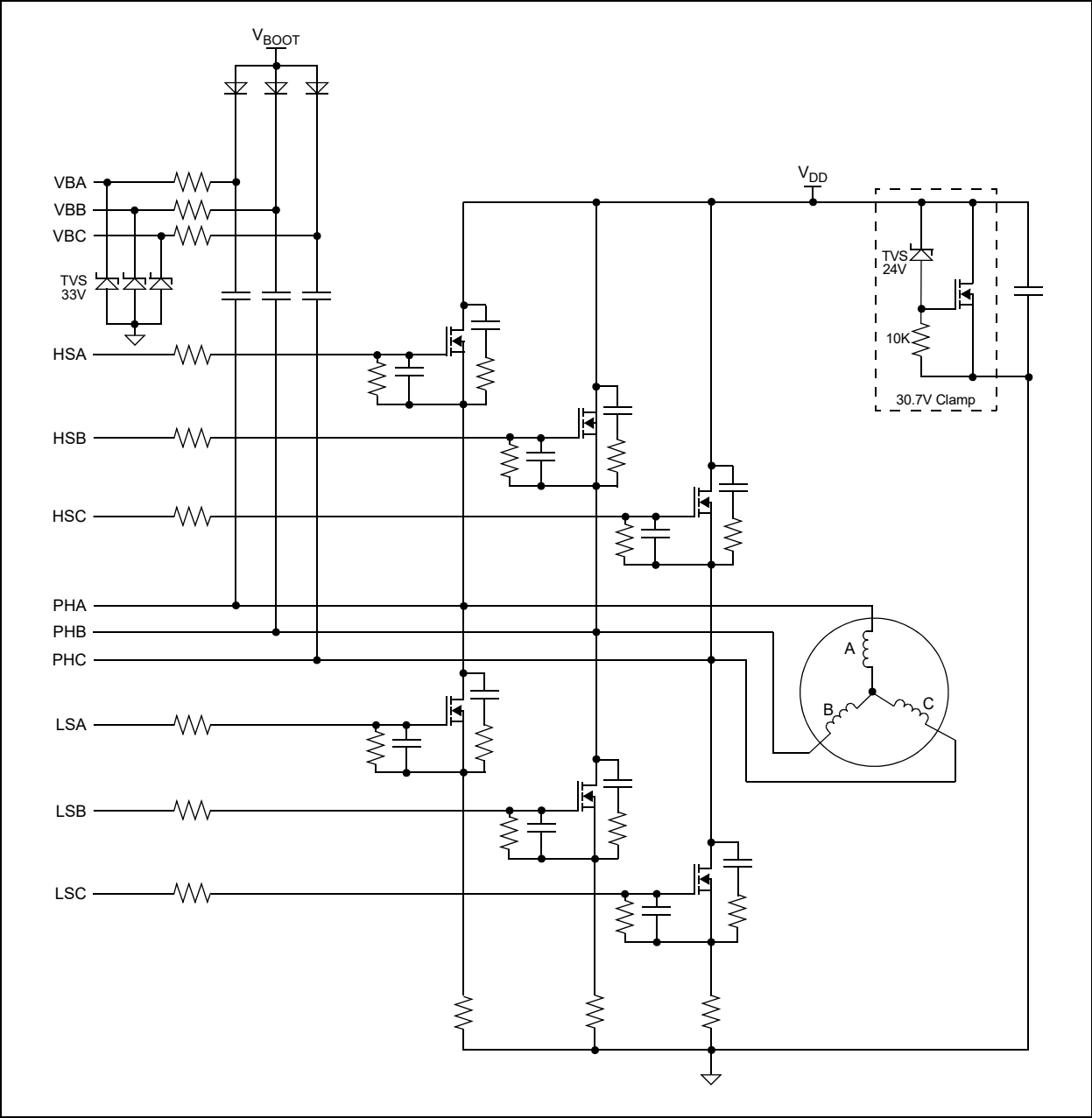


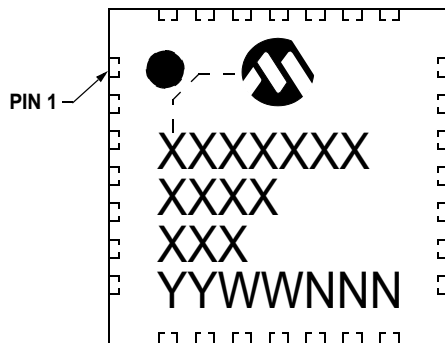
図 5-3: 過電圧保護

6.0 パッケージ情報

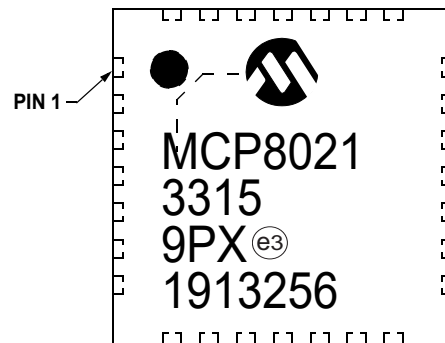
6.1 パッケージのマーキング情報

MCP8021

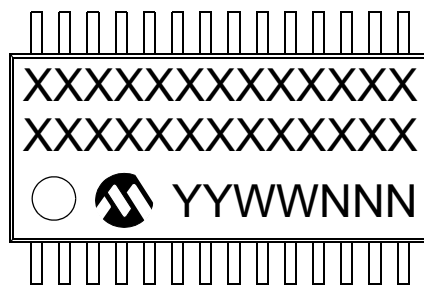
28-Lead VQFN (5x5 mm)



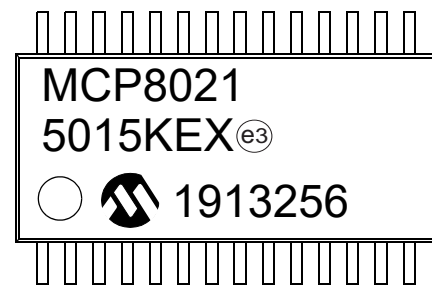
Example



28-Lead TSSOP (4.4 mm)



Example



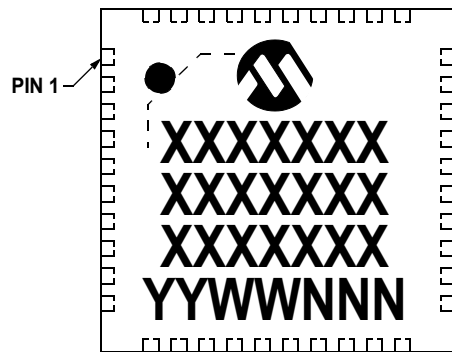
凡例:	XX...X	お客様固有情報
	Y	年コード (西暦の下1桁)
	YY	年コード (西暦の下2桁)
	WW	週コード (1月1日の週が「01」)
	NNN	英数字のトレーサビリティコード
	(e3)	無光沢スズ (Sn) めっきの使用を示す鉛フリーの JEDEC マーク
	*	このパッケージは鉛フリーです。鉛フリーの JEDEC マーク (e3) は外箱に表記しています。

Note: Microchip 社の製品番号が 1 行に収まりきらない場合、複数行を使います。その場合、お客様固有情報に使える文字数が制限されます。

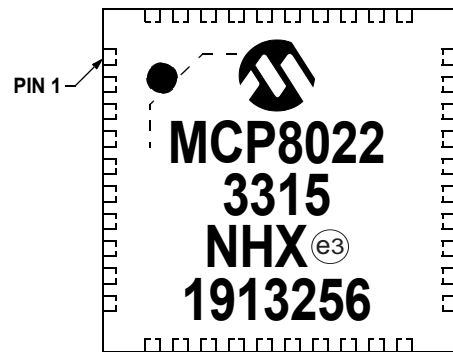
MCP8021/2

MCP8022

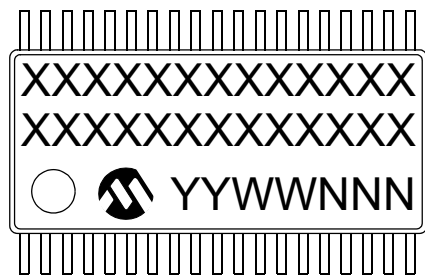
40-Lead VQFN (5x5 mm)



Example



38-Lead TSSOP (4.4 mm)

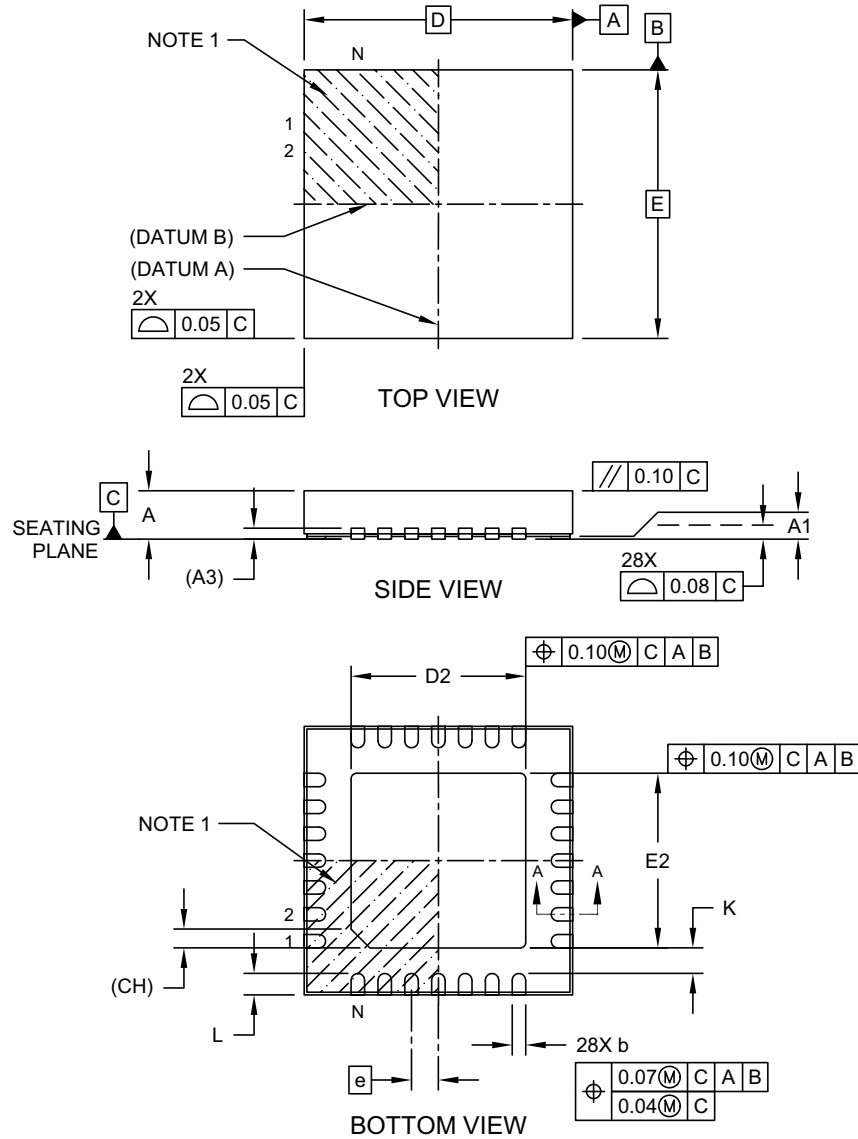


Example



28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>

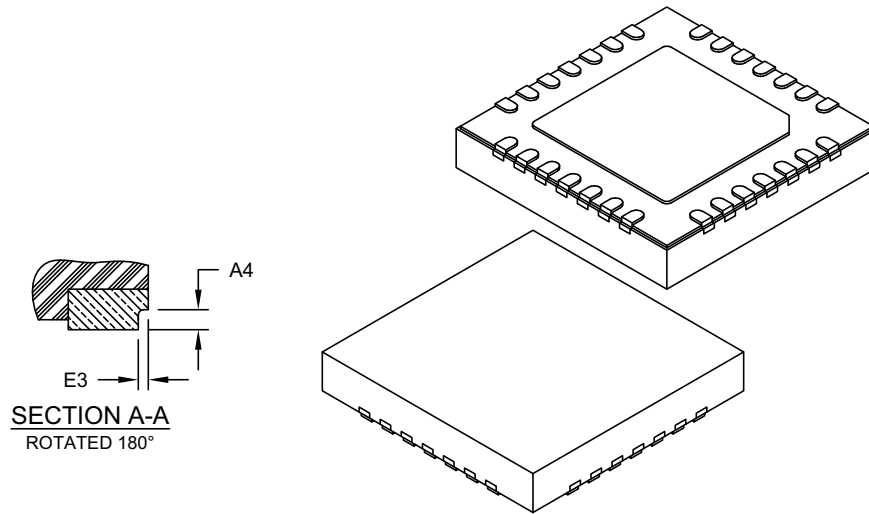


Microchip Technology Drawing C04-426 Rev D Sheet 1 of 2

© 2023 Microchip Technology Inc.

28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	28		
Pitch	e	0.50 BSC		
Overall Height	A	0.80	0.85	0.90
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.203 REF		
Overall Length	D	5.00 BSC		
Exposed Pad Length	D2	3.15	3.25	3.35
Overall Width	E	5.00 BSC		
Exposed Pad Width	E2	3.15	3.25	3.35
Terminal Width	b	0.20	0.25	0.30
Terminal Length	L	0.35	0.40	0.45
Terminal-to-Exposed-Pad	K	0.20	-	-
Wettable Flank Height	A4	0.10	-	0.19
Wettable Flank Width	E3	-	-	0.085
Exposed Pad Chamfer	CH	0.35 REF		

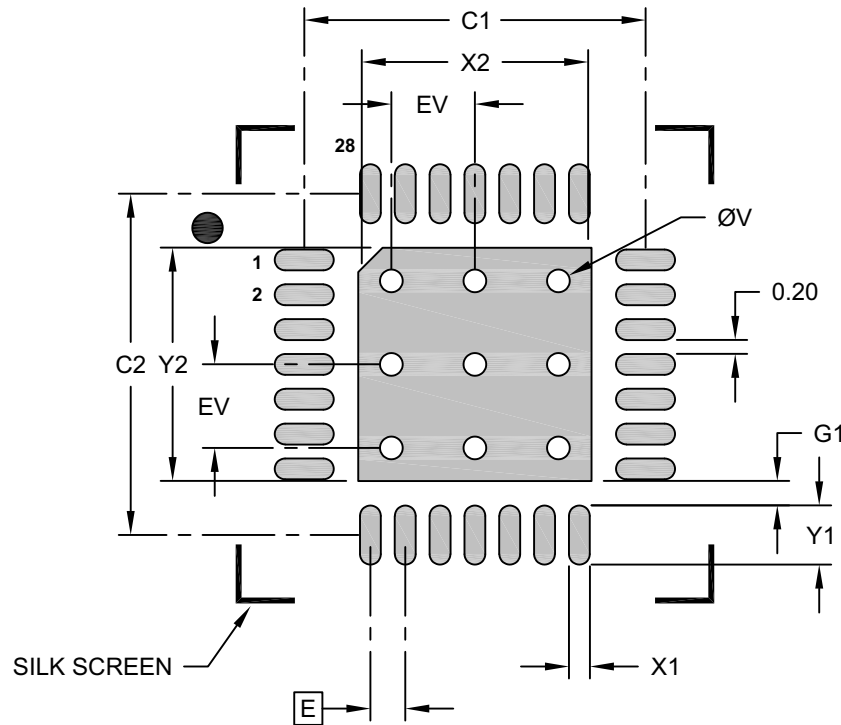
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated
- Dimensioning and tolerancing per ASME Y14.5M
 - BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 - REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-426 Rev D Sheet 2 of 2

28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Optional Center Pad Width	X2			3.35
Optional Center Pad Length	Y2			3.35
Contact Pad Spacing	C1		4.90	
Contact Pad Spacing	C2		4.90	
Contact Pad Width (X28)	X1			0.30
Contact Pad Length (X28)	Y1			0.85
Contact Pad to Center Pad (X28)	G1	0.35		
Contact Pad to Contact Pad (X24)	G2	0.20		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		1.20	

Notes:

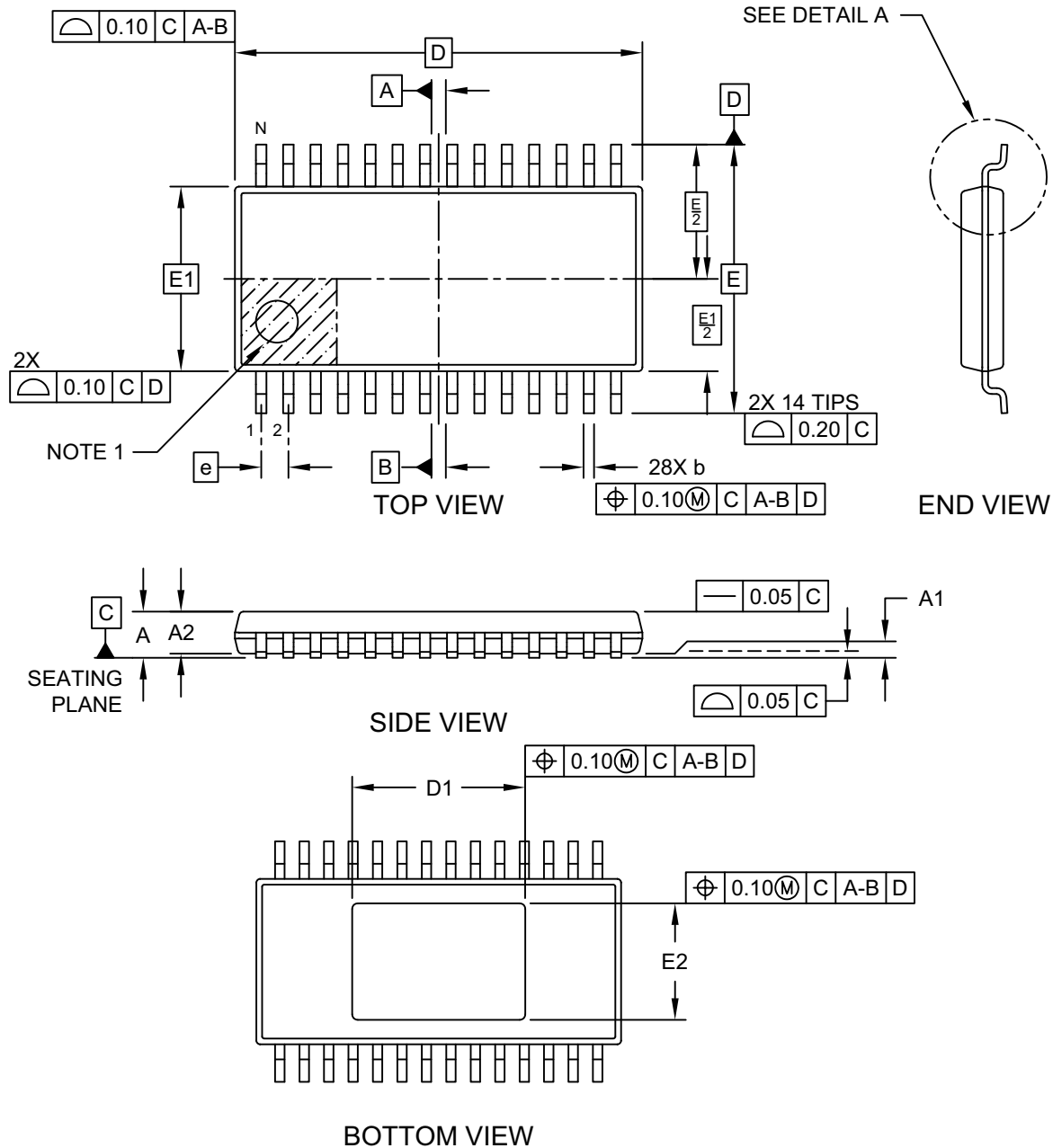
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2426 Rev D

MCP8021/2

28-Lead Shrink Smal Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

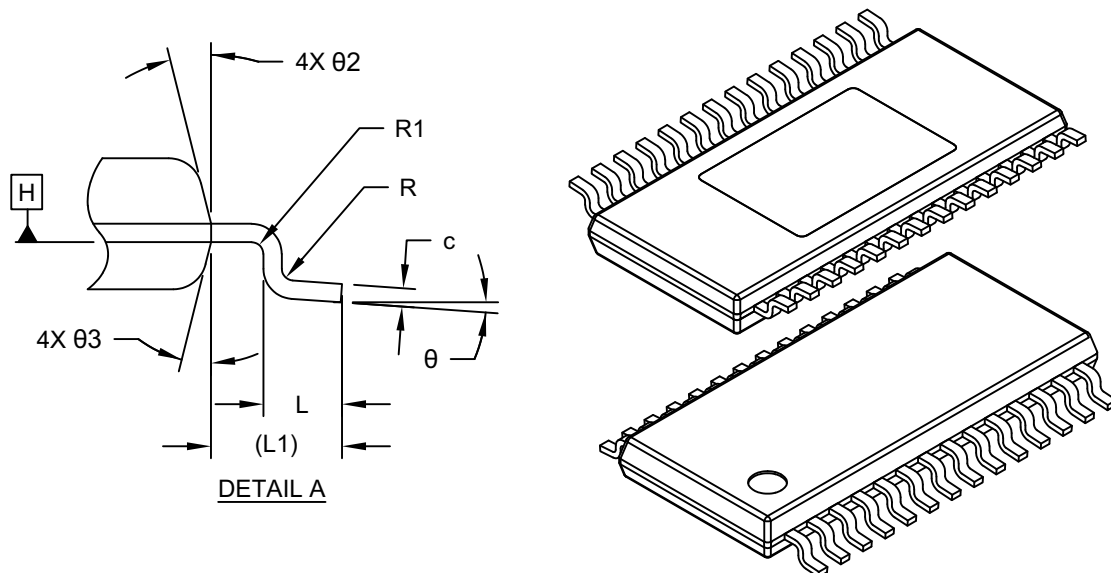
Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Microchip Technology Drawing C04-521 Rev A Sheet 1 of 2

28-Lead Shrink Smal Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	-	-	1.10
Standoff	A1	0.05	-	0.15
Molded Package Thickness	A2	0.85	0.90	0.95
Overall Length	D	9.70 BSC		
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.40 BSC		
Exposed Pad Length	D1	4.50	4.60	4.70
Exposed Pad Width	E2	3.00	3.10	3.20
Terminal Width	b	0.19	-	0.30
Terminal Thickness	c	0.09	-	0.20
Terminal Length	L	0.50	0.60	0.70
Footprint	L1	1.00 REF		
Lead Bend Radius	R1	0.09	-	-
Lead Bend Radius	R2	0.09	-	-
Foot Angle	Ø	0°	-	8°
Mold Draft Angle	Ø2	-	14°	-
Mold Draft Angle	Ø3	-	14°	-

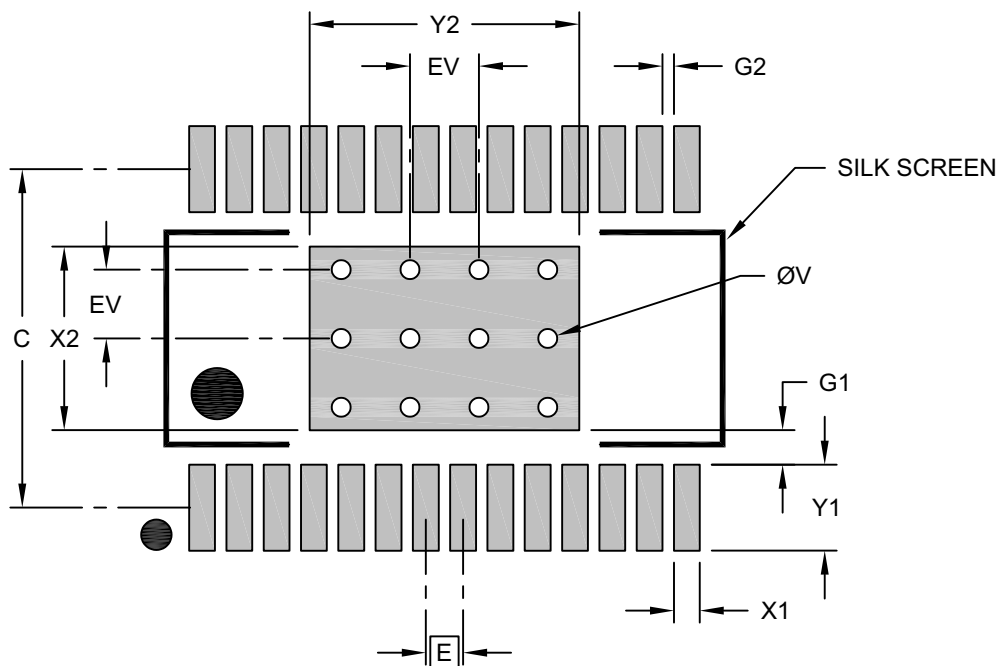
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

MCP8021/2

28-Lead Shrink Smal Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	X2			3.20
Optional Center Pad Length	Y2			4.70
Contact Pad Spacing	C		5.90	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.50
Contact Pad to Center Pad (X28)	G1	0.60		
Contact Pad to Contact Pad (X26)	G2	0.20		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		1.20	

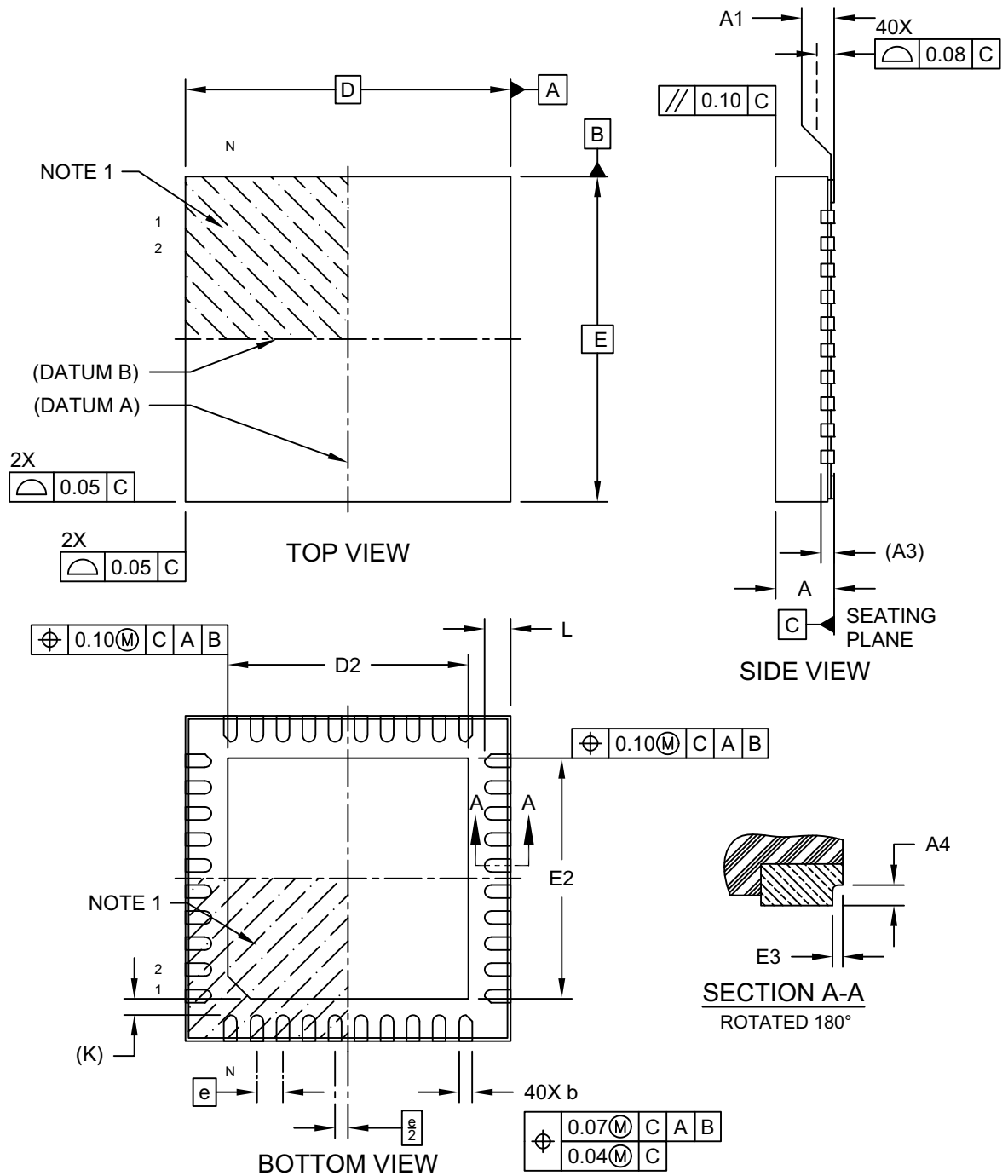
Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2521 Rev A

40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN] With 3.7x3.7 mm Exposed Pad and Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>

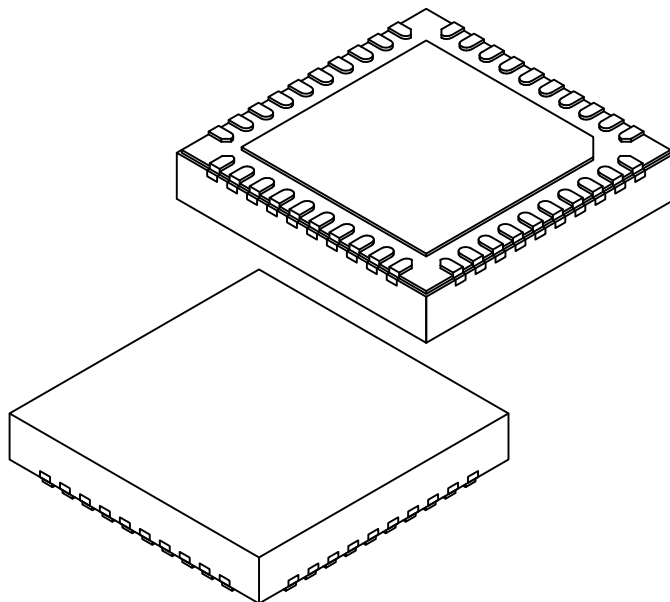


Microchip Technology Drawing C04-425 Rev D Sheet 1 of 2

MCP8021/2

40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN] With 3.7x3.7 mm Exposed Pad and Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Number of Terminals	N		40		
Pitch	e		0.40 BSC		
Overall Height	A		0.80	0.85	0.90
Standoff	A1		0.00	0.02	0.05
Terminal Thickness	A3		0.203 REF		
Overall Length	D		5.00 BSC		
Exposed Pad Length	D2		3.60	3.70	3.80
Overall Width	E		5.00 BSC		
Exposed Pad Width	E2		3.60	3.70	3.80
Terminal Width	b		0.15	0.20	0.25
Terminal Length	L		0.30	0.40	0.50
Wettable Flank Height	A4		0.10	–	0.19
Wettable Flank Width	E3		–	–	0.085
Terminal-to-Exposed-Pad	K		0.25 REF		

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M

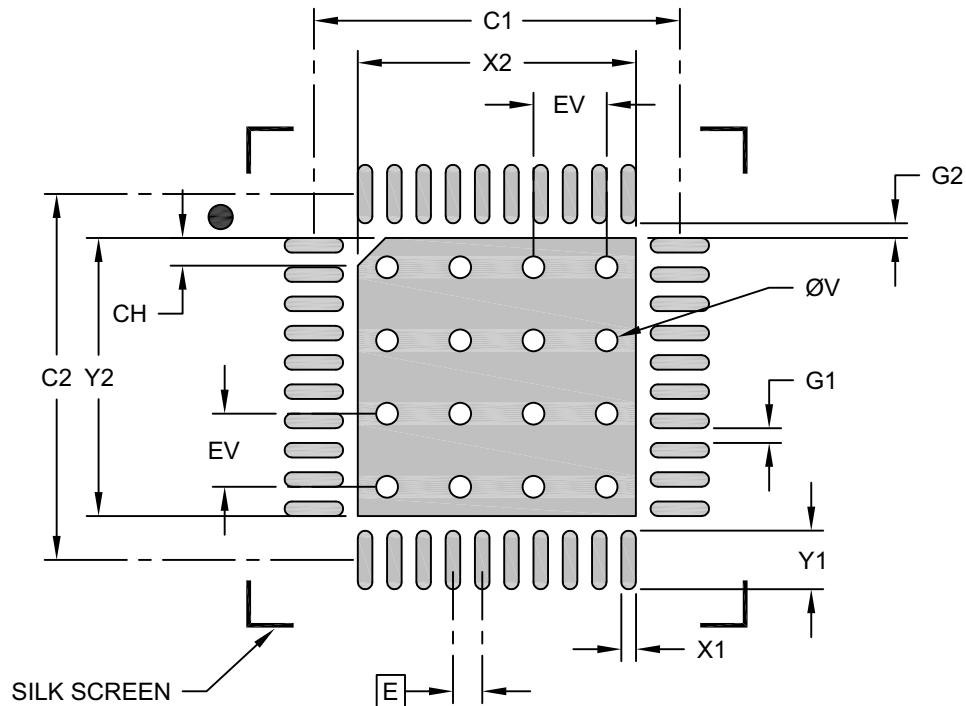
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-425 Rev D Sheet 2 of 2

**40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN]
With 3.7x3.7 mm Exposed Pad and Wettable Flanks**

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.40 BSC		
Optional Center Pad Width	X2			3.80
Optional Center Pad Length	Y2			3.80
Chamfer	CH		0.38	
Contact Pad Spacing	C1		5.00	
Contact Pad Spacing	C2		5.00	
Contact Pad Width (X40)	X1			0.20
Contact Pad Length (X40)	Y1			0.80
Contact Pad to Pad (X36)	G1	0.20		
Contact Pad to Center Pad (X40)	G2	0.20		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

Notes:

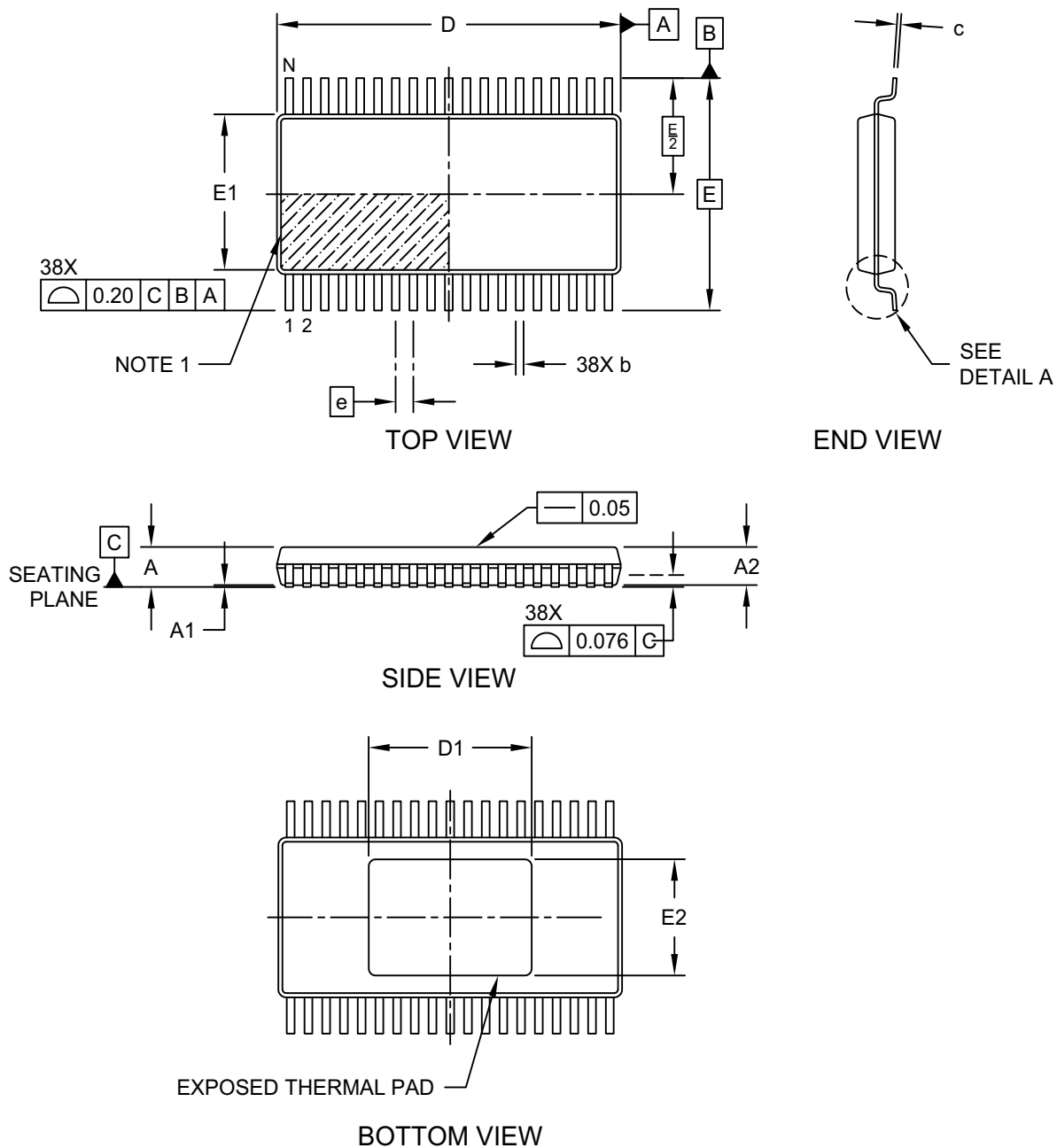
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2425 Rev D

MCP8021/2

38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

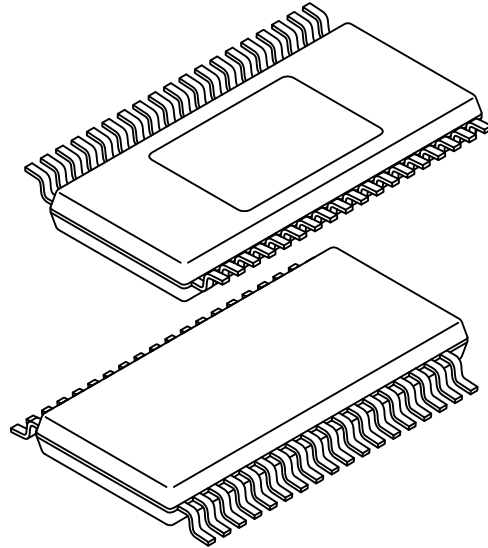
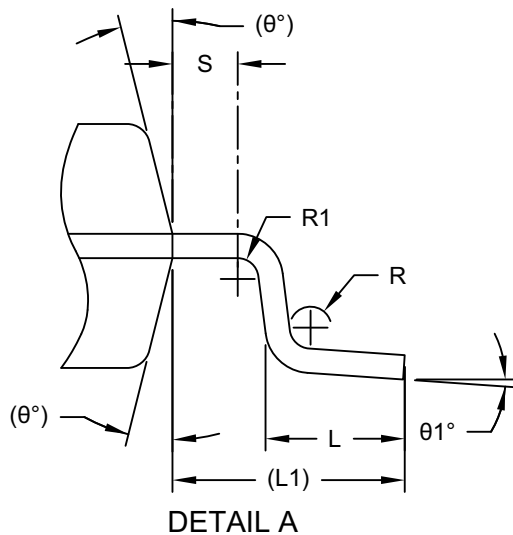
Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Microchip Technology Drawing C04-424A Sheet 1 of 2

38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	38		
Pitch	e	0.50 BSC		
Overall Height	A	-	-	1.10
Standoff	A1	0.05	-	0.15
Terminal Thickness	A2	0.85	0.90	0.95
Overall Length	D	9.60	9.70	9.80
Exposed Pad Length	D1	4.50	4.60	4.70
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.60
Exposed Pad Width	E2	3.10	3.20	3.30
Terminal Width	b	0.17	-	0.27
Terminal Width	c	0.09	-	0.20
Terminal Length	L	0.50	0.60	0.70
Terminal Length	L1	1.00 REF		
Lead Shoulder	S	0.20	-	-
Terminal Foot Angle	$\theta1$	0°	-	8°
Mold Draft Angle	θ	14° REF		

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

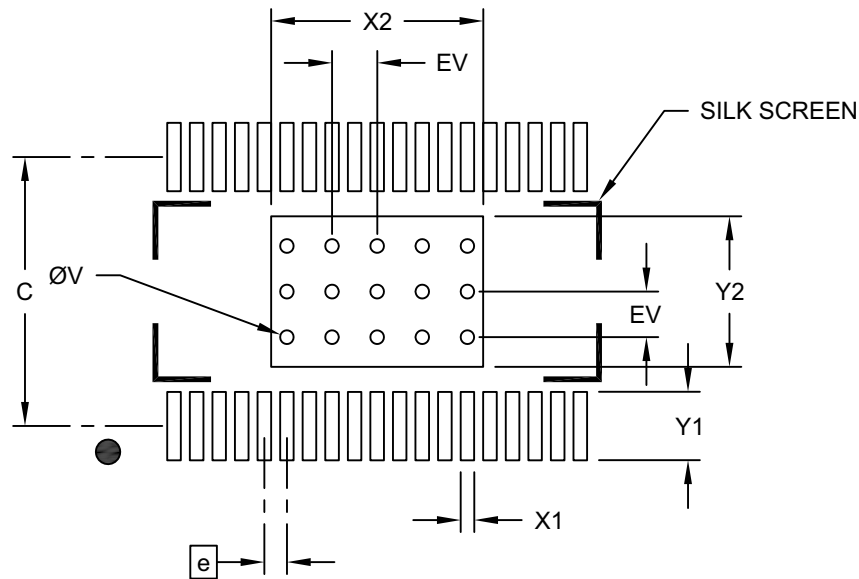
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-424A Sheet 2 of 2

MCP8021/2

38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Center Pad Width	X2			4.70
Center Pad Length	Y2			3.30
Contact Pad Spacing	C		5.90	
Contact Pad Width (X38)	X1			0.30
Contact Pad Length (X38)	Y1			1.50
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2424A

補遺 A: 改訂履歴

リビジョン C (2023 年 2 月)

- [アプリケーション情報](#)を変更。
- [製品識別システム](#)を変更。
- [パッケージ情報](#)を更新。

リビジョン B (2022 年 4 月)

- [特長](#)を変更。
- [概要](#)を変更。
- [パッケージタイプ – MCP8022](#)の図を変更。
- [機能ブロック図](#)を変更。
- [代表的な応用回路](#)の図を変更。
- [セクション 1.0「電気的特性」](#)を変更。
- [AC/DC 特性](#)の表を変更。
- [図 2-3](#)のグラフを置き換え。
- [表 3-1](#)の「MCP8021 – ピン機能」を変更。
- [表 3-2](#)の「MCP8022 – ピン機能」を変更。
- [セクション 3.2「ローサイド PWM 入力 \(PWMAL、PWMBL、PWMCL\)」](#)を変更。
- [セクション 3.3「ハイサイド PWM 入力 \(PWMAH、PWMBH、PWMCH\)」](#)を変更。
- [セクション 3.4「出力イネーブル入力 \(OE\)」](#)を変更。
- [セクション 3.9「復帰入力 \(WAKE\)」](#)を変更。
- [図 4-1](#)を置き換え。

リビジョン A (2020 年 7 月)

- 本書の初版です。

MCP8021/2

NOTE:

製品識別システム

ご注文や製品の価格、納期につきましては正規代理店にお問い合わせください。

製品番号	[X] ⁽¹⁾	-XXXX	X	/XXX	XXX
デバイス	テープ&リール オプション	出力 電圧	温度 レンジ	パッケージ	認定
例： a) MCP8021T-5015H/9PXVAO: テープ&リール、5.0 V出力電圧、高温対応、28ピン5x5 VQFNパッケージ、AEC-Q100認定済み b) MCP8022T-5015H/NHXVAO: テープ&リール、5.0 V出力電圧、高温対応、40ピン5x5 VQFNパッケージ、AEC-Q100認定済み c) MCP8021T-3315H/9PXVAO: テープ&リール、3.3 V出力電圧、高温対応、28ピン5x5 VQFNパッケージ、AEC-Q100認定済み d) MCP8022T-3315H/NHXVAO: テープ&リール、3.3 V出力電圧、高温対応、40ピン5x5 VQFNパッケージ、AEC-Q100認定済み e) MCP8021T-3315H/KEXVAO: テープ&リール、3.3 V出力電圧、高温対応、28ピン4x4 TSSOPパッケージ、AEC-Q100認定済み f) MCP8022T-3315H/SBXVAO: テープ&リール、3.3 V出力電圧、高温対応、38ピン4x4 TSSOPパッケージ、AEC-Q100認定済み g) MCP8021-3315H/KEXVAO: 標準パッケージ (チューブ)、3.3 V出力電圧、高温対応、28ピン4x4 TSSOPパッケージ、AEC-Q100認定済み h) MCP8022-5015H/NHXVAO: 標準パッケージ (チューブ)、5.0 V出力電圧、高温対応、40ピン5x5 VQFNパッケージ、AEC-Q100認定済み Note 1: テープ&リールの識別情報はカタログの製品番号説明にのみ記載しています。これは製品の注文時に使う識別情報でありデバイスのパッケージには印刷していません。テープ&リールが選択できるパッケージの在庫/供給状況は正規代理店にお問い合わせください。					
デバイス： MCP8021 = 3相 BLDC モータ ゲートドライバ (VQFN-28、TSSOP-28) MCP8021T = 3相 BLDC モータ ゲートドライバ、テープ & リール (VQFN-28、TSSOP-28) MCP8022 = 3相 BLDC モータ ゲートドライバ (VQFN-40、TSSOP-38) MCP8022T = 3相 BLDC モータ ゲートドライバ、テープ & リール (VQFN-40、TSSOP-38) テープ & リール： T = テープ & リール⁽¹⁾ 空欄 = 標準梱包 (チューブ) 出力電圧オプション： 3315 = 3.3 V 5015 = 5.0 V 温度レンジ： H = -40° ~ +150° °C (高温対応) パッケージ： 9PX = 28 ピン VQFN KEX = 28 ピン TSSOP NHX = 40 ピン VQFN SBX = 38 ピン TSSOP 認証 VAO = AEC-Q100 認定済み					

MCP8021/2

NOTE:

Microchip 社製品のコード保護機能について以下の点にご注意ください。

- Microchip 社製品は、該当する Microchip 社データシートに記載の仕様を満たしています。
- Microchip 社では、通常の条件ならびに動作仕様書の仕様に従って使った場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip 社はその知的財産権を重視し、積極的に保護しています。Microchip 社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip 社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進化しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。

本書および本書に記載されている情報は、Microchip 社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip 社製品に対してのみ使う事ができます。それ以外の方法でこの情報を使う事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートは Microchip 社正規代理店にお問い合わせ頂くか、<https://www.microchip.com/en-us/support/design-help/client-support-services> をご覧ください。

Microchip 社は本書の情報を「現状のまま」で提供しています。Microchip 社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合も Microchip 社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかににかかわらず、また Microchip 社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対する Microchip 社の責任限度額は、使用者が当該情報に関連して Microchip 社に直接支払った額を超えません。

Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使う事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

Microchip 社の品質管理システムについては www.microchip.com/quality をご覧ください。

商標

Microchip 社の名称とロゴ、Microchip ロゴ、Adaptec、AVR、AVR ロゴ、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、Keeloq、Kleer、LANCheck、LinkMD、maxStylus、maxTouch、MediaLB、megaAVR、Microsemi、Microsemi ロゴ、MOST、MOST ロゴ、MPLAB、OptoLyzr、PIC、picoPower、PICSTART、PIC32 ロゴ、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST ロゴ、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGA は米国とその他の国における Microchip Technology Incorporated の登録商標です。

AgileSwitch、APT、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus ロゴ、Quiet-Wire、SmartFusion、SyncWorld、Temux、TimeCesium、TimeHub、TimePictra、TimeProvider、TrueTime、ZL は米国における Microchip Technology Incorporated の登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、GridTime、IdealBridge、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、KoD、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified ロゴ、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICKit、PiCtail、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQL、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENA は米国とその他の国における Microchip Technology Incorporated の商標です。

SQTP は米国における Microchip Technology Incorporated のサービスマークです。

Adaptec ロゴ、Frequency on Demand、Silicon Storage Technology、Symmcom はその他の国における Microchip Technology Incorporated の登録商標です。

GestIC は、その他の国における Microchip Technology Germany II GmbH & Co. KG (Microchip Technology Incorporated の子会社) の登録商標です。

その他の商標は各社に帰属します。

© 2023, Microchip Technology Incorporated and its subsidiaries.

All Rights Reserved.

ISBN: 978-1-6683-2431-8

各国の営業所とサービス

南北アメリカ

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
技術サポート :
<http://www.microchip.com/support>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

オースティン, TX
Tel: 512-257-3370

ボストン
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

シカゴ
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

ダラス
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

デトロイト
Novi, MI
Tel: 248-848-4000

ヒューストン, TX
Tel: 281-894-5983

インディアナポリス
Noblesville, IN
Tel: 317-773-8323
Fax: 317-773-5453
Tel: 317-536-2380

ロサンゼルス
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608
Tel: 951-273-7800

ローリー, NC
Tel: 919-844-7510

ニューヨーク, NY
Tel: 631-435-6000

サンノゼ, CA
Tel: 408-735-9110
Tel: 408-436-4270

カナダ - トロント
Tel: 905-695-1980
Fax: 905-695-2078

アジア / 太平洋

オーストラリア - シドニー
Tel: 61-2-9868-6733

中国 - 北京
Tel: 86-10-8569-7000

中国 - 成都
Tel: 86-28-8665-5511

中国 - 重慶
Tel: 86-23-8980-9588

中国 - 東莞
Tel: 86-769-8702-9880

中国 - 広州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115

中国 - 香港 SAR
Tel: 852-2943-5100

中国 - 南京
Tel: 86-25-8473-2460

中国 - 青島
Tel: 86-532-8502-7355

中国 - 上海
Tel: 86-21-3326-8000

中国 - 瀋陽
Tel: 86-24-2334-2829

中国 - 深圳
Tel: 86-755-8864-2200

中国 - 蘇州
Tel: 86-186-6233-1526

中国 - 武漢
Tel: 86-27-5980-5300

中国 - 西安
Tel: 86-29-8833-7252

中国 - 厦門
Tel: 86-592-2388138

中国 - 珠海
Tel: 86-756-3210040

アジア/太平洋

インド - バンガロール
Tel: 91-80-3090-4444

インド - ニューデリー
Tel: 91-11-4160-8631

インド - プネ
Tel: 91-20-4121-0141

日本 - 大阪
Tel: 81-6-6152-7160

日本 - 東京
Tel: 81-3-6880-3770

韓国 - 大邱
Tel: 82-53-744-4301

韓国 - ソウル
Tel: 82-2-554-7200

マレーシア - クアラルンプール
Tel: 60-3-7651-7906

マレーシア - ペナン
Tel: 60-4-227-8870

フィリピン - マニラ
Tel: 63-2-634-9065

シンガポール
Tel: 65-6334-8870

台湾 - 新竹
Tel: 886-3-577-8366

台湾 - 高雄
Tel: 886-7-213-7830

台湾 - 台北
Tel: 886-2-2508-8600

タイ - バンコク
Tel: 66-2-694-1351

ベトナム - ホーチミン
Tel: 84-28-5448-2100

欧州

オーストリア - ヴェルス
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

デンマーク - コペンハーゲン
Tel: 45-4485-5910
Fax: 45-4485-2829

フィンランド - エスポー
Tel: 358-9-4520-820

フランス - パリ
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

ドイツ - ガーヒンク
Tel: 49-8931-9700

ドイツ - ハーン
Tel: 49-2129-3766400

ドイツ - ハイムロン
Tel: 49-7131-72400

ドイツ - カールスルーエ
Tel: 49-721-625370

ドイツ - ミュンヘン
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

ドイツ - ローゼンハイム
Tel: 49-8031-354-560

イスラエル - ラーナナ
Tel: 972-9-744-7705

イタリア - ミラノ
Tel: 39-0331-742611
Fax: 39-0331-466781

イタリア - バドヴァ
Tel: 39-049-7625286

オランダ - ドリュネン
Tel: 31-416-690399
Fax: 31-416-690340

ノルウェー - トロンハイム
Tel: 47-7288-4388

ポーランド - ワルシャワ
Tel: 48-22-3325737

ルーマニア - ブカレスト
Tel: 40-21-407-87-50

スペイン - マドリッド
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

スウェーデン - ヨーテボリ
Tel: 46-31-704-60-40

スウェーデン - ストックホルム
Tel: 46-8-5090-4654

イギリス - ウォーキンガム
Tel: 44-118-921-5800
Fax: 44-118-921-5820