

注意: この日本語版文書は参考資料としてご利用ください。
最新情報は必ずオリジナルの英語版をご参照願います。



AT24CSW01X/AT24CSW02X

セキュリティレジスタとソフトウェア書き込み保護を備えた I²C 互換(Two-Wire)シリアル EEPROM 1 Kbit (128 x 8)、2 Kbit (256 x 8)

特長

- 低電圧動作:
 - $V_{CC} = 1.7 \sim 3.6 \text{ V}$
- 内部で 128 x 8 ビット(1K)または 256 x 8 ビット(2K)として構成
- EEPROM アレイのソフトウェア書き込み保護:
 - 5 種の設定が可能
 - 保護設定を恒久的に適用可能
- 256 ビットセキュリティレジスタ:
 - 128 ビットシリアル番号を書き込み済み
 - 重要なユーザデータ保存用に追加で 16 バイトの空きユーザ EEPROM を提供
- 出荷時設定済みのハードウェアクライアントアドレス:
 - 利用可能なクライアントアドレス値ごとに一意の注文コード(AT24CSW01X/AT24CSW02X)
- 産業用温度レンジ: $-40 \sim +85 \text{ }^\circ\text{C}$
- I²C 互換(Two-Wire)シリアルインターフェイス:
 - 100 kHz 標準モード、1.7~3.6 V
 - 400 kHz ファストモード、1.7~3.6 V
 - 1 MHz ファストモード プラス(FM+)、1.7~3.6 V
- シュミットトリガ、フィルタ付き入力によるノイズの抑制
- 双方向データ転送プロトコル
- きわめて低いスタンバイ電流(最大 0.8 μA)と動作時電流(最大 1 mA)
- 8 バイトのページ書き込みモード:
 - ページ内部分書き込みが可能
- ランダム読み出しモードとシーケンシャル読み出しモード
- 自己タイミング書き込みサイクル(最大 5 ms 以内)
- ESD 保護 > 4,000 V
- 高信頼性:
 - 書き込み耐性: 1,000,000 サイクル
 - データ保持寿命: 100 年
- 低環境負荷パッケージオプション(鉛フリー/ハロゲンフリー/RoHS 準拠)
- ダイ供給オプション: ウェハー形態

パッケージ

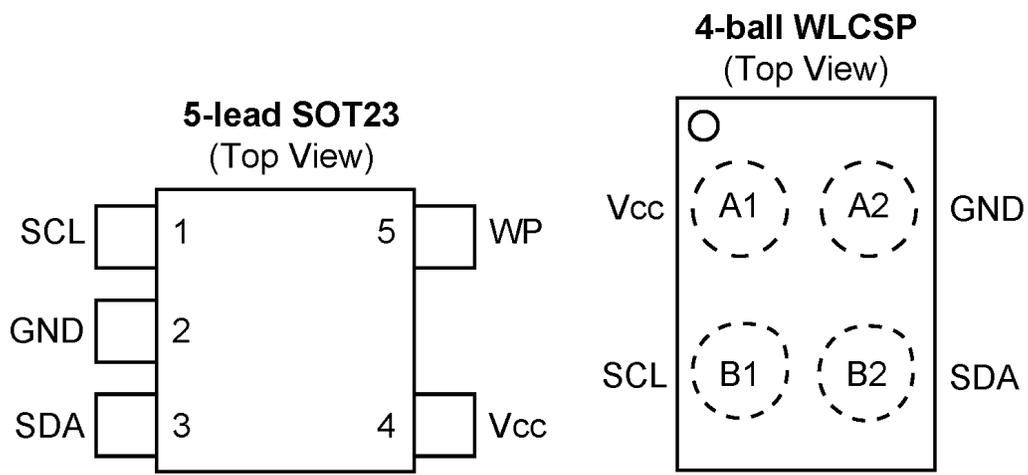
- 5 ピン SOT23 と 4 ボール超薄型 WLCSP

目次

特長	1
パッケージ	1
1. パッケージタイプ	4
2. ピンの説明	5
2.1 シリアルクロック(SCL)	5
2.2 グランド(GND).....	5
2.3 シリアルデータ(SDA)	5
2.4 デバイス電源(Vcc).....	5
2.5 書き込み保護(WP).....	5
3. 概要	7
3.1 Two-Wire シリアル EEPROM を使ったシステム構成	7
3.2 ブロック図	8
4. 電気的特性	9
4.1 絶対最大定格	9
4.2 DC/AC 動作レンジ	9
4.3 DC 特性	9
4.4 AC 特性	10
4.5 電気的仕様	11
5. デバイスの動作と通信	13
5.1 クロックとデータの遷移要件	13
5.2 スタート条件とストップ条件	13
5.3 ACK 応答と NAK 応答	14
5.4 スタンバイモード	14
5.5 ソフトウェア リセット	14
6. メモリ構成	16
6.1 デバイスアドレス指定	16
7. 書き込み動作	18
7.1 バイト書き込み	18
7.2 ページ書き込み	18
7.3 ACK 応答ポーリング	19
7.4 書き込みサイクルのタイミング	20
8. 書き込み保護	21
8.1 ハードウェア書き込み保護	21
8.2 EEPROM アレイのソフトウェア書き込み保護	21
8.3 書き込み保護レジスタへの書き込み	23

8.4	書き込み保護レジスタからの読み出し	23
9.	読み出し動作.....	25
9.1	現在アドレス読み出し	25
9.2	ランダム読み出し.....	25
9.3	シーケンシャル読み出し	26
10.	セキュリティ レジスタ	27
10.1	カスタム プログラミング オプション	27
10.2	セキュリティ レジスタからの読み出し動作	27
10.3	セキュリティ レジスタへの書き込み動作	28
11.	Microchip 社によるデバイスの既定値条件	30
12.	パッケージ情報	31
12.1	パッケージのマーキング情報	31
13.	改訂履歴	36
	Microchip 社ウェブサイト	37
	製品変更通知サービス	37
	お客様サポート	37
	製品識別システム.....	38
	Microchip 社のデバイスコード保護機能.....	38
	法律上の注意点	39
	商標	39
	品質管理システム.....	40
	各国の営業所とサービス	41

1. パッケージタイプ(原寸大ではない)



2. ピンの説明

表 2-1 にピン機能の一覧を示します。

表 2-1. ピン割り当て表

名称	5 ピン SOT23	4 ポール WLCSP	機能
SCL	1	B1	シリアルクロック
GND	2	A2	グランド
SDA	3	B2	シリアルデータ
Vcc	4	A1	デバイス電源
WP ⁽¹⁾	5	-	書き込み保護

Note:

1. WP ピンは非駆動時、内部で GND へプルダウンされています。幅広いアプリケーション環境で動作できるように、このプルダウン メカニズムは意図的にある程度強く設計されています。このピンのバイアス電圧が CMOS 入力バッファのトリップポイント(約 $0.5 \times V_{CC}$)を上回ると、プルダウン メカニズムは解除されます。Microchip 社ではこのピンを可能な限り既知の状態に接続する事を推奨しています。

2.1 シリアルクロック(SCL)

SCL ピンは、デバイスへのクロック供給と、デバイスとのデータの流れの制御に使われます。SDA ピンに入力されるコマンドと入力データは常に SCL の立ち上がりエッジでラッチされ、SDA ピンの出力データは SCL の立ち下がりがエッジに同期して出力されます。SCL ピンはシリアルバスがアイドル中に強制的に High にする、または外部プルアップ抵抗を使って High にする必要があります。

2.2 グランド(GND)

デバイス電源(V_{CC})の参照グランドです。グランド(GND)ピンはシステムグランドに接続する必要があります。

2.3 シリアルデータ(SDA)

SDA ピンはオープンドレインの双方向(入出力)ピンであり、シリアルデータ転送用に使います。SDA ピンは外付けプルアップ抵抗(10 k Ω 以下)を使って High へプルアップする必要があります。このピンは、同一バス上の他のデバイスのオープンドレイン ピンまたはオープンコレクタ ピンと並列に接続(wire-ORed)できます。

2.4 デバイス電源(V_{CC})

デバイス電源(V_{CC})ピンはデバイスに電源電圧を供給するために使います。不正な結果が生成される可能性があるため、無効な V_{CC} 電圧で動作させてはなりません。

2.5 書き込み保護(WP)

書き込み保護入力は、GND に接続した時、通常書き込み動作が可能になります。WP ピンを V_{CC} に直接接続すると、保護されたメモリに対する書き込み動作が全て禁止されます。

ピンをフロート状態にすると、WP ピンは内部で GND にプルダウンされます。ただし、お客様のアプリケーションで容量性カップリングが発生する可能性があるため、Microchip 社では WP ピンを常に既知の状態に接続する事を推奨します。プルアップ抵抗を使う場合、10 k Ω 以下にする事を推奨します。

表 2-2. 書き込み保護

WP ピンのステータス	アレイの保護対象部分
Vcc	アレイ全体とセキュリティ レジスタ
GND	通常のカスタム動作

3. 概要

AT24CSW01X/AT24CSW02X は、8 ビット x 128/256 ワードで構成された 1,024/2,048 ビットのシリアル EEPROM (Electrically Erasable and Programmable Read Only Memory)を提供します。このデバイスは低消費電力動作と低電圧動作が不可欠な多くの産業用および商業用アプリケーション向けに最適化されています。

このデバイスの EEPROM アレイに対するソフトウェア書き込み保護機能を備えており、保護レベルを 5 段階にプログラムできます。必要な場合、デバイスの保護設定は恒久的に適用できます。恒久的な保護を誤って適用しないようにするための安全措置が組み込まれています。

さらに、各デバイスには公称の EEPROM アレイの他に 256 ビットの追加 EEPROM を含むセキュリティ レジスタが含まれています。このセキュリティ レジスタは 16 バイトの読み出し専用セクションと追加の 16 バイトのユーザプログラマブルセクションで構成されています。

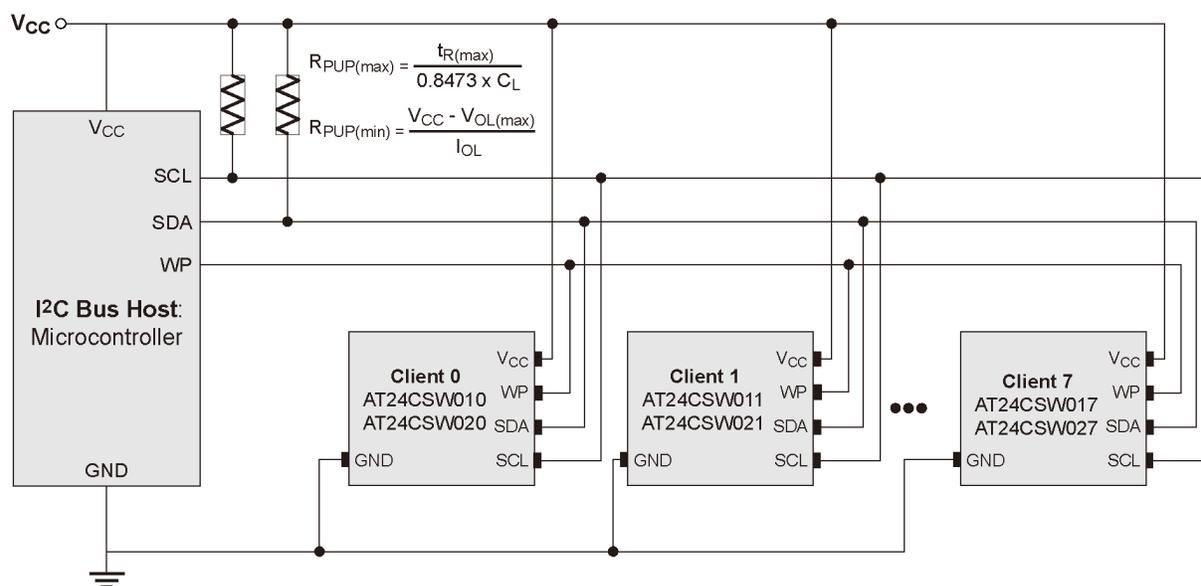
セキュリティ レジスタの先頭にある読み出し専用セクションには、一意性が保証された 128 ビットシリアル番号が工場できき込み済みです。CS シリーズまたは CSW シリーズのシリアル EEPROM を採用すると、製造ラインで製品に真に一意のシリアル番号を書き込むという時間のかかる手順を製造フローから省略できます。

Microchip 社の製造プロセス中に 128 ビットのシリアル番号がプログラムされ、将来書き込みができないように恒久的にロックされます。さらに、この 128 ビットの位置は 1 Kbit または 2 Kbit シリアル EEPROM のユーザ読み書き領域を一切消費しません。このシリアル番号は、メモリアレイのサイズやインターフェイス プロトコルの種類を問わず、CS シリーズまたは CSW シリーズのシリアル EEPROM 全体で一意である事が保証されています。つまり、将来の世代でアプリケーションのメモリサイズやインターフェイス プロトコルのニーズが変化したとしても、CS シリーズまたは CSW シリーズのシリアル EEPROM 製品で導入したシリアル番号の有効性が保たれます。

セキュリティ レジスタ内の 128 ビットの読み出し専用シリアル番号の後に追加の 16 バイトの EEPROM は 2 ページ(各ページは 8 バイト)で構成されています。セキュリティ レジスタ内のこの領域はユーザ書き込み可能で、必要に応じて、ソフトウェアシーケンスによって後から恒久的に書き込み保護する事が可能です。セキュリティ レジスタのユーザ書き込み可能セクションは、重要なアプリケーション データを不可逆的に保護する必要があるアプリケーション向けに理想的です。

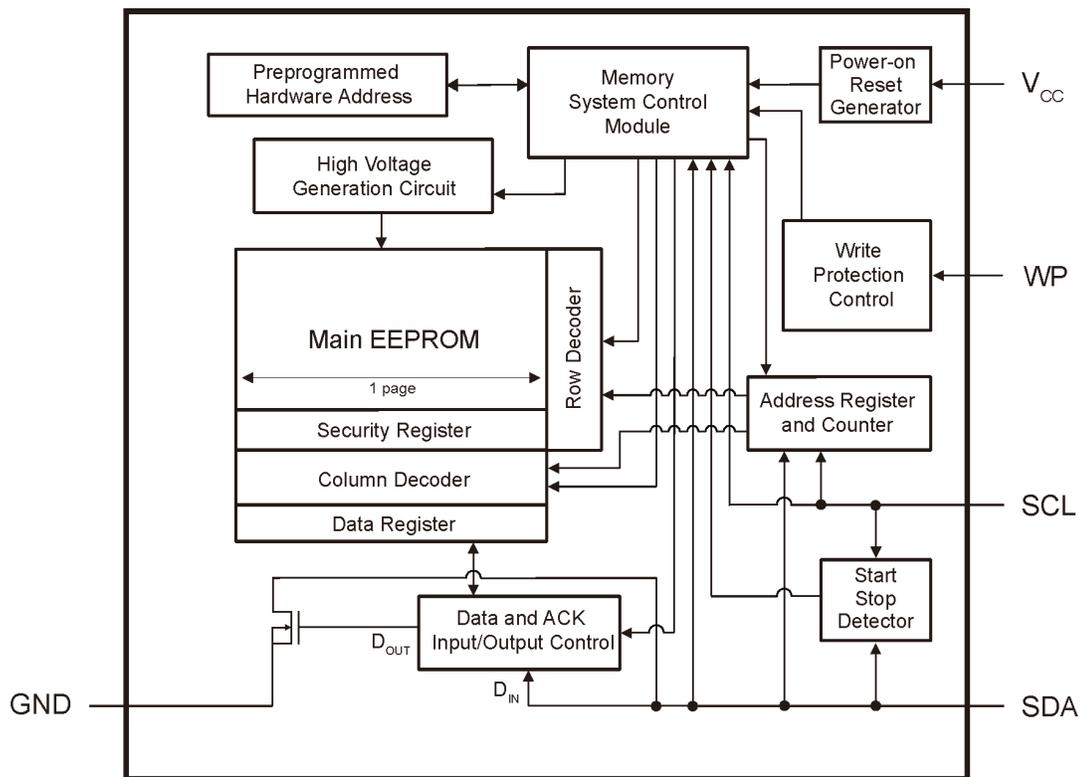
AT24CSW01X/AT24CSW02X は 5 ピン SOT23 とクラス最高の 4 ポール超薄型 WLCSP パッケージで提供され、アクセスは I²C 互換 Two-Wire シリアル インターフェイスを介します。その他のパッケージ オプションはお問い合わせください。このデバイスは 1.7~3.6 V の電源電圧レンジで動作します。

3.1 Two-Wire シリアル EEPROM を使ったシステム構成



Note: WP ピンは 5 ピン SOT23 パッケージでのみ提供されます。

3.2 ブロック図



Note: WP ピンは 5 ピン SOT23 パッケージでのみ提供されます。

4. 電気的特性

4.1 絶対最大定格

通電中の温度	-55~+125 °C
保管温度	-65~+150 °C
V _{CC}	4.1 V
グラウンドを基準とする各ピンの電圧	-0.6 V~V _{CC} +0.5 V
DC 出力電流	5.0 mA
ESD 保護	>4 kV

Note: この「絶対最大定格」を超える条件は、デバイスに恒久的な損傷を生じさせる可能性があります。これは定格条件に過ぎません。本仕様書の動作表に示されている条件または上記とは異なる条件でのデバイスの機能的動作を意味するものではありません。絶対最大定格条件を超えて長期間曝露させるとデバイスの信頼性に影響が及ぶ可能性があります。

4.2 DC/AC 動作レンジ

表 4-1. DC/AC 動作レンジ

AT24CSW01X/AT24CSW02X		
動作温度(°C)	産業用温度レンジ	-40~+85 °C
V _{CC} 電源	低電圧グレード	1.7 ~ 3.6 V

4.3 DC 特性

表 4-2. DC 特性

パラメータ	記号	Min.	Typical ⁽¹⁾	Max.	単位	試験条件
電源電圧	V _{CC}	1.7	—	3.6	V	
消費電流	I _{CC1}	—	0.08	0.3	mA	V _{CC} = 1.8 V ⁽²⁾ 、400 kHz で読み出し
		—	0.15	0.5	mA	V _{CC} = 3.6 V、1 MHz で読み出し
消費電流	I _{CC2}	—	0.20	1.0	mA	V _{CC} = 3.6 V、1 MHz で書き込み
スタンバイ電流	I _{SB}	—	0.08	0.4	μA	V _{CC} = 1.8 V ⁽²⁾ 、V _{IN} = V _{CC} または GND
		—	0.10	0.8	μA	V _{CC} = 3.6 V、V _{IN} = V _{CC} または GND
入力リーク電流	I _{LI}	—	0.10	3.0	μA	V _{IN} = V _{CC} または GND
出力リーク電流	I _{LO}	—	0.05	3.0	μA	V _{OUT} = V _{CC} または GND
入力 Low レベル電圧	V _{IL}	-0.6	—	V _{CC} × 0.3	V	Note 2
入力 High レベル電圧	V _{IH}	V _{CC} × 0.7	—	V _{CC} + 0.5	V	Note 2
出力 Low レベル	V _{OL1}	—	—	0.2	V	V _{CC} = 1.8 V、I _{OL} = 0.15 mA
出力 Low レベル	V _{OL2}	—	—	0.4	V	V _{CC} = 3.0V、I _{OL} = 2.1 mA

Notes:

- 特に明記しない限り、Typical 値は T_A = +25 °C での特性です。
- このパラメータは特性評価で検証していますが、製造時の検査は実施していません。

4.4 AC 特性

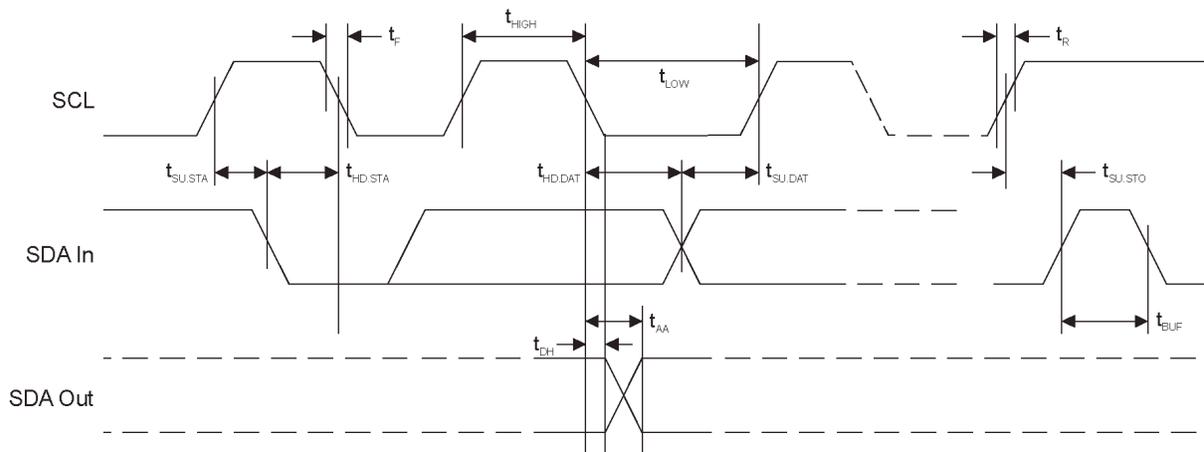
表 4-3. AC 特性⁽¹⁾

パラメータ	記号	標準モード		ファストモード		ファストモード プラス		単位
		V _{CC} = 1.7~3.6 V		V _{CC} = 1.7~3.6 V		V _{CC} = 1.7~3.6 V		
		Min.	Max.	Min.	Max.	Min.	Max.	
クロック周波数、SCL	f _{SCL}	–	100	–	400	–	1000	kHz
クロック Low パルス幅	t _{LOW}	4,700	–	1,300	–	500	–	ns
クロック High パルス幅	t _{HIGH}	4,000	–	600	–	400	–	ns
入力フィルタによるスパイク抑止(SCL、SDA) ⁽²⁾	t _i	–	100	–	100	–	100	ns
クロック Low からデータ出力確定までの時間	t _{AA}	–	4,500	–	900	–	450	ns
STOP と START の間のバスフリー時間 ⁽²⁾	t _{BUF}	4,700	–	1,300	–	500	–	ns
スタート条件ホールド時間	t _{HD.STA}	4,000	–	600	–	250	–	ns
スタートセットアップ時間	t _{SU.STA}	4,700	–	600	–	250	–	ns
データ入力ホールド時間	t _{HD.DAT}	0	–	0	–	0	–	ns
データ入力セットアップ時間	t _{SU.DAT}	200	–	100	–	100	–	ns
入力立ち上がり時間 ⁽²⁾	t _R	–	1,000	–	300	–	100	ns
入力立ち下がり時間 ⁽²⁾	t _F	–	300	–	300	–	100	ns
ストップセットアップ時間	t _{SU.STO}	4,700	–	600	–	250	–	ns
書き込み保護セットアップ時間	t _{SU.WP}	4,000	–	600	–	100	–	ns
書き込み保護ホールド時間	t _{HD.WP}	4,000	–	600	–	400	–	ns
データ出力ホールド時間	t _{DH}	100	–	50	–	50	–	ns
書き込みサイクル時間	t _{WR}	–	5	–	5	–	5	ms

Note:

- AC 計測条件:
 - C_L: 100 pF
 - R_{PUP} (V_{CC} への SDA バスライン プルアップ抵抗): 1.3 kΩ (1000 kHz)、4 kΩ (400 kHz)、10 kΩ (100 kHz)
 - 入力パルス電圧: 0.3 x V_{CC} ~ 0.7 x V_{CC}
 - 入力立ち上がり/立ち下がり時間: ≤50 ns
 - 入出力タイミング参照電圧: 0.5 x V_{CC}
- これらのパラメータは製品の特性評価で決定されたものであり、製造時の全数検査は実施していません。

図 4-1. バスタイミング



4.5 電気的仕様

4.5.1 電源投入要件とリセット挙動

電源投入シーケンス中に AT24CSW01X/AT24CSW02X に供給される V_{CC} 電圧は、GND から最小 V_{CC} レベルまで $0.1 \text{ V}/\mu\text{s}$ 以下のスルーレートで単調に増加する必要があります(表 4-1 内で指定の通り)。

4.5.1.1 デバイスリセット

電源投入シーケンス中に不用意な書き込み動作またはその他の誤ったイベントが発生する事を防ぐため、AT24CSW01X/AT24CSW02X はパワーオン リセット(POR)回路を備えています。電源投入中は、 V_{CC} レベルが内部電圧しきい値(V_{POR})を超えるまで本デバイスはコマンドに応答しません。 V_{CC} が V_{POR} を超えると、本でデバイスはリセット状態からスタンバイモードへ移行します。

V_{CC} 電圧が安定値(最小 V_{CC} レベル以上)に達するまで、本デバイスへ命令を送信ないようにシステムを設計する必要があります。 V_{CC} が最小 V_{CC} レベルに達した後、バスホストは最初のコマンドを本デバイスへ送信する前に t_{PUP} 以上の時間が過ぎるまで待機する必要があります。電源投入に関連するこれらのパラメータを表 4-4 に示します。

表 4-4. 電源投入条件⁽¹⁾

記号	パラメータ	Min.	Max.	単位
t_{PUP}	V_{CC} が安定してから本デバイスがコマンドを受け付け可能になるまでの時間	100	—	μs
V_{POR}	パワーオン リセットしきい値電圧	—	1.5	V
t_{POFF}	電源遮断から次の電源投入サイクルを開始するまでに $V_{CC} = 0 \text{ V}$ を維持する必要がある最小時間	1	—	ms

Note:

- これらのパラメータは特性評価で検証していますが、製造時の全数検査は実施していません。

AT24CSW01X/AT24CSW02X に供給される V_{CC} のレベルが指定された最大 V_{POR} レベルを下回るイベントが発生した場合、フルパワー サイクル シーケンスを実行する事を推奨します。まず、 V_{CC} ピンを GND に駆動し、少なくとも t_{POFF} 時間待機してから、このセクションで定義される要件に従って新しい電源投入シーケンスを実行します。

4.5.2 ピン静電容量

表 4-5. ピンの静電容量⁽¹⁾

記号	試験条件	Max.	単位	条件
C _{I/O}	入出力静電容量(SDA)	8	pF	V _{I/O} = 0 V
C _{IN}	入力静電容量(SCL)	6	pF	V _{IN} = 0 V

Note:

- このパラメータは特性評価で検証していますが、製造時の検査は実施していません。

4.5.3 EEPROM セルの性能特性

表 4-6. EEPROM セルの性能特性

動作	試験条件	Min.	Max.	単位
書き込み耐性 ⁽¹⁾	T _A = +25 °C、V _{CC} (min.) < V _{CC} < V _{CC} (max.)、 バイトまたはページ書き込みモード	1,000,000	–	書き込みサイクル
データ保持期間 ⁽¹⁾	T _A = +55 °C	100	–	年

Note:

- 書き込み耐性は、特性計測と検査プロセスにより決定しています。

5. デバイスの動作と通信

AT24CSW01X/AT24CSW02X はクライアント デバイスとして動作し、単純な I²C 互換 Two-Wire デジタルシリアル インターフェイスを介してホスト コントローラ(通常バスホストと呼ぶ)と通信します。ホストは、シリアルバス上のクライアント デバイスに対する全ての読み書き動作を開始して制御します。ホストもクライアント デバイスもバス上でデータを送受信できます。

シリアル インターフェイスはシリアルクロック(SCL)ラインとシリアルデータ(SDA)ラインの 2 つの信号ラインのみで構成されます。SCL ピンはホストからクロック信号を受信するために使われます。一方、双方向 SDA ピンはホストからコマンドおよびデータ情報を受信し、データをホストに送り返すために使われます。データは常に SCL の立ち上がりエッジで AT24CSW01X/AT24CSW02X にラッチされ、常に SCL の立ち下がりエッジでデバイスから出力されます。SCL ピンと SDA ピンにはスパイク抑制フィルタとシュミットトリガが内蔵されており、入力スパイクやバスノイズの影響を最小化できます。

全てのコマンドおよびデータ情報は、最上位ビット(MSb)から順番に送信されます。バス通信中に、1 クロックサイクルあたり 1 個のデータビットが送信されます。8 ビット(1 バイト)のデータが送信された後、ホストが生成した 9 番目のクロックサイクル(ACK/NAK 応答)クロックサイクルの間に、受信デバイスは ACK または NAK ビットで応答する必要があります。従って、転送するデータ 1 バイトあたり 9 クロックサイクルが必要です。読み書き動作中は、全てのクロックサイクルが途切れる事なく使われます。従って、各データバイトの転送中と ACK/NAK クロックサイクル中に割り込みまたはブレークが発生しない事が必要です。

データ転送中、SDA ピンのデータは SCL が Low の間のみ変化し、SCL が High の間は安定している必要があります。SCL が High の間に SDA ピンのデータが変化した場合、スタート条件またはストップ条件が発生します。スタート条件とストップ条件は、ホストとクライアント デバイス間の全てのシリアルバス通信を開始、終了するために使われます。スタート条件からストップ条件までの間に転送されるデータバイト数に制限はなく、ホストによって決定されます。シリアルバスがアイドルに移行するには、SCL ピンと SDA ピンが同時に論理 High の状態である必要があります。

5.1 クロックとデータの遷移要件

SDA ピンはオープンドレイン端子のため、外部プルアップ抵抗によって High にプルアップされる必要があります。SCL は入力ピンで、High に駆動するか外部プルアップ抵抗によって High にプルアップできます。SDA ピンのデータは SCL が Low の間のみ変化できます。SCL が High の間にデータが変化した場合、5.2 項で定義するスタート条件またはストップ条件の発生に解釈されます。AT24CSW01X/AT24CSW02X の SCL と SDA に対する AC タイミングパラメータの関係を [図 4-1](#) のタイミング波形に示します。AC タイミング特性および仕様の概要を「[AC 特性](#)」にまとめます。

5.2 スタート条件とストップ条件

5.2.1 スタート条件

SCL ピンが論理「1」で安定している状態で SDA ピンが High から Low に変化するとスタート条件が発生し、デバイスはスタンバイ状態から復帰します。ホストはスタート条件を使ってデータ転送シーケンスを開始します。そのため、全てのコマンドはスタート条件で開始する必要があります。デバイスは SDA ピンと SCL ピンを継続的に監視してスタート条件を検出しようとしませんが、検出されない限り応答しません。詳細は [図 5-1](#) を参照してください。

5.2.2 ストップ条件

SCL ピンが論理「1」で安定している状態で SDA ピンが Low から High に変化するとストップ条件が発生します。

ホストはストップ条件を使って AT24CSW01X/AT24CSW02X とのデータ転送シーケンスを終了させる事ができます。すると、デバイスはスタンバイモードに戻ります。また、ホストはストップ条件を使う代わりにスタート条件を繰り返し使って現在のデータ転送を終了させて別の操作を行う事もできます。詳細は [図 5-1](#) を参照してください。

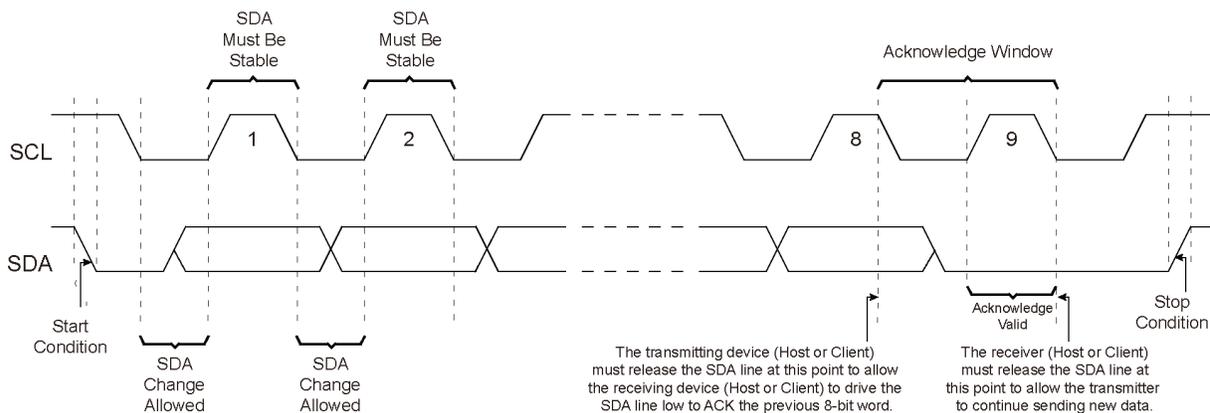
5.3 ACK 応答と NAK 応答

データの各バイトを受信した後、受信側デバイスは送信側デバイスに ACK 応答と呼ばれる応答を返す事によってデータバイトを正常に受信した事を確認する必要があります。ACK は、送信側デバイスがまず 8 番目のクロックの立ち下がりがエッジで SDA ラインを解放し、受信側デバイスが 9 番目のクロックの High 期間全体を通して論理「0」で応答する事で実現されます。

AT24CSW01X/AT24CSW02X がホストへデータを送信している時、ホストは 9 番目のクロックサイクル中に ACK 応答ではなく論理「1」応答を AT24CSW01X/AT24CSW02X に返す事により、データの受信が終了したため動作を終了する旨を示す事ができます。これを NAK 応答と言います。これは、9 番目のクロックサイクル中にホストがロジック「1」応答を返す事で実現されます。ここで AT24CSW01X/AT24CSW02X が SDA ラインを解放すると、ホストはストップ条件を生成できます。

受信側デバイスが SDA ラインを論理「0」に駆動して前の 8 ビットワードを Acknowledge(肯定)するには、送信側デバイス (バスホストまたはシリアル EEPROM)は 8 番目のクロックサイクルの立ち下がりがエッジで SDA ラインを解放する必要があります。トランスミッタが新しいデータの送信を続けられるよう、受信側デバイスは 9 番目のクロックで SDA ラインを解放する必要があります。これらの要件を分かりやすく説明するため、[図 5-1](#) にタイミング図を示します。

図 5-1. スタート条件、データの切り換え、ストップ条件、ACK 応答



5.4 スタンバイモード

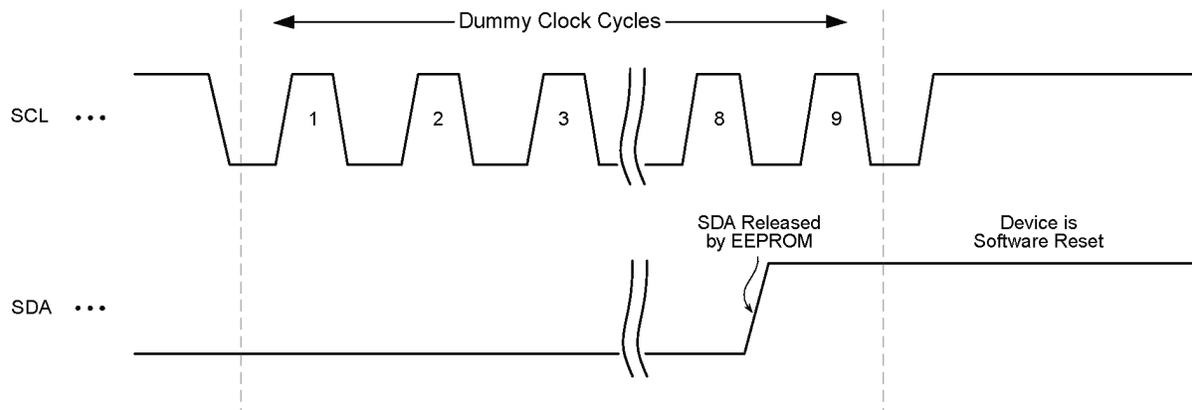
AT24CSW01X/AT24CSW02X は低消費電力スタンバイモードを備えています。スタンバイモードは、以下のいずれかが発生した時に有効になります。

- 電源投入シーケンスが正常に完了した(電源投入要件とリセット挙動参照)。
- 内部書き込みサイクル中ではない時にストップ条件を受信した(書き込み動作参照)。
- 内部書き込みサイクルが完了した(書き込み動作参照)。
- デバイスアドレス バイト内のデバイスタイプ ID またはハードウェア アドレスが無効であった(デバイスアドレス指定参照)。
- バスホストがデバイスからデータを受信した後に ACK 応答ではなく NAK 応答を返した(読み出し動作参照)。

5.5 ソフトウェア リセット

プロトコルの中断、停電、システムリセットが発生した場合、SDA が EEPROM から解放されて High へ遷移するまで SCL クロックを生成し続ける事により、Two-Wire デバイスをプロトコル リセットできます。SDA が EEPROM から解放されるまでのクロックサイクル数は一定ではありません。ソフトウェア リセット シーケンスは 9 ダミー クロックサイクル以内に完了する必要があります。ソフトウェア リセット シーケンスが完了した後、スタート条件に続けてプロトコルをデバイスへ送信する事により、新しいプロトコルを開始できます。[図 5-2](#) を参照してください。

図 5-2. ソフトウェア リセット



9 クロックサイクル中にデバイスが応答しない(SDA バスを解放しない)場合、電源を再投入する事によりデバイスをリセットする必要があります([電源投入要件とリセット挙動](#)参照)。

6. メモリ構成

AT24CSW01X は内部で 16 ページ(各ページは 8 バイト)として構成されます。AT24CSW02X の EEPROM アレイは内部で 32 ページ(各ページは 8 バイト)として構成されます。このデバイスは 32 バイトのセキュリティ レジスタも備えており、これは 4 ページ(各ページは 8 バイト)で構成されます。このレジスタの下位 16 バイトには一意性が保証された 128 ビットのシリアル番号が工場書き込み済みです。上位 16 バイトはユーザ書き込み可能で(後から)恒久的に書き込み保護する事が可能です([セキュリティ レジスタ](#)参照)。

図 6-1. メモリ構成

	Memory Address Range	Protection Features
Main 1-Kbit or 2-Kbit EEPROM	1-Kbit Address Range (00h-7Fh)	Five Different Levels of Block Protection from Write Protection Register
	2-Kbit Address Range (00h-FFh)	
256-bit Security Register	128-bit Serial Number Address Range (80h-8Fh)	Read-Only
	User-Programmable Memory Address Range (90h-9Fh)	Permanently Lockable by Software

AT24CSW01X/AT24CSW02X は、メモリの書き込み可能領域を制御する 8 ビットの書き込み保護レジスタも備えています。このレジスタの使い方の詳細は[書き込み保護](#)を参照してください。

6.1 デバイスアドレス指定

デバイスにアクセスするには、スタート条件の後に 8 ビットのデバイスアドレス バイトが必要です。これにより、デバイスで読み取りまたは書き込み動作が可能になります。バス上には複数のクライアント デバイスが存在できます。ホストが特定のクライアント デバイスを選択してアクセスできるようにするため、各クライアント デバイスには一意のアドレスを割り当てる必要があります。

デバイスアドレス バイトの上位 4 ビットはデバイスタイプ ID と呼ばれます。デバイスアドレス バイトのビット 7~4 に、メイン EEPROM にアクセスする場合「1010」(Ah)、セキュリティ レジスタと書き込み保護レジスタにアクセスする場合「1011」(Bh)のデバイスタイプ ID が必要です([表 6-1](#))。

4 ビットのデバイスタイプ ID の後にあるのがクライアント アドレスビット A2、A1、A0 です。AT24CSW01X/AT24CSW02X が ACK を返す値は各デバイスにあらかじめプログラムされています。クライアントが取り得る 8 つの組み合わせのそれぞれについて一意の注文コードが用意されています。[表 6-2](#)に示すように、デバイスにプログラム済みのクライアント アドレスはベース製品番号に組み込まれています。

セキュリティ レジスタのメモリ位置へのアクセスはデバイス アドレスワードが「1011」(Bh)で始まる必要があるという例外を除けばメイン EEPROM の領域の場合と同様です。ハードウェア アドレスビット(A2、A1、A0)の動作は EEPROM のアドレス指定シーケンス中と同じです([表 6-2](#) 参照)。セキュリティ レジスタの下位 16 バイトは読み出し専用ですが、このビットが論理「0」の場合、デバイスは ACK を返します。セキュリティ レジスタから読み出すには、[セキュリティ レジスタからの読み出し動作](#)を参照してください。書き込みについては[セキュリティ レジスタへの書き込み動作](#)を参照してください。

Note: セキュリティ レジスタへのアクセスは、本デバイスに対するシーケンスまたはコマンドがホストからの NAK またはストップ条件によって正しく終了した場合にのみ可能です。先行するシーケンスが正しく終了しない限り、セキュリティ レジスタとの全ての通信は正しく実行されません。

デバイスアドレス バイトの第 8 ビット(bit 0)は読み/書き選択ビットです。このビットが High であれば読み出し動作が開始され、Low であれば書き込み動作が開始されます。

デバイスアドレス バイトの比較が成功すると AT24CSW01X/AT24CSW02X は ACK を返し、有効な比較結果が得られなければ NAK を返します。

Note: セキュリティレジスタの下位 16 バイトは読み出し専用ですが、読み/書き選択ビットが論理「0」の場合、デバイスは ACK を返します。

表 6-1. デバイスアドレス バイト

メモリ領域	デバイスタイプ ID				ハードウェア クライアント アドレスビット			R/ \overline{W} 選択
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EEPROM アレイ	1	0	1	0	A2	A1	A0	R/ \overline{W}
セキュリティレジスタと 書き込みレジスタ 保護レジスタ	1	0	1	1	A2	A1	A0	R/ \overline{W}

表 6-2. 製品番号ごとのハードウェア アドレス応答

製品番号シリーズ		ハードウェア アドレスビット		
1 Kbit	2 Kbit	A2	A1	A0
AT24CSW010	AT24CSW020	0	0	0
AT24CSW011 ⁽¹⁾	AT24CSW021 ⁽¹⁾	0	0	1
AT24CSW012 ⁽¹⁾	AT24CSW022 ⁽¹⁾	0	1	0
AT24CSW013 ⁽¹⁾	AT24CSW023 ⁽¹⁾	0	1	1
AT24CSW014 ⁽¹⁾	AT24CSW024 ⁽¹⁾	1	0	0
AT24CSW015 ⁽¹⁾	AT24CSW025 ⁽¹⁾	1	0	1
AT24CSW016 ⁽¹⁾	AT24CSW026 ⁽¹⁾	1	1	0
AT24CSW017 ⁽¹⁾	AT24CSW027 ⁽¹⁾	1	1	1

Note:

1. 利用できるハードウェア クライアント アドレスについては、正規代理店にお問い合わせください。

現在アドレス読み出しを除く全ての動作において、デバイスアドレス バイトの直後に 1 つのワードアドレス バイトをデバイスへ送信する必要があります。ワードアドレス バイトには 7 ビット(AT24CSW01x の場合)または 8 ビット(AT24CSW02x)のメモリアレイ ワードアドレスが格納されており、EEPROM 内の読み書き開始バイト位置を指定するために使われます。これらのビット位置を表 6-3 に示します。

セキュリティレジスタにアクセスする場合、ワードアドレスの A7 ビットと A6 ビットをそれぞれ「10」に設定する必要があります。これらのビットは 32 バイト空間をアドレス指定するのに必要なアドレスレンジ(A4~A0)よりも上位のアドレスレンジにあります。このアドレスレンジ外の全てのアドレスビットは、他の要件がない限り、論理「0」に設定する事を推奨します。

表 6-3. ワードアドレス バイト

メモリ領域	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EEPROM アレイ	A7 ⁽¹⁾	A6	A5	A4	A3	A2	A1	A0
セキュリティレジスタ	1	0	X	A4	A3	A2	A1	A0
セキュリティレジスタロック機能	0	1	1	0	X	X	X	X
書き込み保護レジスタ	1	1	X	X	X	X	X	X

Note:

1. Bit 7 は AT24CSW01x の「ドントケア」ビットです。

7. 書き込み動作

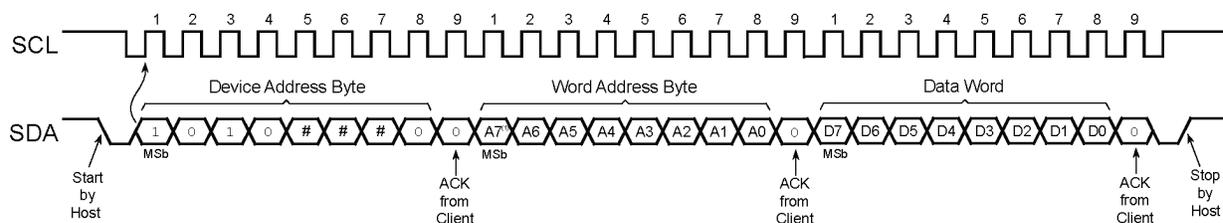
AT24CSW01X/AT24CSW02X に対する全ての書き込み動作は、ホストがスタート条件に続いてデバイスアドレス バイト(R/W ビットは論理「0」に設定)とワードアドレス バイトを送信する事によって始まります。ワードアドレス バイトに続けて書き込みデータ値を格納したデータバイトを送信します。保護領域に書き込むと、デバイスは ACK を返しますが、デバイスは次の処理に対応可能な状態のまま内部書き込みサイクルが中止されます。

7.1 バイト書き込み

AT24CSW01X/AT24CSW02X は単一バイト(8 ビット)の書き込みをサポートします。AT24CSW01X 内のデータワードを選択するには、7 ビットのワードアドレスが必要です。一方、AT24CSW02X 内のデータワードを選択するには、8 ビットのワードアドレスが必要です。

有効なデバイスアドレス バイトとワードアドレス バイトの受信後にデバイスが ACK 応答を送信した時点で、8 ビット データワードの受信が可能になります。この後、8 ビットのデータワードを受信すると、デバイスは ACK で応答します。アドレスを指定したデバイス (バスクライアント等)は、ストップ条件によって書き込み動作を終了する必要があります。ストップ条件が発生するとデバイスは自己タイミング内部書き込みサイクルを開始し、受信したデータワードを不揮発性 EEPROM に書き込みます(t_{WR} 以内に完了)。この書き込みサイクル中は全ての入力が無視されます(デバイスは書き込みが完了するまで応答しません)。

図 7-1. バイト書き込み



Note:

1. A7 ビットはアドレス指定可能な 1K レンジの外にあるため、AT24CSW01x ではドントケア値です。
2. #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

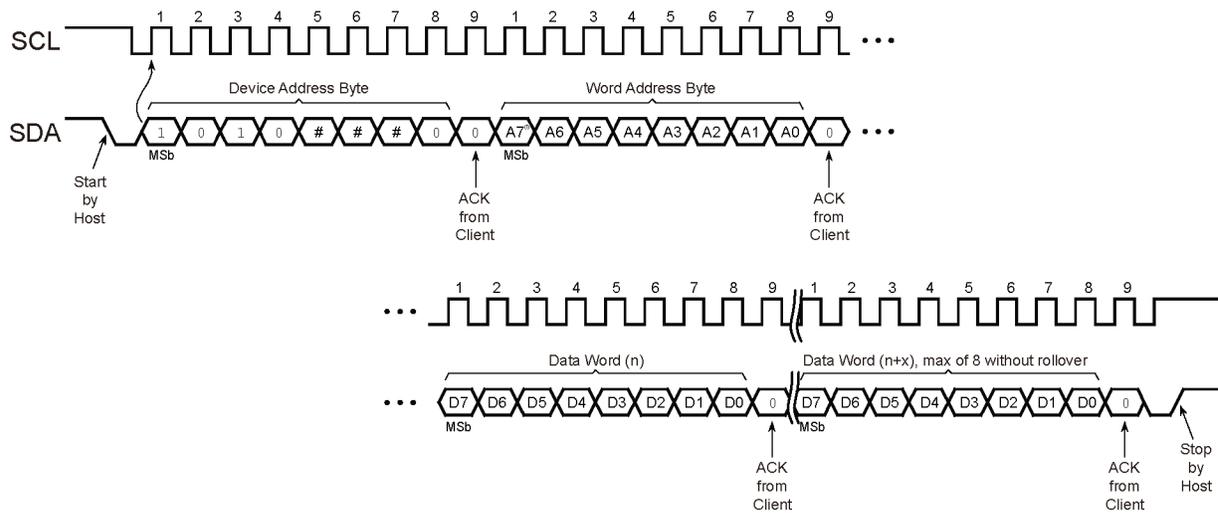
7.2 ページ書き込み

ページ書き込み動作では、最大 8 バイトを同じ書き込みサイクル内で書き込めます。ただし、全てのバイトをメモリアレイの同一行(アドレスビット A7/A6~A3 が同じ領域)内に書き込む必要があります。8 未満のバイトを書き込む部分ページ書き込みも可能です。

ページ書き込みはバイト書き込みと同様の方法で開始します。ただし、バスホストは最初のデータワードをデバイスへ送信した後にストップ条件を送りません。その代わりに、デバイスが最初のデータワードの受信に対して ACK で応答した後に、バスホストは最大で 7 個のデータワードを送信できます。デバイスは各ワードを受信するたびに ACK で応答します。全ての書き込みデータをデバイスへ送信した後、バスホストはストップ条件を生成する必要があります(図 7-2 参照)。この時、内部自己タイミング書き込みサイクルが開始されます。

ワードアドレスの下位 3 ビットは、1 データワードを受信するたびに内部でインクリメントします。上位のアドレスビットはインクリメントせず、アドレスは同じメモリページ行内に維持されます。ページ書き込み動作は、実際に書き込むバイト数に関係なく、1 物理ページ内のバイトへの書き込みに制限されます。インクリメントしたワードアドレスがページ境界に達すると、アドレスカウンタは同じページの先頭へ「ロールオーバー」します。しかし、ロールオーバー イベントは防ぐ必要があります。そうしないと、そのページに先に書き込まれたデータが書き換えられてしまう可能性があります。

図 7-2. ページ書き込み

**Note:**

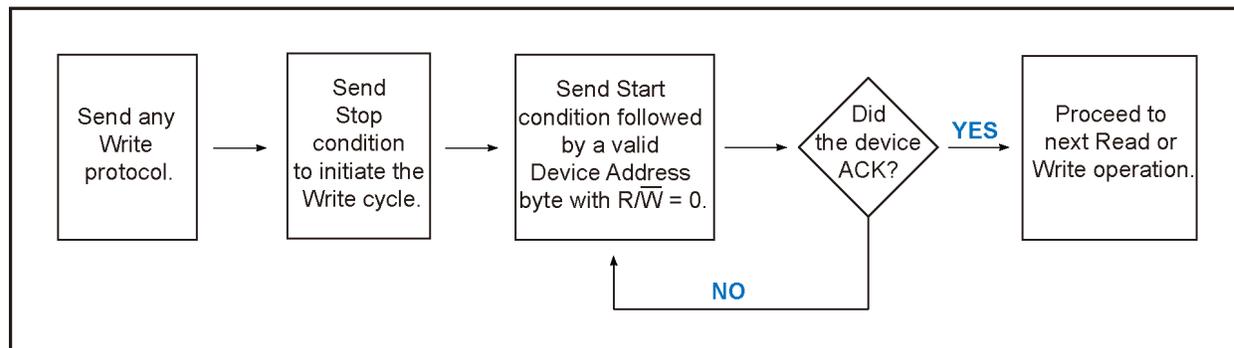
1. A7 ビットはアドレス指定可能な 1K レンジの外にあるため、AT24CSW01x ではドントケア値です。
2. #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

7.3 ACK 応答ポーリング

ACK 応答のポーリング ルーチンを実装して、固定された最大書き込みサイクル時間(t_{WR})を待つ事が望ましくない場合、タイミングが重要なアプリケーションを最適化できます。この方法により、アプリケーションはシリアル EEPROM の書き込みサイクルが完了した事を即座に知り、その後の動作を開始できます。

内部自己タイミング書き込みサイクルが開始されると、ACK 応答ポーリング ルーチンを開始できます。これには、スタート条件と有効なデバイスアドレス バイト(R/\overline{W} ビットは論理「0」)を繰り返し送信する事が含まれます。書き込みサイクルが進行中の場合、デバイスは ACK で応答しません。内部書き込みサイクルが完了すると、EEPROM は ACK で応答し、新しい読み取りまたは書き込み動作を即座に開始できるようになります。この手法を分かりやすく説明するため、以下の図 7-3 にフローチャートを示します。

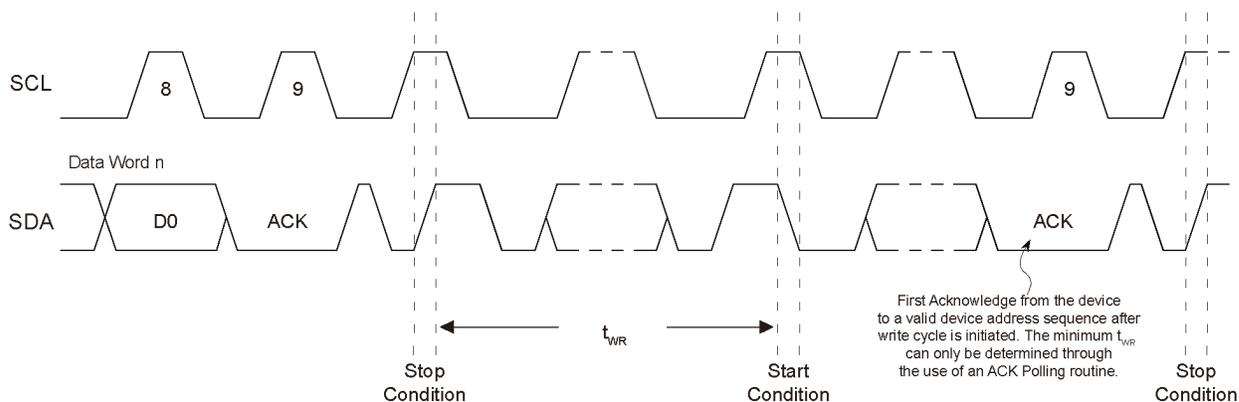
図 7-3. ACK 応答ポーリングのフローチャート



7.4 書き込みサイクルのタイミング

自己タイミング書き込みサイクルの期間(t_{WR})は、ストップ条件(これにより内部書き込みサイクルが始まる)からスタート条件の間に必要な時間として定義されます。最初のデバイスアドレスバイトに対して AT24CSW01X/AT24CSW02X から ACK 応答を得るには、この時間が必要です。この計測を図 7-4 に示します。内部自己タイミング書き込みサイクル中は、メモリアレイから読み出しまたは書き込みをしようとしても処理されません。

図 7-4. 書き込みサイクルのタイミング



8. 書き込み保護

8.1 ハードウェア書き込み保護

AT24CSW01X/AT24CSW02X はハードウェア書き込み保護スキームを使います。これにより、WP ピンが V_{CC} (または有効な V_{IH}) の時にメモリ全体の内容が書き込みから保護されます。WP ピンが GND またはフロート状態の場合、書き込み保護は無効となります。

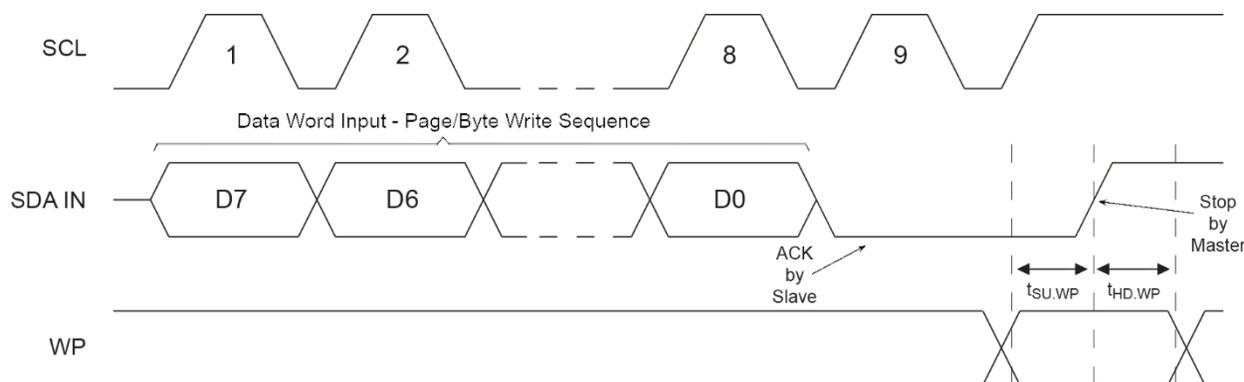
表 8-1. AT24CSW01X/AT24CSW02X の書き込み保護動作

WP ピンの電圧	アレイの保護対象部分
V_{CC}	アレイ全体
GND	なし - 書き込み保護が有効でない

WP ピンの状態は、バイト書き込みまたはページ書き込み動作に対するストップ条件が発生した時、内部自己タイミング書き込みサイクルの開始前に検出されます。ストップ条件の送信後に WP ピンの状態を変更しても書き込みサイクルの実行には影響しません(変更も中断もされません)。WP ピンの状態は、以下の図 8-1 に示すように関連するセットアップ($t_{SU,WP}$)とホールド($t_{HD,WP}$)のタイミングについて有効である必要があります。WP セットアップ時間とは、ストップ条件を発行する前に WP の状態が安定していなければならない時間です。WP ホールド時間とは、ストップ条件の後、WP が安定していなければならない時間です。

WP ピンがアサートされている時に本デバイスへの書き込みが試みられた場合、本デバイスはデバイスアドレス バイト、ワードアドレス バイト、データバイトに対して ACK を返します。ただし、ストップ条件が送信されても書き込みサイクルは開始されません。デバイスは即座に新しい読み出しまたは書き込みコマンドを受け付け可能になります。

図 8-1. 書き込み保護のセットアップとホールドのタイミング



8.2 EEPROM アレイのソフトウェア書き込み保護

AT24CSW01X/AT24CSW02X は WPR(書き込み保護レジスタ)の内容を変更する事によって EEPROM の一部または全体を書き込み禁止に設定できるソフトウェア スキームを利用します。必要に応じて、EEPROM を変更できないように WPR を設定する事で、現在の保護スキームを恒久的なものにできます。

WPR のステータスはランダム読み出し動作に従って判定できます。WPR の状態を変更するには、本セクションに述べる要件に従ってバイト書き込み動作を実行する必要があります。

WPR にアクセスするには、デバイスアドレス バイト内のデバイスタイプ ID として 1011b (Bh)を使う必要があります([書き込み保護レジスタにアクセスするためのデバイスアドレス バイト要件](#)参照)。デバイスタイプ ID の後にあるハードウェア アドレスビット(A2、A1、A0)はデバイスの注文コードによって決定されます(表 6-2 参照)。最後の Bit 0 は読み/書き選択ビットです。読み出しには「1」を使い、書き込みには「0」を使います。

表 8-2. 書き込み保護レジスタにアクセスするためのデバイスアドレス バイト要件

メモリ領域	デバイスタイプ ID				ハードウェア クライアント アドレス ビット			R/ \overline{W} 選択
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
書き込み保護レジスタ	1	0	1	1	A2	A1	A0	R/ \overline{W}

書き込み保護レジスタにアクセスする場合、ワードアドレスの A7 ビットと A6 ビットをそれぞれ「11b」にセットする必要があります。書き込み保護レジスタにアクセスするためのワードアドレス バイト要件に示すように、ワードアドレス バイトの残りのビットは「ドントケア」ビットです。

表 8-3. 書き込み保護レジスタにアクセスするためのワードアドレス バイト要件

	A7	A6	A5	A4	A3	A2	A1	A0
書き込み保護レジスタ	1	1	X	X	X	X	X	X

ワードアドレス バイトの後に、8 ビット書き込み保護レジスタの内容が続きます。このレジスタのフォーマットを書き込み保護レジスタのフォーマットに、WPR ビットの機能を書き込み保護レジスタのビット機能に示します。

表 8-4. 書き込み保護レジスタのフォーマット

動作	D7	D6	D5	D4	D3	D2	D1	D0
WPR の読み出し	0	0	0	0	WPRE	WPB1	WPB0	WPRL
WPR への書き込み	0	1	0: ロックなし 1: ロックをセット	0				

表 8-5. 書き込み保護レジスタのビット機能

ビット	名称	タイプ	説明	
3	WPRE	R/W	0	ソフトウェア書き込み保護は無効(出荷時の既定値)。
			1	WPB[1:0]ビットの状態によって書き込み保護が設定される。
2-1	WPB[1:0]	R/W	00	EEPROM の上位%が書き込み保護される(出荷時の既定値)。
			01	EEPROM の上位%が書き込み保護される。
			10	EEPROM の上位%が書き込み保護される。
			11	EEPROM 全体が書き込み保護される。
0	WPRL	R/OTP	0	WPR は書き込み可能。書き込み中は D5 = 0 が必要(出荷時の既定値)。
			1	書き込み中、WPR が恒久的にロックされる(D5 = 1 が必要)。

- 書き込み保護レジスタ イネーブルビット(WPRE)、ビット 3

このビットは、デバイスのソフトウェア書き込み保護機能を有効/無効にするために使います。この位置を論理「0」にするとソフトウェア書き込み保護機能が無効になり、論理「1」にすると有効になります。

- 書き込み保護ブロックビット(WPB[1:0])、ビット 2:1

WPRE ビットが論理「1」である場合、これらのビットは 4 つのレベルでメモリアレイの保護を可能にします。WPRE ビットが論理「0」の場合、WPB[1:0]ビットの状態はデバイスの保護に一切影響を与えません。表 8-6 に保護されるアドレスレンジを示します。

- **書き込み保護ロックビット(WPRL)、ビット 0**

このビットは WPR の現在の状態を恒久的にロックするために使います。論理「0」は WPR が変更できる事を示し、論理「1」は WPR が既にロックされて変更できない状態であることを示します。WPR が誤ってロックされるのを防ぐため、D5 ビットがデバイスに送信される WPRL ビット(D0 ビット)と一致する必要があります。これらのビットが一致しない場合、書き込みサイクルは中止され、WPR の内容は変更されません。

8.2.1 WPB1 と WPB0 によって設定される保護アドレスレンジ

WPRE ビットが論理「1」にセットされている場合、AT24CSW01X/AT24CSW02X の EEPROM アレイは WPB1 ビットと WPB0 ビットの値に従って書き込みから保護されます。WPRE ビットが論理「0」にセットされている場合、EEPROM アレイのどの部分も保護されません。これら 3 つのビットの組み合わせにより、5 段階のデバイス保護レベルが実現されます。表 8-6 に保護されるメモリのアドレスレンジを示します。

表 8-6. 書き込み保護レジスタにアクセスするためのワードアドレス バイト要件

保護レベル	WPRE	WPB1	WPB2	保護されるアドレスレンジ		保護されないアドレスレンジ	
				1 Kbit	2 Kbit	1 Kbit	2 Kbit
なし	0	X	X	なし	なし	00h-7Fh	00h-FFh
上位¼	1	0	0	60h-7Fh	C0h-FFh	00h-5Fh	00h-BFh
上位½	1	0	1	40h-7Fh	80h-FFh	00h-3Fh	00h-7Fh
上位¾	1	1	0	20h-7Fh	40h-FFh	00h-1Fh	00h-3Fh
アレイ全体	1	1	1	00h-7Fh	00h-FFh	なし	なし

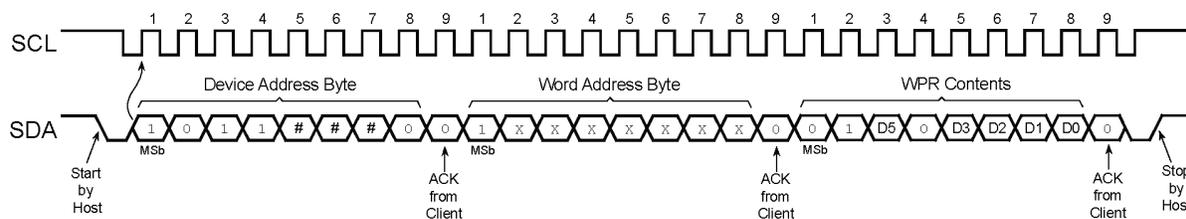
8.3 書き込み保護レジスタへの書き込み

WPR に書き込む場合、書き込み動作が意図的に行われた事を確認するためにデータビット 7~4 が使われます。表 8-4 に示すように、WPR への全ての書き込み動作についてビット 6 はロジック「1」である必要があります。

さらに、以下に示す通り、データビット 5 が D0 ビット値(WPRL)に従って設定されている必要があります。WPR を未ロック状態のままにするには、書き込み中に送信する上位ニブルを 4h、D0 を論理「0」にする必要があります。一方、WPR を恒久的にロックするには、上位ニブルを 6h、D0 を論理「1」にする必要があります。D5 と WPRL ビットが一致しない場合、書き込みサイクルは中止されます。

WPR に書き込む時、AT24CSW01X/AT24CSW02X に 1 バイトを超えるデータを送信すると、書き込みサイクルが中止され、WPR の内容は変更されません。また、WPR が既にロックされている場合(WPRL = 1)、書き込みサイクルは実行されず、デバイスは新しい動作を開始可能な状態になります。

図 8-2. 書き込み保護レジスタの書き込み動作



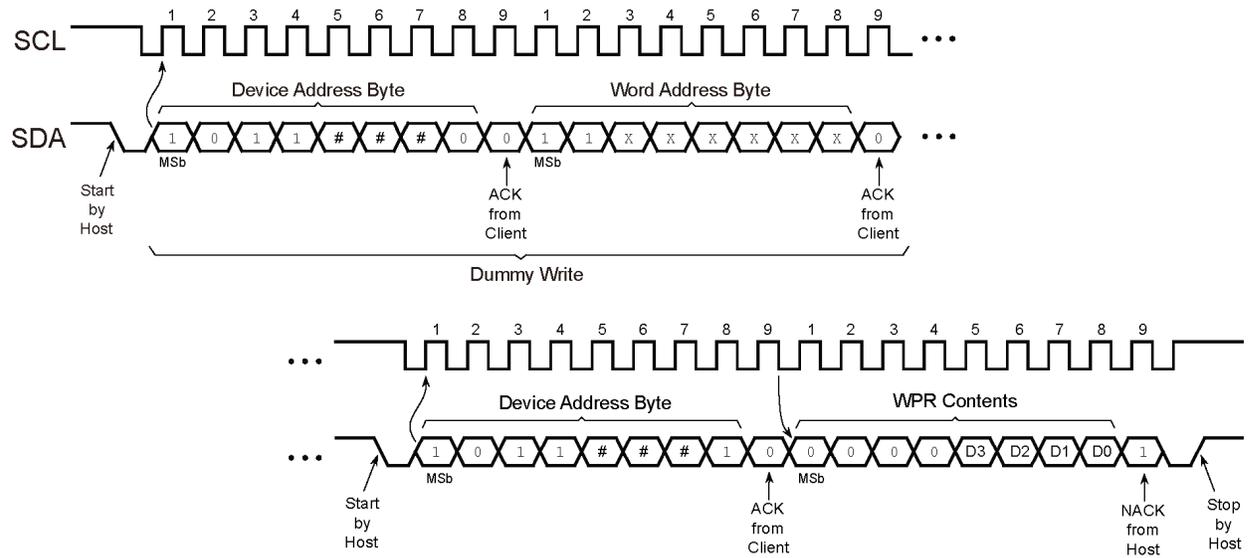
Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

8.4 書き込み保護レジスタからの読み出し

WPR の内容を読み出すには、予約語アドレスビットの A7 と A6 が正しく設定されるようにランダム読み出し動作をデバイスに送信する必要があります(ランダム読み出しを参照)。現在アドレス読み出しで WPR の内容を読み出す事はできません。

表 8-4 に示す通り、WPR の内容を読み出す場合、データビット 7~4 は常に論理「0」として読み出されます。

図 8-3. 書き込み保護レジスタの読み出し



Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

9. 読み出し動作

読み出し動作は書き込み動作と同じ方法で開始しますが、デバイスアドレス バイト内の読み/書き選択ビットを論理「1」に設定する必要があります。本デバイスは以下の読み出し動作をサポートします。

- 現在アドレス読み出し
- ランダムアドレス読み出し
- シーケンシャル読み出し

Note:

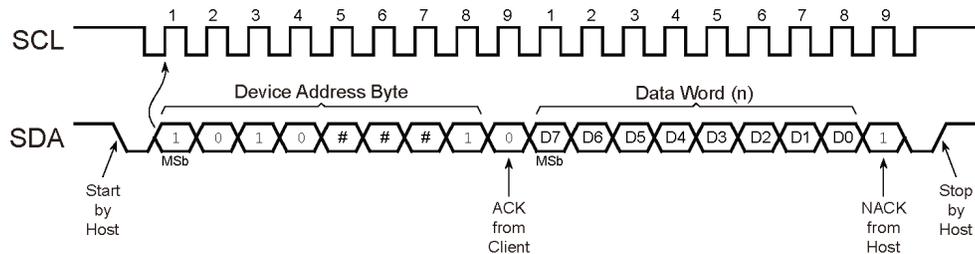
AT24CSW01x/AT24CSW02x では、1つのアドレスポインタ レジスタがEEPROM とセキュリティ レジスタで共有されます。そのため、読み出し位置を別の領域に変更する場合、アドレスポインタを既知の値に設定するために、新しい領域からの最初の読み出し動作はダミー書き込みシーケンス(すなわち、新しい領域のデバイスアドレスおよびワードアドレス バイトを使ったランダム読み出し動作)で開始する必要があります。セキュリティ レジスタの読み出し動作の追加要件については[セキュリティ レジスタからの読み出し動作](#)を参照してください。

9.1 現在アドレス読み出し

内部データワード アドレスカウンタは、直前の読み出しまたは書き込み動作中にアクセスされた最終アドレスを保持し、1ずつインクリメントされます。このアドレスは V_{CC}がデバイスに保持されている限り複数の動作間で有効です。読み出し中のアドレスのロールオーバーはメモリの最終ページの最終バイトから最初のページの最初のバイトに向けて行われます。

現在アドレス読み出し動作は、内部データワード アドレスカウンタが指し示す位置に従ってデータを読み出します。この動作は、スタート条件と有効なデバイスアドレス バイト(R/ \overline{W} ビットは論理「1」)により開始します。本デバイスはこのシーケンスに対して ACK を返し、現在アドレスのデータワードが SDA ラインで出力されます。全てのタイプの読み出し動作は、9 番目のクロックサイクル中にバスホストが ACK で応答しなかった(NAK で応答した)場合に終了します。NAK 応答の後、ホストはストップ条件を送信する事によってプロトコルを完了するか、スタート条件を送信する事によって次のシーケンスを開始できます。

図 9-1. 現在アドレス読み出し

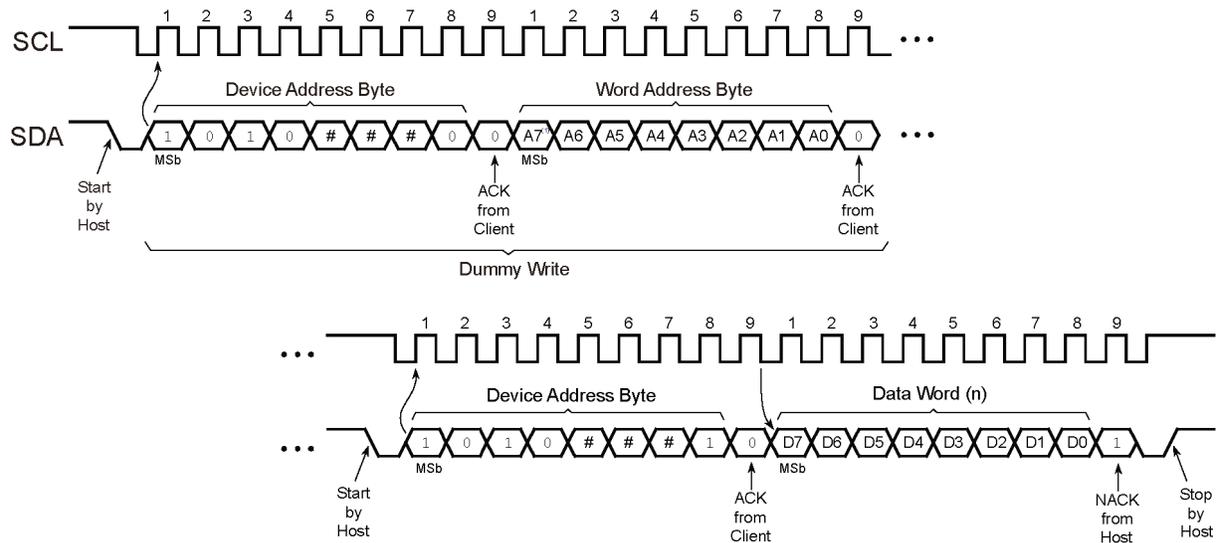


Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

9.2 ランダム読み出し

ランダム読み出しは、バイト書き込み動作と同じ方法で新しいデータワード アドレスに読み込む事によって開始します。これは「ダミー書き込み」シーケンスとして知られています。ただし、デバイスが内部書き込みサイクルに入るのを防ぐため、データバイトとバイト書き込みのストップ条件は省略する必要があります。デバイスアドレスとワードアドレスがクロック入力され、EEPROM によって ACK 応答が返されると、バスホストはスタート条件をもう 1 つ生成する必要があります。バスホストは、スタート条件と有効なデバイスアドレス バイト(R/ \overline{W} ビットは論理「1」)を送信する事によって現在アドレス読み出しを開始します。EEPROM はデバイスアドレスに対して ACK を返し、SDA ライン上にデータワードをシリアルクロック出力します。全てのタイプの読み出し動作は、9 番目のクロックサイクル中にバスホストが ACK で応答しなかった(NAK で応答した)場合に終了します。NAK 応答の後、ホストはストップ条件を送信する事によってプロトコルを完了するか、スタート条件を送信する事によって次のシーケンスを開始できます。

図 9-2. ランダム読み出し



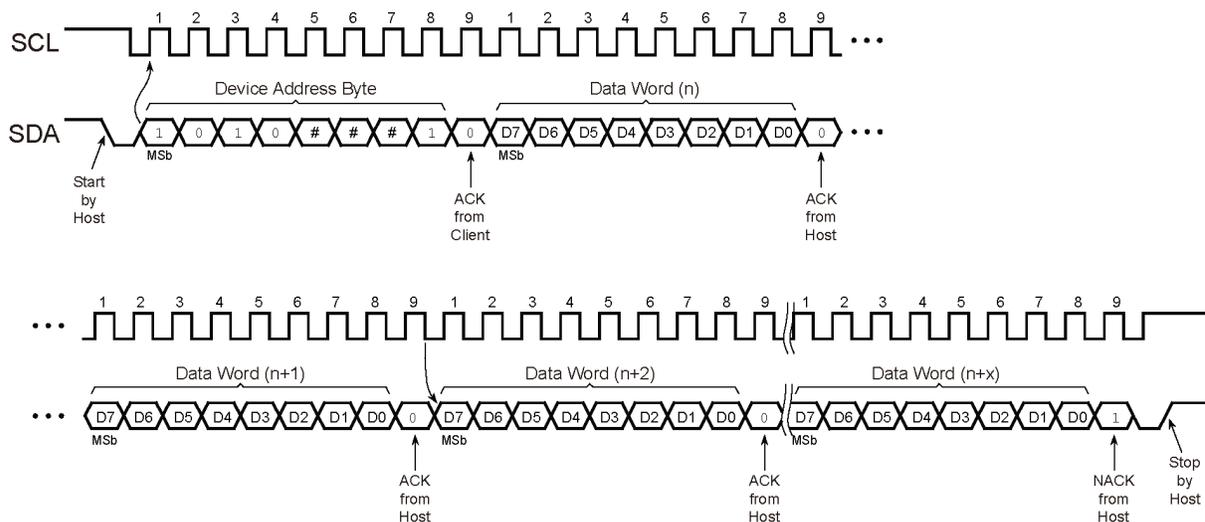
Note:

1. A7 ビットはアドレス指定可能な 1K レンジの外にあるため、AT24CSW01x では「ドントケア」値です。
2. #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

9.3 シーケンシャル読み出し

シーケンシャル読み出しは、現在アドレス読み出しまたはランダム読み出しによって開始します。バスホストは、1つのデータワードを受信した後に ACK で応答します。EEPROM が ACK を受信するたびにワードアドレスは1つずつインクリメントし続け、データワードが順次出力されます。最大メモリアドレスに達すると、データワードアドレスはロールオーバーされ、メモリアレイの先頭からシーケンシャル読み出しが行われます。全てのタイプの読み出し動作は、9番目のクロックサイクル中にバスホストが ACK で応答しなかった(NAK で応答した)場合に終了します。NAK 応答の後、ホストはストップ条件を送信する事によってプロトコルを完了するか、スタート条件を送信する事によって次のシーケンスを開始できます。

図 9-3. シーケンシャル読み出し



Note:

1. #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

10. セキュリティレジスタ

AT24CSW01X/AT24CSW02X は 32 バイトのセキュリティレジスタを備えています。セキュリティレジスタは 16 バイトの読み出し専用セクションと、4 ページ(各ページは 8 バイト)で構成される 16 バイトのユーザ書き込み可能セクションに分割されています。ユーザ書き込み可能セクションは、バイト書き込みとページ書き込みの両方をサポートします。読み出し専用セクションには、一意性が保証された 128 ビットシリアル番号が工場で書き込み済みです。ユーザ書き込み可能セクションは、ロックコマンドによっていつでも恒久的にロックできます。

表 10-1. セキュリティレジスタの構成

セキュリティレジスタバイトの番号									
0	1	...	14	15	16	17	...	30	31
工場書き込み済み(読み出し専用) 0-15: デバイスシリアル番号					ユーザプログラマブル (ロック可能)				

10.1 カスタムプログラミングオプション

Microchip 社は、セキュリティレジスタのユーザ書き込み可能セクション(後でロック可能)にお客様専用データを弊社工場で書き込むカスタムプログラミングオプションを提供しています。カスタムソリューションの詳細は正規代理店にお問い合わせください。

10.2 セキュリティレジスタからの読み出し動作

デバイスアドレスでデバイスタイプ ID1011b (Bh)を使い、ワードアドレスの A7 ビットと A6 ビットを 10b に設定すると、セキュリティレジスタでランダム読み出し動作とシーケンシャル読み出し動作がサポートされます。ワードアドレス バイトに必要な A7 と A6 のアドレスビットがデバイスに送信されないため、セキュリティレジスタの現在アドレス読み出しはサポートされていません。

セキュリティレジスタの最初の 16 バイトは読み出し専用であり、一意性が保証された 128 ビットシリアル番号が工場で書き込み済みです。セキュリティレジスタの残りの 16 バイトはユーザ書き込み可能であり、ロックする事で将来の書き込み動作から保護できます(ロックコマンド参照)。

10.2.1 アドレスポインタの動作

AT24CSW01X/AT24CSW02X では、1 つのアドレスポインタが EEPROM とセキュリティレジスタで共有されます。そのため、セキュリティレジスタの読み出し動作の最初に必ずダミー書き込みシーケンス(すなわちランダム読み出し)を実行し、アドレスポインタを既知の値に設定する必要があります。直前の動作がセキュリティレジスタに対するものであった場合、アドレスポインタには直前のアクセス位置を 1 インクリメントした位置が保持されます。

10.2.2 シリアル番号の読み出し

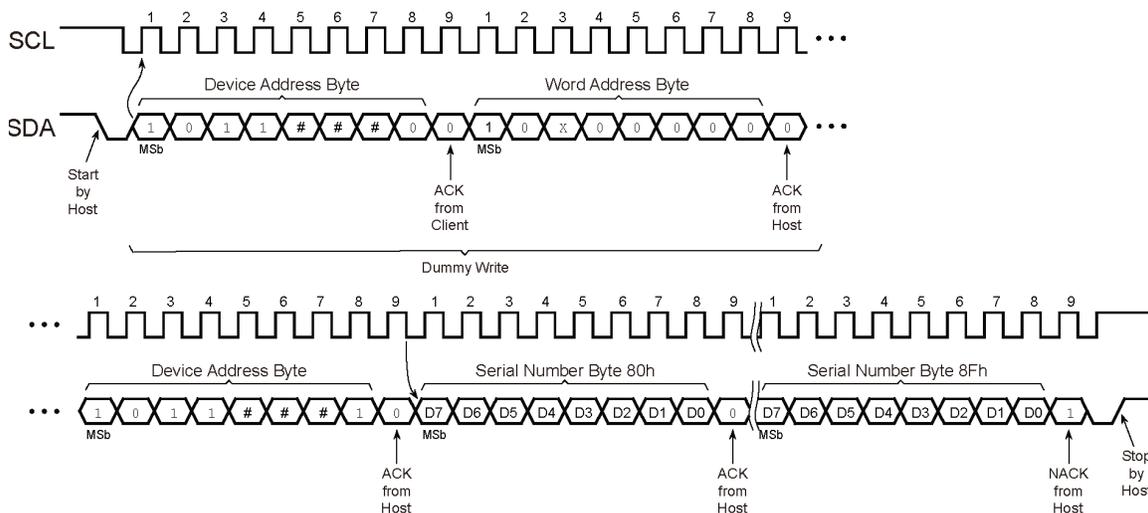
128 ビットのシリアル番号の読み出しは、シーケンシャル読み出しシーケンスと同様ですが、ダミー書き込みで見られるデバイスアドレスと特定のワードアドレスを使う必要があります。ワードアドレスは意図するアドレスを問わず 10b シーケンスで始まる必要があります。10b 以外のワードアドレスを使うと、デバイスは有効なデータを出力しません。

例: アプリケーションでシリアル番号の第 1 バイトを読み出す場合、ワードアドレス入力値は 80h である事が必要です。

Note: 番号の一意性を確保するため、シリアル番号ブロックの開始アドレスから 128 ビット値全体を読み出す必要があります。ブロックの先頭アドレス以外の位置からシリアル番号を読み出すと、一意のシリアル番号が得られません。

セキュリティレジスタの最後のバイト(バイト 32)が読み出されると、データワードアドレスはセキュリティレジスタの先頭アドレスへロールオーバーし、128 ビットシリアル番号の最上位バイトから読み出しが開始されます。シリアル番号の読み出しを含むセキュリティレジスタからの全ての読み出し動作は、ホストが ACK で応答せずにストップ条件を送信した時点で終了します。

図 10-1. シリアル番号の読み出し



Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

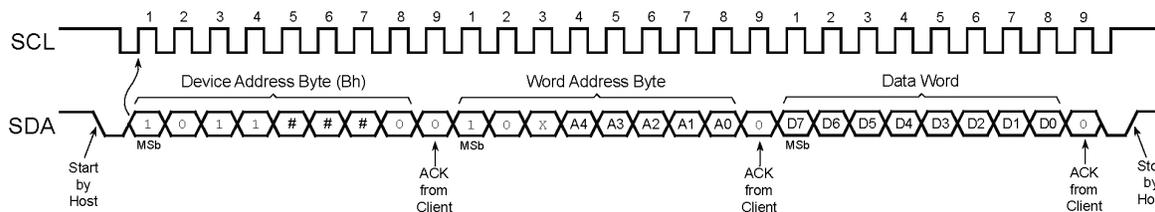
10.3 セキュリティレジスタへの書き込み動作

セキュリティレジスタの上位 16 バイト領域に対してバイト書き込み、ページ書き込み、部分ページ書き込みが可能です。セキュリティレジスタ内のページ書き込みと部分ページ書き込みには、EEPROM 領域への書き込みと同様にページ境界の制約と動作が適用されます(書き込み動作参照)。

セキュリティレジスタに書き込むには、デバイスアドレスバイト内のデバイスタイプ ID が「1011b」(Bh)である事、ハードウェアアドレスビット(A2、A1、A0)が注文コードによって決定される対応する値と一致する事(表 6-2 参照)、読み/書き選択ビットが論理「0」である事が必要です。デバイスはこのシーケンスに対して ACK を返します。

デバイスアドレスバイトの後に来るワードアドレスバイトのビット A7 とビット A6 は、書き込みを意図するアドレスを問わず 10b に設定する必要があります。これらのビットの詳細な要件は表 6-3 を参照してください。図 10-2 に、セキュリティレジスタへの 1 バイト書き込み動作の例を示します。

図 10-2. セキュリティレジスタへのバイト書き込み



Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

セキュリティレジスタのユーザ書き込み可能セクションは、ロックコマンドによって将来の書き込みから恒久的に保護できます。ロックの状態は、ロックコマンドのサブセットを送信する事により判別できます。

10.3.1 ロックコマンド

ロックコマンドは、セキュリティレジスタに対する全ての書き込みを恒久的に禁止する不可逆のシーケンスです。ロックコマンドを実行すると、セキュリティレジスタが読み出し専用になります。

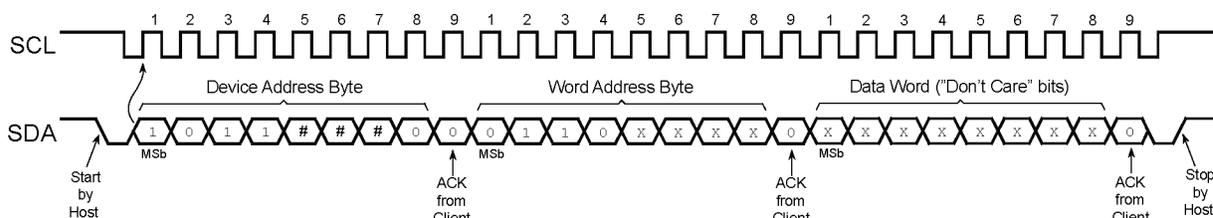
Note: セキュリティレジスタをロックした後にロックを解除する事はできません。

ロックコマンド プロトコルはセキュリティレジスタに対するバイト書き込み動作をエミュレートします。ただし、ワードアドレスの A7~A4 ビットを「0110b」(6h)に設定する必要があります。ワードアドレス内の残りのビットとデータワード内のビットは全て「ドントケア」ですが、これらの「ドントケア」ビットもデバイスへ送信する必要

があります。ワードアドレス バイトとデータワード バイトに対する ACK 応答はセキュリティレジスタが未ロックである事を示し、NAK 応答は AT24CSW01x/AT24CS02x が既にロックされている事を示します。AT24CSW01x/AT24CS02x のロック状態の確認方法は[セキュリティレジスタのロック状態の確認](#)を参照してください。

本デバイスへストップ条件が送信される事でロックシーケンスが終了し、自己タイミング内部書き込みサイクルが始まります。書き込みサイクルが完了した時点でロック動作が完了し、セキュリティレジスタは恒久的に読み出し専用になります。デバイスに対する読み出し動作は常に許可されます。

図 10-3. ロックコマンド

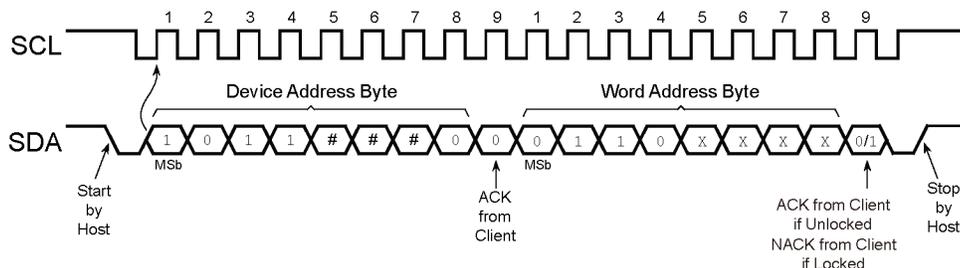


Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

10.3.2 セキュリティレジスタのロック状態の確認

デバイスのロック状態はデバイスのロックコマンドのサブセットを送信する事によって判別できます。デバイスアドレス バイトとワードアドレス バイトのみをデバイスに送信し、ロック状態を判別する必要があります。ワードアドレス バイトに対する ACK 応答は未ロックである事を示し、NAK 応答はロック済みである事を示します。ロック済みである場合、ロックを解除する事はできません。簡略化されたロックシーケンスは、ホストが本デバイスへストップ条件を送信する事により完了します。

図 10-4. セキュリティレジスタのロック状態の確認



Note: #はデバイスの注文コードによって管理されるハードウェア アドレス値です(表 6-2 参照)。

11. Microchip 社によるデバイスの既定値条件

AT24CSW01X/AT24CSW02X は、EEPROM アレイが論理「1」(すなわち全てのメモリ位置のデータが FFh)に設定された状態で出荷されます。

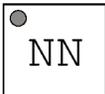
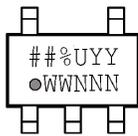
セキュリティ レジスタの下位 16 バイトには 128 ビットのシリアル番号が工場書き込み済みです。このレジスタの上位 16 バイトは論理「1」に設定され、データは FFh になります。

デバイスはセキュリティ レジスタ機能は無効([ロックコマンド](#)参照)、書き込み保護レジスタが 00h(ソフトウェア保護なし)に設定された状態で納入されます。

12. パッケージ情報

12.1 パッケージのマーキング情報

AT24CSW01x and AT24CSW02x: Package Marking Information

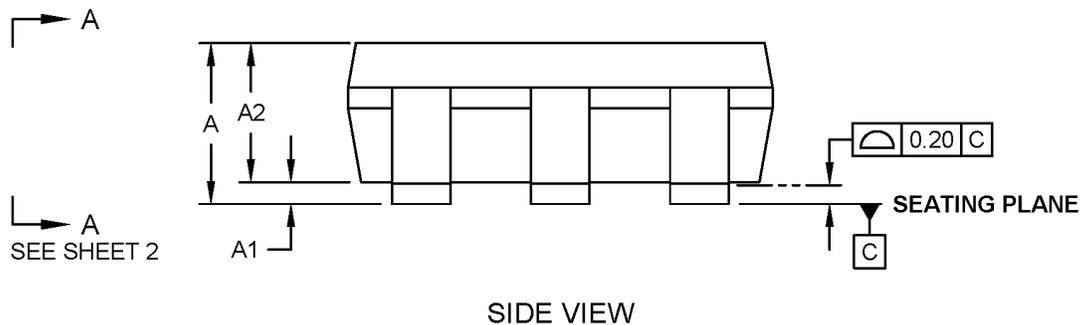
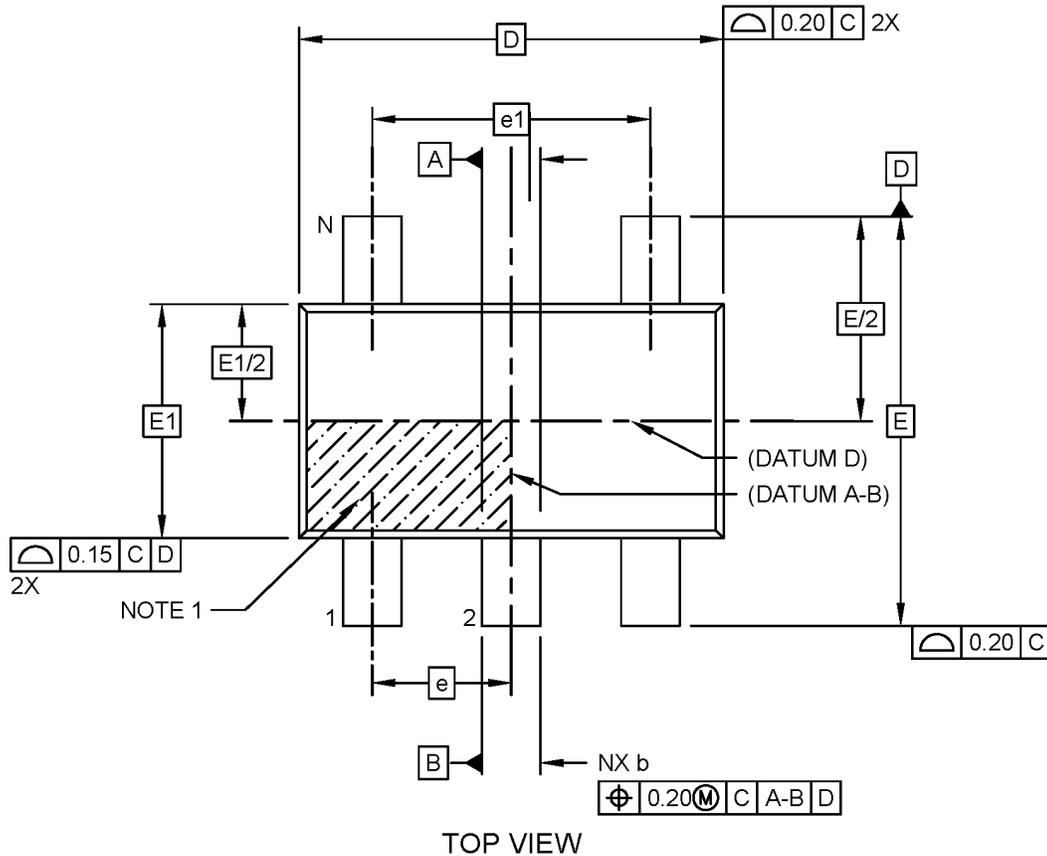
4-ball WLCSP	5-lead SOT23
	

Note 1: designates pin 1
 Note 2: Package drawings are not to scale

Catalog Number Truncation				Truncation Code W1: Not used for WLCSP		Truncation Code W2: Not used for WLCSP	
Date Codes				Voltages			
AT24CSW01X							
AT24CSW02X							
YY = Year	Y = Year	WW = Work Week of Assembly	% = Minimum Voltage				
16: 2016	20: 2020	6: 2016	0: 2020	02: Week 2		M: 1.7V min	
17: 2017	21: 2021	7: 2017	1: 2021	04: Week 4			
18: 2018	22: 2022	8: 2018	2: 2022	...			
19: 2019	23: 2023	9: 2019	3: 2023	52: Week 52			
Country of Origin			Device Grade		Atmel Truncation		
CO = Country of Origin			H or U: Industrial Grade		AT: Atmel		
					ATM: Atmel		
					ATML: Atmel		
Trace Code							
NNN = Alphanumeric Trace Code (2 Characters for Small Packages)							

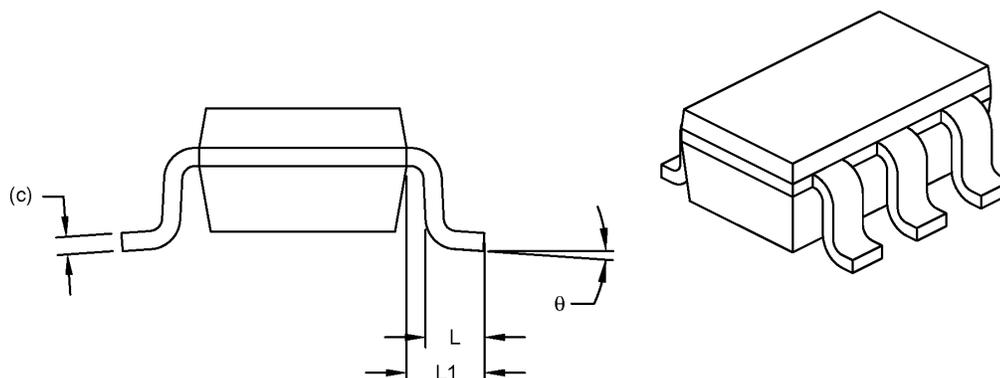
5-Lead Plastic Thin Small Outline Transistor (NMB) [TSOT] Atmel Legacy Global Package Code TSZ

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



5-Lead Plastic Thin Small Outline Transistor (NMB) [TSOT] Atmel Legacy Global Package Code TSZ

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



VIEW A-A
SHEET 1

		Units MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Leads	N	5		
Pitch	e	0.95 BSC		
Outside lead pitch	e1	1.90 BSC		
Overall Height	A	-	-	1.10
Molded Package Thickness	A2	0.70	0.90	1.00
Standoff	A1	-	-	0.10
Overall Width	E	2.80 BSC		
Molded Package Width	E1	1.60 BSC		
Overall Length	D	2.90 BSC		
Foot Length	L	0.30	-	0.60
Footprint	L1	0.60 REF		
Foot Angle	θ	0°	-	8°
Lead Thickness	c	0.08	-	0.20
Lead Width	b	0.30	-	0.50

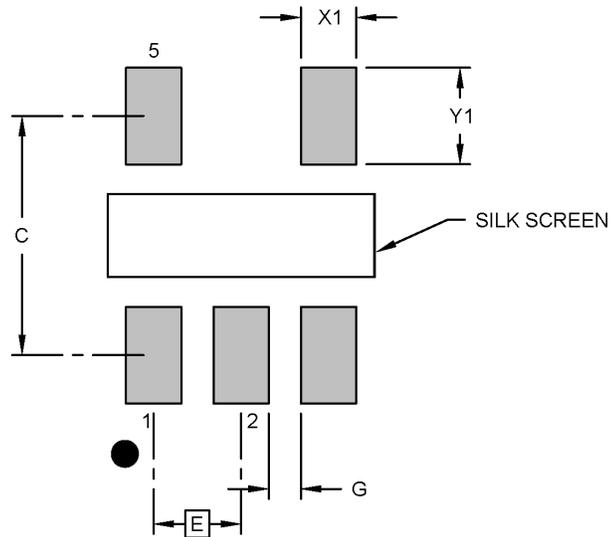
Notes:

- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
 BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-21344 Rev B Sheet 2 of 2

5-Lead Plastic Thin Small Outline Transistor (NMB) [TSOT] Atmel Legacy Global Package Code TSZ

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



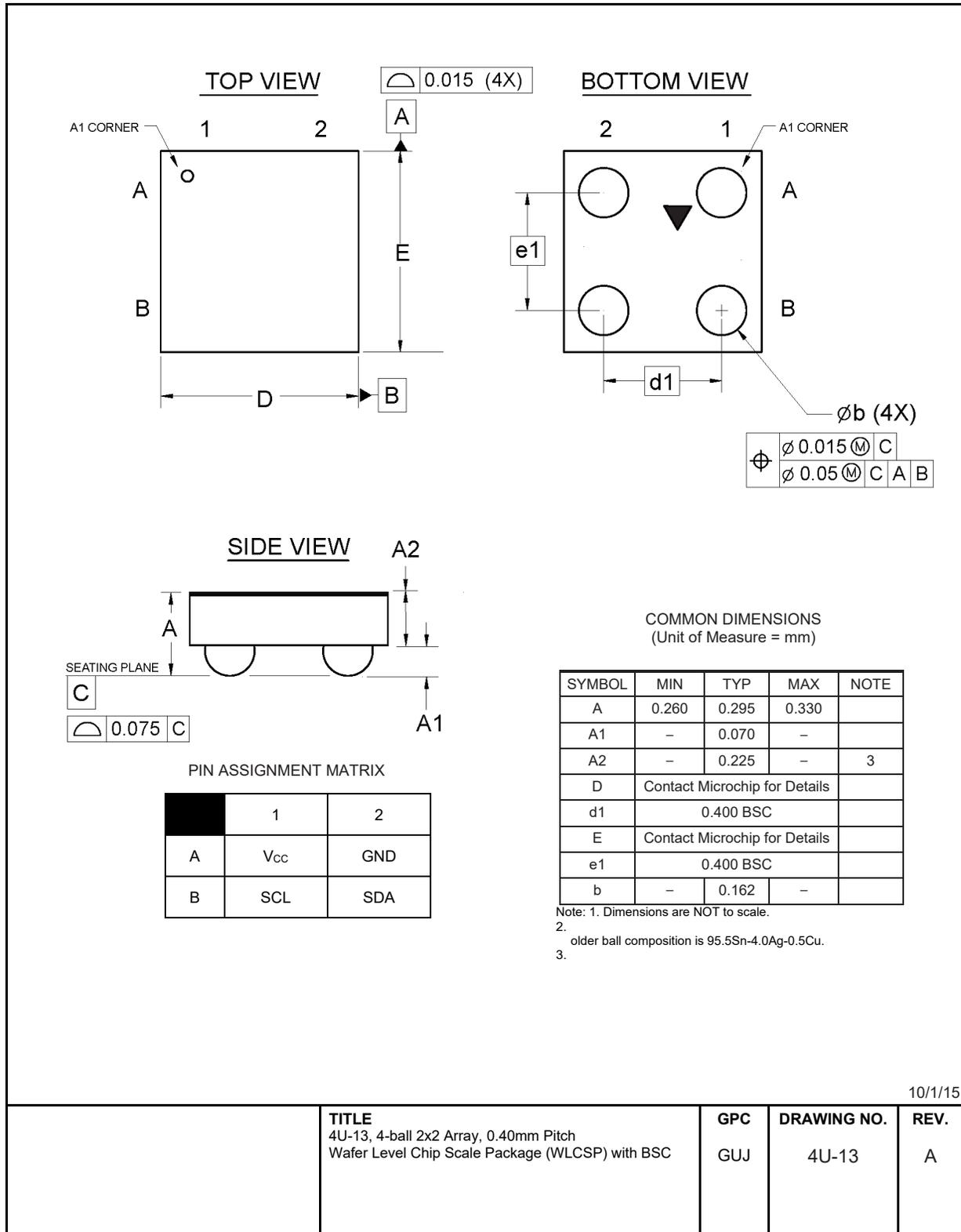
RECOMMENDED LAND PATTERN

		Units	MILLIMETERS		
		Dimension Limits	MIN	NOM	MAX
Contact Pitch	E	0.95 BSC			
Contact Pad Spacing	C		2.60		
Contact Pad Width (X5)	X1				0.60
Contact Pad Length (X5)	Y1				1.05
Contact Pad to Center Pad (X2)	G	0.20			

Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
- For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-23344 Rev B



Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>.

13. 改訂履歴

リビジョン B (2021 年 8 月)

用語「マスタ」を「ホスト」に、「スレーブ」を「クライアント」に置き換えました。SOT23 パッケージ オプションと WP ピンの詳細を追加しました。

リビジョン A (2020 年 8 月)

Microchip 社の書式に更新しました。Microchip 社の DS20006396 は Atmel 社文書 8982 に置き換わります。デバイスのマーキング情報を更新しました。「ソフトウェア リセット」を更新しました。ESD 定格を追加しました。現在の書式に更新しました。

Atmel 社文書 8982 リビジョン B (2017 年 1 月)

暫定版から完全版ステータスに更新しました。「電源投入要件とリセット挙動」を更新しました。

Atmel 社文書 8982 リビジョン A (2015 年 7 月)

本書の暫定版の初版です。

Microchip 社ウェブサイト

Microchip 社はウェブサイト(www.microchip.com)を通してオンライン サポートを提供しています。当ウェブサイトでは、お客様に役立つ情報やファイルを提供しています。以下を含む各種の情報をご覧になれます。

- **製品サポート** - データシートとエラッタ、アプリケーション ノートとサンプル プログラム、設計リソース、ユーザガイドとハードウェア サポート文書、最新のソフトウェアと過去のソフトウェア
- **技術サポート** - FAQ(よく寄せられる質問)、技術サポートのご依頼、オンライン ディスカッション グループ、Microchip 社のデザイン パートナー プログラムおよびメンバーリスト
- **ご注文とお問い合わせ** - 製品セレクトと注文ガイド、最新プレスリリース、セミナー/イベントの一覧、お問い合わせ先(営業所/正規代理店)の一覧

製品変更通知サービス

Microchip 社の製品変更通知サービスは、お客様に Microchip 社製品の最新情報をお届けする配信サービスです。ご興味のある製品ファミリまたは開発ツールに関する変更、更新、リビジョン、エラッタ情報をいち早くメールにてお知らせします。

<http://www.microchip.com/pcn> にアクセスし、登録手続きをしてください。

お客様サポート

Microchip 社製品をお使いのお客様は、以下のチャンネルからサポートをご利用頂けます。

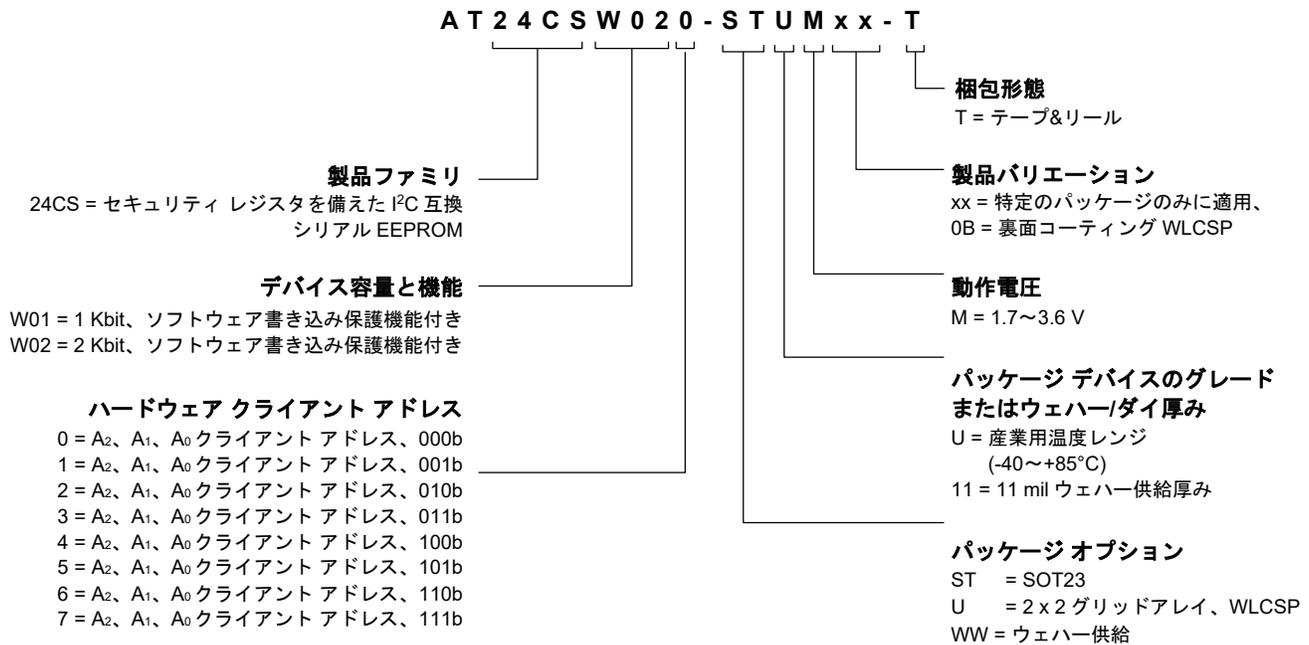
- 正規代理店
- 技術サポート

サポートは正規代理店にお問い合わせください。本書の最後のページに各国の営業所の一覧を記載しています。

技術サポートは以下のウェブページからもご利用頂けます。 www.microchip.com/support

製品識別システム

ご注文や製品の価格、納期につきましては弊社または正規代理店にお問い合わせください。



例

デバイス	パッケージ	パッケージ 図面コード	パッケージ オプション	梱包形態	デバイスグレード
AT24CSW010-STUM-T	SOT23	4U-13	ST	テープ&リール	産業用温度 (-40~85 °C)
AT24CSW020-STUM-T	SOT23	4U-13	ST	テープ&リール	
AT24CSW010-UUM0B-T	WLCSP	4U-13	U	テープ&リール	
AT24CSW020-UUM0B-T	WLCSP	4U-13	U	テープ&リール	

Microchip 社のデバイスコード保護機能

Microchip 社製品のコード保護機能について以下の点にご注意ください。

- Microchip社製品は、該当するMicrochip 社データシートに記載の仕様を満たしています。
- Microchip社では、通常の条件ならびに動作仕様書の仕様に従って使った場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip社はその知的財産権を重視し、積極的に保護しています。Microchip 社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進化しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。

法律上の注意点

本書および本書に記載されている情報は、Microchip 社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip 社製品に対してのみ使う事ができます。それ以外の方法でこの情報を使う事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートは Microchip 社正規代理店にお問い合わせ頂くか、<https://www.microchip.com/en-us/support/design-help/client-support-services> をご覧ください。

Microchip 社は本書の情報を「現状のまま」で提供しています。Microchip 社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合も Microchip 社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかにかわからず、また Microchip 社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対する Microchip 社の責任限度額は、使用者が当該情報に関連して Microchip 社に直接支払った額を超えません。

Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使う事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

Microchip 社の名称とロゴ、Microchip ロゴ、Adaptec、AVR、AVR ロゴ、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maXStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi ロゴ、MOST、MOST ロゴ、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32 ロゴ、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST ロゴ、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGA は米国とその他の国におけるMicrochip Technology Incorporated の登録商標です。

AgileSwitch、APT、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLightLoad、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus ロゴ、Quiet-Wire、SmartFusion、SyncWorld、Temux、TimeCesium、TimeHub、TimePictra、TimeProvider、TrueTime、ZL は米国におけるMicrochip Technology Incorporated の登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、GridTime、IdealBridge、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、KoD、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified ロゴ、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PowerSmart、PureSilicon、QMatrix、REAL ICE、RippleBlocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQI、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、TotalEndurance、Trusted Time、TSHARC、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENAは米国とその他の国におけるMicrochip Technology Incorporated の商標です。

SQTP は米国におけるMicrochip Technology Incorporated のサービスマークです。

Adaptec ロゴ、Frequency on Demand、Silicon Storage Technology、Symmcom はその他の国におけるMicrochip Technology Incorporatedの登録商標です。

GestIC は、その他の国におけるMicrochip Technology Germany II GmbH & Co. KG (Microchip Technology Incorporated の子会社) の登録商標です。

その他の商標は各社に帰属します。

© 2023, Microchip Technology Incorporated and its subsidiaries. All Rights Reserved.

ISBN: 978-1-6683-1923-9

品質管理システム

Microchip 社の品質管理システムについては www.microchip.com/quality をご覧ください。

各国の営業所とサービス

南北アメリカ	アジア/太平洋	アジア/太平洋	欧州
本社 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277 技術サポート: http://www.microchip.com/support URL: www.microchip.com	オーストラリア - シドニー Tel: 61-2-9868-6733 中国 - 北京 Tel: 86-10 -8569-7000 中国 - 成都 Tel: 86-28-8665-5511 中国 - 重慶 Tel: 86-23-8980-9588 中国 - 東莞 Tel: 86-769-8702-9880 中国 - 広州 Tel: 86-20-8755-8029 中国 - 杭州 Tel: 86-571-8792-8115 中国 - 香港 SAR Tel: 852-2943-5100 中国 - 南京 Tel: 86-25-8473-2460 中国 - 青島 Tel: 86-532-8502-7355 中国 - 上海 Tel: 86-21-3326-8000 中国 - 瀋陽 Tel: 86-24-2334-2829 中国 - 深圳 Tel: 86-755-8864-2200 中国 - 蘇州 Tel: 86-186-6233-1526 中国 - 武漢 Tel: 86-27-5980-5300 中国 - 西安 Tel: 86-29-8833-7252 中国 - 厦門 Tel: 86-592-2388138 中国 - 珠海 Tel: 86-756-3210040	インド - バンガロール Tel: 91-80-3090-4444 インド - ニューデリー Tel: 91-11-4160-8631 インド - ブネ Tel: 91-20-4121-0141 日本 - 大阪 Tel: 81-6-6152-7160 日本 - 東京 Tel: 81-3-6880-3770 韓国 - 大邱 Tel: 82-53-744-4301 韓国 - ソウル Tel: 82-2-554-7200 マレーシア - クアラルンプール Tel: 60-3-7651-7906 マレーシア - ペナン Tel: 60-4-227-8870 フィリピン - マニラ Tel: 63-2-634-9065 シンガポール Tel: 65-6334-8870 台湾 - 新竹 Tel: 886-3-577-8366 台湾 - 高雄 Tel: 886-7-213-7830 台湾 - 台北 Tel: 886-2-2508-8600 タイ - バンコク Tel: 66-2-694-1351 ベトナム - ホーチミン Tel: 84-28-5448-2100	オーストリア - ヴェルス Tel: 43-7242-2244-39 Fax: 43-7242-2244-393 デンマーク - コペンハーゲン Tel: 45-4485-5910 Fax: 45-4485-2829 フィンランド - エスポー Tel: 358-9-4520-820 フランス - パリ Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79 ドイツ - ガーヒンク Tel: 49-8931-9700 ドイツ - ハーン Tel: 49-2129-3766400 ドイツ - ハイムブロン Tel: 49-7131-72400 ドイツ - カールスルーエ Tel: 49-721-625370 ドイツ - ミュンヘン Tel: 49-89-627-144-0 Fax: 49-89-627-144-44 ドイツ - ローゼンハイム Tel: 49-8031-354-560 イスラエル - ラーナナ Tel: 972-9-744-7705 イタリア - ミラノ Tel: 39-0331-742611 Fax: 39-0331-466781 イタリア - パドヴァ Tel: 39-049-7625286 オランダ - ドリュエネン Tel: 31-416-690399 Fax: 31-416-690340 ノルウェー - トロンハイム Tel: 47-7288-4388 ポーランド - ワルシャワ Tel: 48-22-3325737 ルーマニア - ブカレスト Tel: 40-21-407-87-50 スペイン - マドリッド Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 スウェーデン - ヨーテボリ Tel: 46-31-704-60-40 スウェーデン - ストックホルム Tel: 46-8-5090-4654 イギリス - ウォーキンガム Tel: 44-118-921-5800 Fax: 44-118-921-5820