

PolarFire® FPGA および SoC FPGA



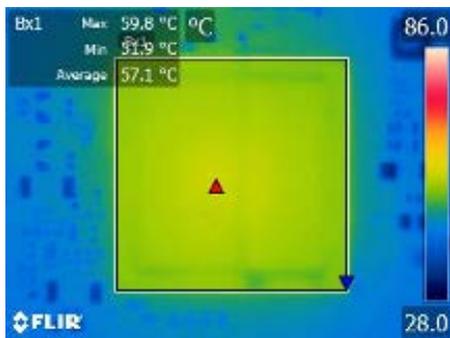


総消費電力を削減する PolarFire FPGA および SoC FPGA

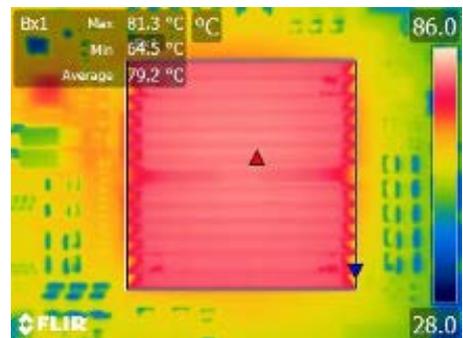
PolarFire FPGA および SoC FPGA は他社製デバイスと比較してワットあたりで最大 2 倍の性能を発揮します。

以下の赤外線画像は、同一の設計を競合製品で実行した場合の消費電力と放熱量を示しています。

優れた電力効率と熱的性能

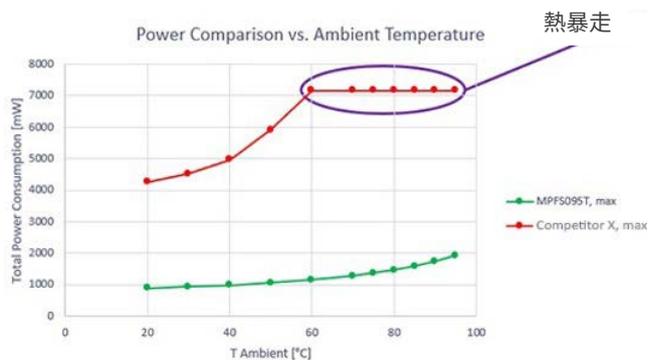


Microchip 社製 PolarFire FPGA 3.5 W、59.8 °C、24.2 FIT、28 nm



他社製 X FPGA、6.0 W、81.3 °C、96.3 FIT、16 nm

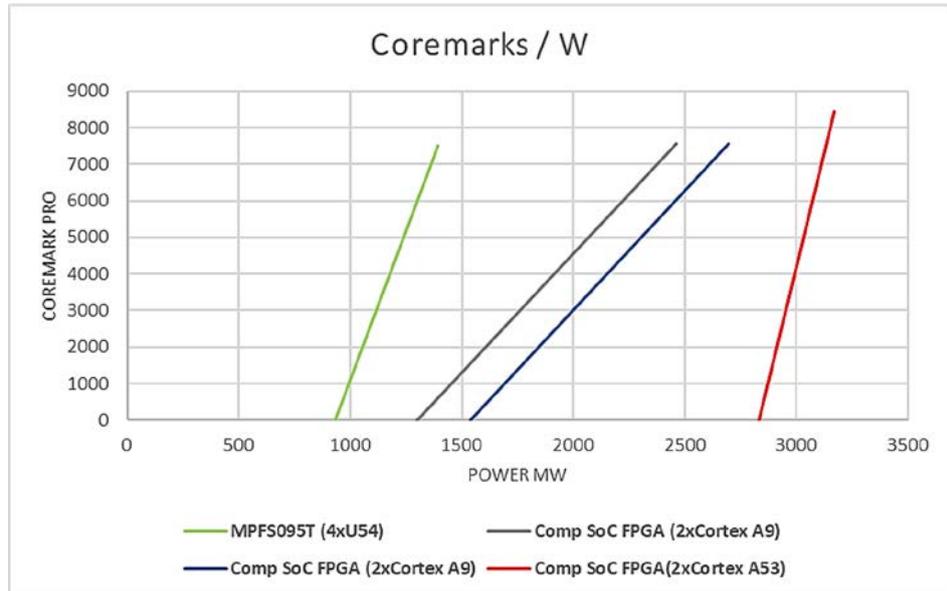
PolarFire FPGA および SoC FPGA は動作温度範囲全体にわたり、はるかに優れた熱的性能を示します。以下のグラフから、PolarFire SoC FPGA が安定した電力効率と熱的性能を示す一方で、他社製の SoC FPGA は周囲温度 60°C で熱暴走している事が分かります。FIT (Failure In Time) 率は温度と共に指数関数的に高まりますが、PolarFire SoC および FPGA は消費電力が低いため優れた FIT 率を示します。



ファンを不要化してコストを削減し、システムの信頼性を向上



PolarFire SoC FPGA は全動作温度レンジで SRAM ベースの SoC FPGA より高い性能を発揮しながら大幅な低消費電力化も達成します。PolarFire SoC FPGA は消費電力 1.3 W で CoreMark® スコアは 6,000 であるのに対し、他社製の SRAM ベースの SoC FPGA の CoreMark スコアは 0 です。



ワーストケースのプロセスと温度

出典：公表されている FPGA の静的消費電力とプロセッサ サブシステム消費電力の概算値

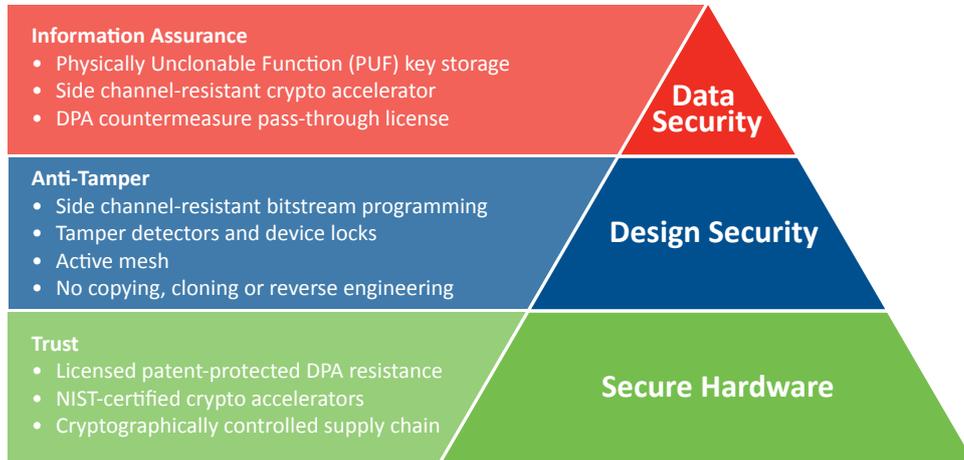
低消費電力の利点

- 最大 1.5 ドル/W 節約 (ファンレス、ヒートシンクレスの設計)
- 消費電力および熱的制約のあるアプリケーションを実現
- より小型の産業用設計が可能
- 発熱を抑えて FIT 率を低減

防衛グレードのセキュリティ

サイバーセキュリティは、ネットワークエッジの接続デバイスの最大の関心事

単に設計の機能要件を満たすのみでは、今日のアプリケーションでは不十分です。今日のアプリケーションは、セキュアな方法で行う必要があります。セキュリティはシリコン製造に始まり、システムの展開と運用を通して継続します。弊社の PolarFire SoC FPGA は、業界で最も先進的でセキュアなプログラマブル FPGA です。



セキュリティ機能	PolarFire® SoC	競合製品 1	競合製品 2	競合製品 3
TRNG	ハード IP (SP800-90A CTR_DRBG-256、SP800-90B (draft) NRBG)	☒	☒	ソフト IP
AES	AES-128/192/256 (ECB, CBC, CTR, OFB, CFB, GCM, KeyWrap)	AES-256 (CBC)	AES-256 (CBC)	AES-256 (ECB, GCM)
SHA	SHA-1/224/256/384/512, Key Tree	SHA-256	SHA-256	SHA-384
HMAC	HMAC-SHA-1/224/256/384/512; GMAC-AES; CMAC-AES	HMAC-SHA2-256	HMAC-SHA2-256	☒
RSA	SigGen (ANSI X9.31, PKCS v1.5), SigVer (ANSI X9.31, PKCS v1.5) - 1024/1536/2048/3072/4096	ソフト RSA - (2048) SigGen (PKCS v1.5)、SigVer (PKCS v1.5)	ソフト RSA - (2048) SigGen (PKCS v1.5)、SigVer (PKCS v1.5)	ソフトライブラリ - RSA プリミティブ (2048)
ECDSA	KeyGen, KeyVer, SigGen & SigVer - NIST & Brainpool (P256/384/521) KAS - ECC CDH, PKG, PKV	☒	☒	☒
FFC	KAS - DH, DSA SigGen & SigVer (1024/1536/2048/3072/4096)	☒	☒	☒
タンパ検出	電圧、温度、クロック周波数、クロックグリッチ、アクティブメッシュ	☒	☒	電圧と温度のみ
PUF	PUF 保護によるセキュアな鍵保存 (セキュアブートとデータ通信)	☒	☒	セキュアブート鍵
ビットストリーム保護	耐 DPA 暗号化ビットストリーム プログラミング	☒	☒	✓
耐 DPA	以上全ての暗号化アルゴリズムをサポートする耐 DPA ハード暗号コプロセッサ	☒	☒	☒



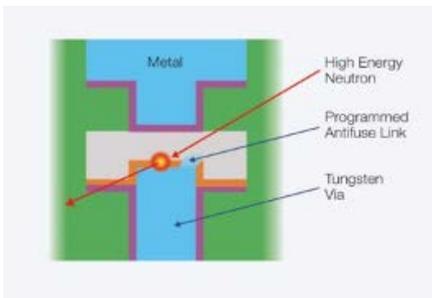
並外れた信頼性

Microchip 社は航空宇宙/防衛向けの信頼性の高い FPGA と SoC をリードする企業として定評があります。Microchip 社では全製品に SEU (Single Event Upset) 耐性を実装する事で、その信頼性を商用、産業用、車載アプリケーションにも拡張しています。

エラーフリーSEU 耐性ファブリック構成の特長

- ZeroFIT SEU 中性子耐性 FPGA 構成
- コンフィグレーション エラー検出不要
- スクラビングも TMR も不要
- ブロック RAM (ECC 付き)
- 低コスト
- 33 ビットワードに対する内蔵 SECCED
- セーフティクリティカル アプリケーションのためのシステムコントローラサスペンドモード
- PolarFire SoC FPGA の全 MSS メモリを SECCED 保護

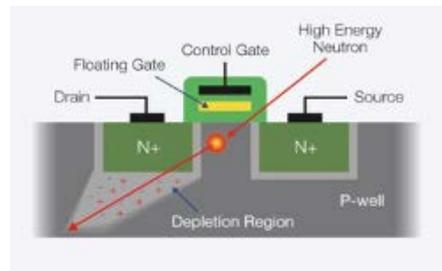
アンチヒューズ FPGA



アンチヒューズ製品は、高エネルギー粒子やその他の放射線によって変化する事のない、永続的にプログラムされた金属製リンクを備えています。



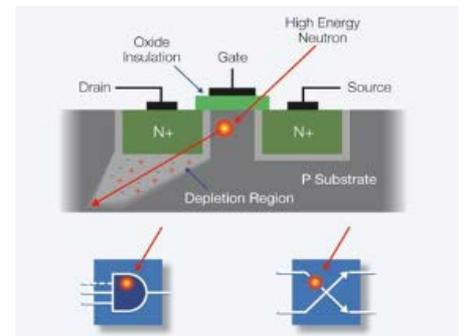
不揮発性 FPGA



高エネルギー粒子 (大気中の中性子、宇宙の重イオン) は、フローティングゲートの状態を誤って変化させるのに十分な電荷を生成する事ができません。



SRAM FPGA



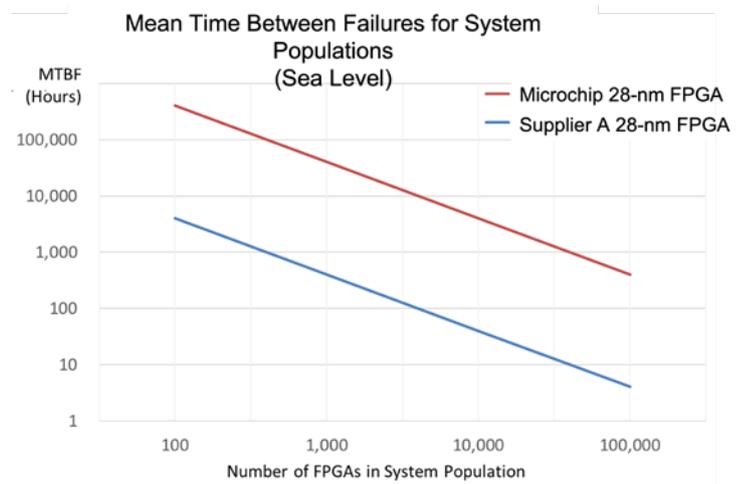
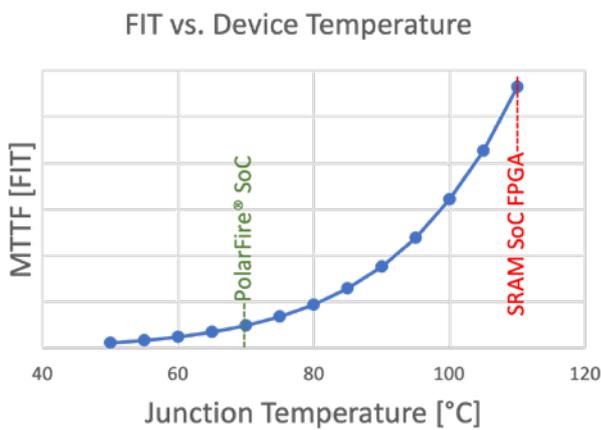
入射中性子がロジックモジュールにファームエラーを引き起こし、以下のような論理になる可能性があります。





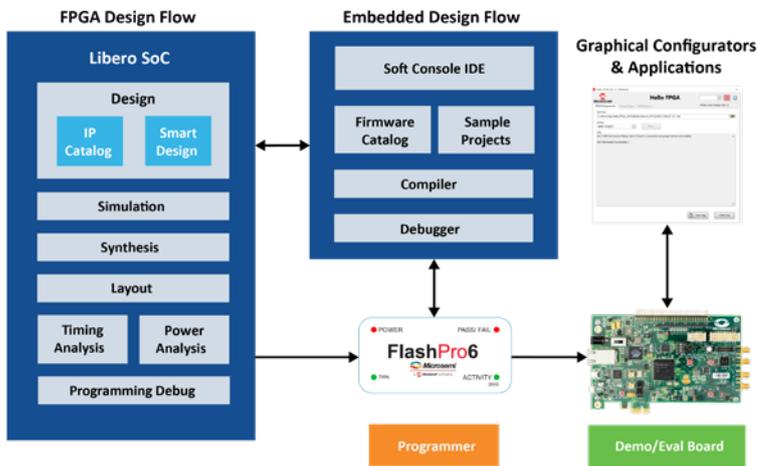
並外れた信頼性

PolarFire SoC および FPGA の SEU 耐性と低消費電力は FIT (Failure In Time) 率を低減し、システムの信頼性を向上させます。以下の FIT とデバイス温度の関係を示すグラフは、接合部温度が時間経過に伴って故障数に与える影響を示します。このグラフでは、競合製品と比較して PolarFire SoC FPGA の消費電力が低いため、大幅に故障数が少ない事が分かります。量産製品の MTBF(平均故障間隔) を考えると、PolarFire SoC FPGA ベースの製品は MTBF に優れるため、コストが削減されるだけでなくお客様の評判も高まります。

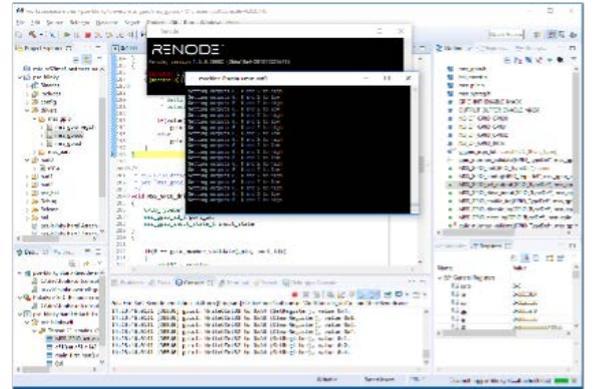


ソフトウェアとツール

Libero® SoC 設計サイトは Microchip 社の SoC と FPGA を使って設計するための包括的な開発サイトです。RTL の記述からプログラミング、豊富な IP ライブラリ、完全なリファレンス デザインまでが統合されたハードウェア ツールスイートを提供します。

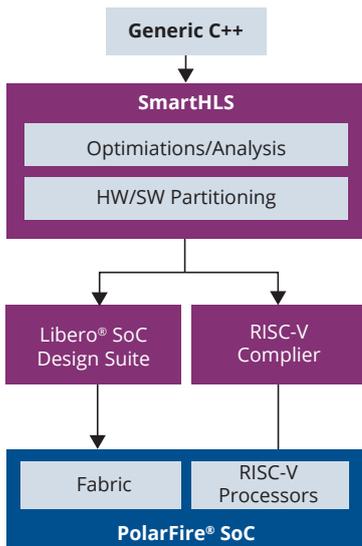


SoftConsole IDE は Microchip 社の全ての FPGA(ソフト CPU を含む) と SoC FPGA のペアメタルおよび RTOS ベース組み込みファームウェアの迅速な開発とデバッグのために無償で提供されている Eclipse ベースの開発環境です。



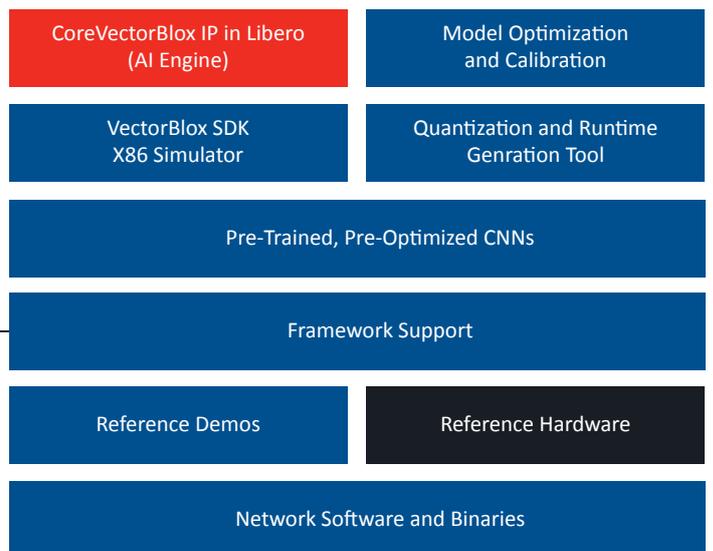
SmartHLS 高位合成ツールを使うと、C++ コーディングによって Microchip 社の SoC と FPGA を開発できます。SmartHLS の機能：

- C++ で設計し、機能をソフトウェア テストで検証
- C++ プログラムを機能的に等価な Verilog ハードウェア モジュールにコンパイル
- ModelSim と協調シミュレーションを実行し、サイクル精度でのハードウェア動作を検証し、ハードウェア機能がソフトウェアと一致する事を確認



VectorBlox™ アクセラレータ SDK(ソフトウェア開発キット)を使うと、PolarFire SoC および FPGA による、最も電力効率が高い CNN (Convolutional Neural Network) に基づいた AI/ML(人工知能/機械学習) 推論が可能です。VectorBlox の機能：

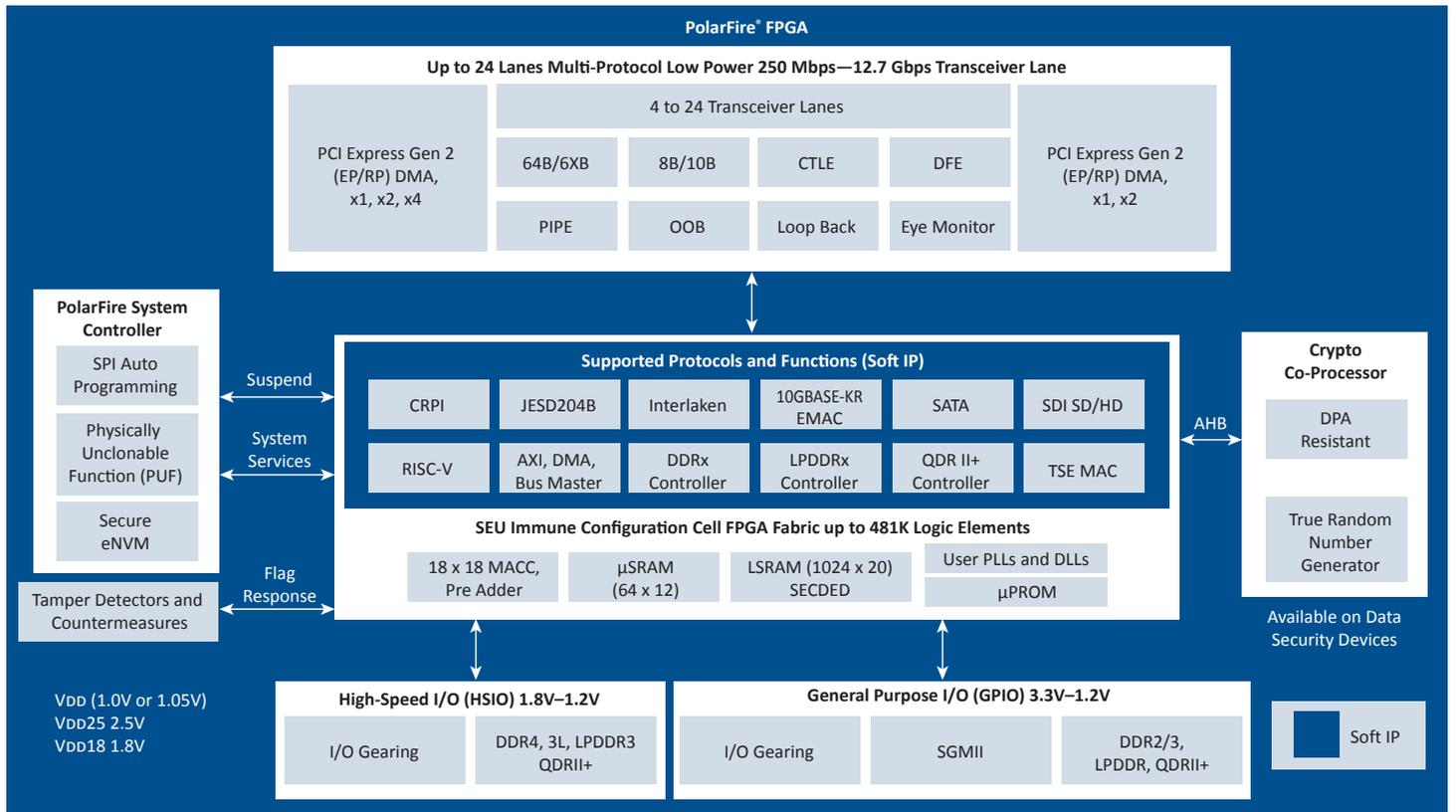
- OpenVINO™ ツールキットに基づくフロントエンド ツール
- TensorFlow、Caffe、MxNet、PyTorch、DarkNet 等の最も一般的なフレームワークをサポート
- FPGA の事前知識がなくても素早く評価可能
- ソフトウェア オーバーレイに基づく実装：CNN の更新中に FPGA を再プログラムする必要なし



PolarFire FPGA: 低消費電力でセキュアで信頼性の高いミッドレンジ FPGA プラットフォーム

以下の特長を利用できます。

- 48k~481 kLE のロジック集積度
- 分離できる D タイプ フリップフロップを備えた 4 入力 LUT(ルックアップ テーブル)
- 最大 24 個の 12.7 Gbps SerDes ポート
- 最大 4 個の Gen 2 エンドポイント (EP) およびルートポート (RP) 設計用内蔵デュアル PCIe®
- 最大 1600 Mbps の DDR4、1333 Mbps の DDR3L、1333 Mbps の LPDDR3/DDR3 メモリの高速 I/O (HSIO)
- I/O ギアリング対応 LVDS
- SGMII、1067 Mbps DDR3、1600 Mbps の 3.3 V 対応内蔵 CDR をサポートする汎用 I/O (GPIO)



信頼性を向上するための機能

- SEU 耐性を備えた FPGA のコンフィグレーションセル
- 内蔵 LSRAM (SECEDED およびメモリ インターリーブ機能付き)
- セーフティクリティカル設計のためのシステム コントローラ サスペンドモード

セキュリティ機能

- DPA(差分電力解析) ビットストリーム保護 (CRI (Cryptography Research Incorporated) 社の特許技術)
- 内蔵 PUF (Physically Unclonable Function)
- 56 KB のセキュアな eNVM (sNVM)
- タンパ検出とタンパ対策
- Athena TeraFire EXP5200B 暗号コプロセッサ内蔵
- FPGA、μ PROM、sNVM のダイジェスト整合性チェック
- 真性乱数生成器 CRI DPA 保護パススルー ライセンス

PolarFire FPGA 製品の一覧

	機能	MPF050	MPF100	MPF200	MPF300	MPF500
FPGA ファブリック	ロジックエレメント数 (4LUT + DFF)	48	109 K	192 K	300 K	481 K
	数値演算ブロック数 (18 × 18 MACC)	150	336	588	924	1480
	LSRAM ブロック数 (20 kbit)	160	352	616	952	1520
	μSRAM ブロック数 (64×12)	460	1008	1764	2772	4440
	RAM 総容量 (Mbit)	3.6 Mbit	7.6 Mbit	13.3 Mbit	20.6 Mbit	33 Mbit
	uPROM (kbit)	216 Kbit	297 Kbit	297 Kbit	459 Kbit	513 Kbit
	ユーザー-DLL/PLL 数	各 8	各 8	各 8	各 8	各 8
高速 I/O	12.7 Gbps トランシーバレーン数	4	8	16	16	24
	PCIe® Gen2 エンドポイント/ ルートポート数	2	2	2	2	2
I/O 数の合計	ユーザー I/O 数の合計	176	296	364	512	584
パッケージ	タイプ/サイズ/ピッチ	ユーザー I/O 数の合計 (HSIO/GPIO) GPIO CDR 数/XCVR 数				
商業用/産業用 拡張グレード	FCSG325 (11x11, 11×14.5*, 0.5 mm)	164 (84/80) 6/4	170 (84/86) 7/4	170 (84/86) 7/4*		
	FCSG536 (16×16, 0.5 mm)			300 (120/180) 15/4	300 (120/180) 15/4	
	FCVG484 (19×19, 0.8 mm)	176 (96/92) 7/4	284 (120/164) 13/4	284 (120/164) 13/4	284 (120/164) 13/4	
	FCG484 (23×23, 1.0 mm)		244 (96/148) 12/8	244 (96/148) 12/8	244 (96/148) 12/8	
	FCG784 (29×29, 1.0 mm)			364 (132/232) 18/16	388 (156/232) 18/16	388 (156/232) 18/16
	FCG1152 (35×35, 1.0 mm)				512 (276/236) 19/16	584 (324/260) 19/24
軍用グレード (「S」デバイス のみ)	FCS325 (11×14.5, 0.5 mm)			170 (84/86) 7/4*		
	FCS536 (16×16, 0.5 mm)				300 (120/180) 15/4	
	FCV484 (19×19, 0.8 mm)				284 (120/164) 13/4	
	FC484 (23×23, 1.0 mm)				244 (96/148) 12/8	
	FC784 (29×29, 1.0 mm)				388 (156/232) 18/16	388 (156/232) 18/16
	FC1152 (35×35, 1.0 mm)					584 (324/260) 19/24
車載 T2 グレード	FCSG325 (11×11, 11×14.5*, 0.5 mm)	164 (84/80) 6/4	170 (84/86) 7/4	170 (84/86) 7/4*		
	FCSG536 (16×16, 0.5 mm)			300 (120/180) 15/4	300 (120/180) 15/4	
	FCVG484 (19×19, 0.8 mm)	176 (96/92) 7/4	284 (120/164) 13/4	284 (120/164) 13/4	284 (120/164) 13/4	
	FCG484 (23×23, 1.0 mm)		244 (96/148) 12/8	244 (96/148) 12/8		
	FCG784 (29×29, 1.0 mm)					
	FCG1152 (35×35, 1.0 mm)					

同じパッケージおよびファミリタイプのデバイスはピン互換です。

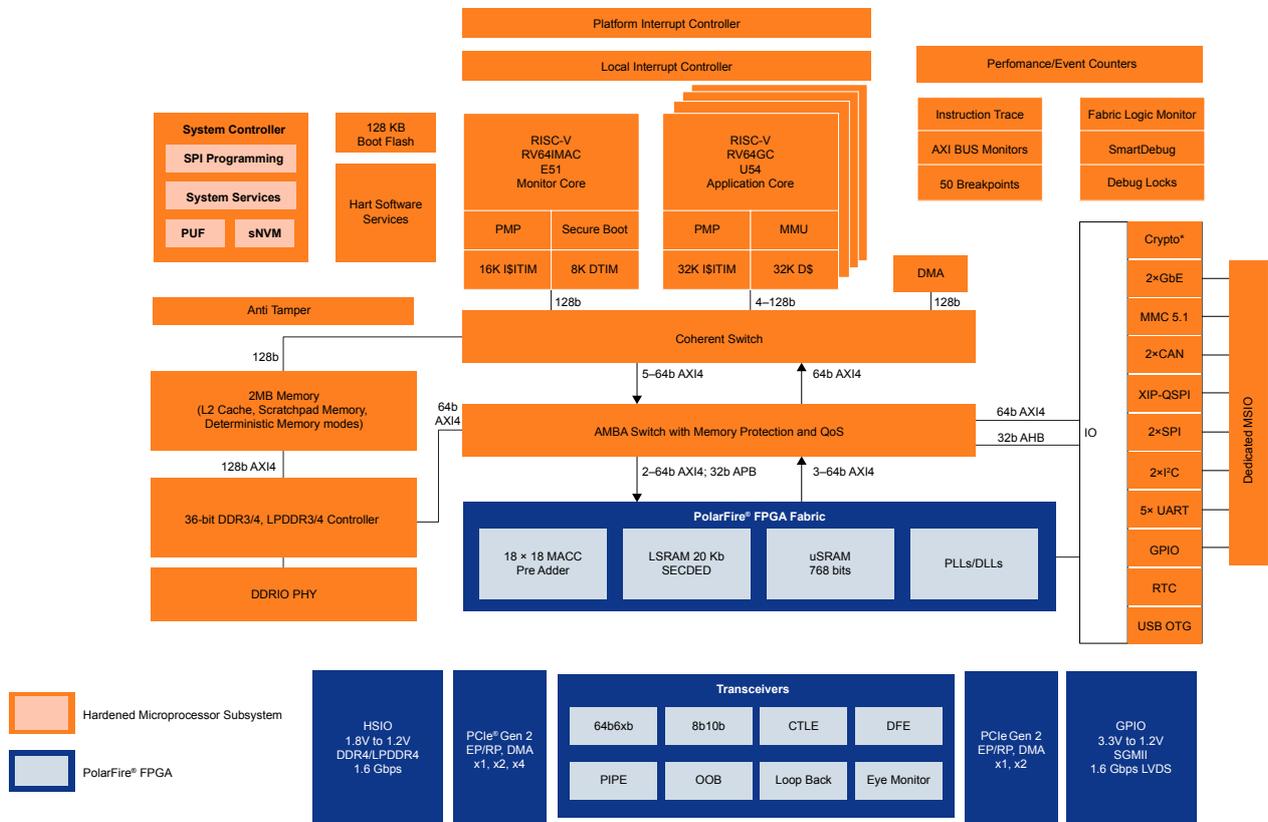
*FCSG325 パッケージの寸法は、MPF050 デバイスと MPF100 デバイスでは 11 × 11、MPF200 デバイスでは 11 × 14.5 です。



PolarFire SoC FPGA: 低消費電力でセキュアで信頼性の高いミッドレンジ SoC FPGA プラットフォーム

以下の特長を利用できます。

- 23k~480 kLE のロジック集積度
- メモリサポート: DDR4/LPDDR4, DDR3L, DDR3/LPDDR3 に対応するハード DDR コントローラと PHY
- 最大 20 個の 12.7 Gbps SerDes ポート
- 最大 4 個の Gen 2 エンドポイント (EP) およびルートポート (RP) 設計用内蔵デュアル PCIe
- PUF (Physically Unclonable Function)
- 最大 1600 Mbps の高速 I/O (HSIO) と LVDS
- インスタント ON、不揮発性テクノロジーにより、同程度の性能を持った SRAM FPGA と比較して消費電力を 50% 低減
- PolarFire FPGA の全てのセキュリティおよび信頼性機能



*DPA-Safe Crypto co-processor supported in S devices
**SECDED supported on all MSS memories

PolarFire FPGA 開発ハードウェア

多用途低消費電力マルチコア RISC-V CPU サブシステムを付加する PolarFire SoC FPGA

- 決定論的な AMP システムで Linux® およびリアルタイム オペレーティングシステムを実現する、メモリ サブシステムとコヒーレントな 64 ビット マルチコア CPU クラスタ
- アドレス指定可能なメモリとして構成可能なキャッシュ
- DDR3/4、LPDDR3/4 コントローラおよび PHY を内蔵
- 防衛グレードのセキュアブート
- Spectre と Meltdown に対して脆弱でない
- 物理的なメモリ保護
- 全てのメモリに SECEDED を内蔵
- 小型パッケージ (11 × 11、16 × 16、19 × 19)

PolarFire SoC FPGA 製品の一覧

	機能	MPFS025T	MPFS095T	MPFS160T	MPFS250T	MPFS460T
FPGA ファブリック	ロジックエレメント数 (4LUT + DFF) (単位: 1,000)	23	93	161	254	461
	数値演算ブロック数 (18 × 18 MACC)	68	292	498	784	1420
	LSRAM ブロック数 (20k ビット)	84	308	520	812	1460
	μSRAM ブロック数 (64×12)	204	876	1494	2352	4260
	RAM の総容量 (Mb)	1.8	6.7	11.3	17.6	31.6
	uPROM (Kb)	194	387	415	470	553
	ユーザー-DLL/PLL 数	各 8	各 8	各 8	各 8	各 8
高速 I/O	12.5 Gbps SerDes レーン数	4	4	8	16	20
	PCIe® Gen2 エンドポイント/ ルートポート数	2	2	2	2	2
FPGA I/O 総数	HSIO+GPIO	108	276	312	372	468
MSS I/O 総数	MSS IO	136	136	136	136	136
MSS DDR DB	MSS DDR データバス	16*/32	16*/32	32	32	32
パッケージ	タイプ/サイズ/ピッチ	MSS IO/HSIO/GPIO/XCVR 数				
商用/産業用拡張グレード	FCSG325 (11 × 11, 11 × 14.5*, 0.5 mm)	102/32/48/2	102/32/48/2			
	FCSG536 (16 × 16, 0.5 mm)		136/60/84/4	136/60/108/4	136/60/108/4	
	FCVG484 (19 × 19, 0.8 mm)	136/60/48/4	136/60/84/4	136/60/84/4	136/60/84/4	
	FCVG784 (23 × 23, 0.8 mm)		136/144/132/4	136/144/168/8	136/144/180/8	
	FCG1152 (35 × 35, 1.0 mm)				136/144/228/16	136/180/288/20
軍用グレード (「S」デバイスのみ)	FCS25 (11 × 14.5*, 0.5 mm)		102/32/48/2			
	FCS36 (16 × 16, 0.5 mm)				136/60/108/4	
	FCV84 (19 × 19, 0.8 mm)				136/60/84/4	
	FCV84 (23 × 23, 0.8 mm)				136/144/180/8	
	FC152 (35 × 35, 1.0 mm)				136/144/228/16	136/180/288/20
車載 T2 グレード	FCSG325 (11 × 11, 11 × 14.5*, 0.5 mm)	102/32/48/2	102/32/48/2			
	FCSG536 (16 × 16, 0.5 mm)		136/60/84/4	136/60/108/4	136/60/108/4	
	FCVG484 (19 × 19, 0.8 mm)	136/60/48/4	136/60/84/4	136/60/84/4	136/60/84/4	
	FCVG784 (23 × 23, 0.8 mm)		136/144/132/4	136/144/168/8	136/144/180/8	
	FCG1152 (35 × 35, 1.0 mm)					136/180/288/20

同じパッケージおよびファミリタイプのデバイスはピン互換です。

+ FCSG325 パッケージの寸法は、MPFS025 デバイスで 11×11、MPFS095 デバイスで 11×14.5 です。

* FCSG325 パッケージの MSS DDR バスは 16 ビット幅です。

PolarFire FPGA 開発ハードウェア

PolarFire 評価用キット

MPF300-EVAL-KIT



PolarFire Splash キット

MPF300-SPLASH-KIT



PolarFire 動画処理キット

MPF300-VIDEO-KIT-NS



Arrow

Everest ボード



Future

Avalanche ボード



Aries Embedded

M100PF SoM



Aldec

HES-MPF500-M2S150



Sundance DSP

SoM モジュール



PolarFire SoC FPGA 開発ハードウェア

PolarFire SoC Icicle キット

MPFS-ICICLE-KIT-ES



PolarFire SoC 動画処理キット

MPFS250-VIDEO-KIT



Aldec TySoM-M



Aries Embedded

M100PFS



Conclusive Engineering

RCHD-PF



Digitalcore Technologies

CMSV_A1_PF254_AX



Enclustra

Mercury+ MP1



Sundance DSP

Polarberry





Mi-V(マイファイブ)は、RISC-V 設計をサポートするために Microchip 社と多数のサードパーティが開発した、そしてその数が増え続けている包括的ツールセットおよび設計リソースです。Mi-V エコシステムは、RISC-V ISA(命令セット アーキテクチャ)と Microchip 社の SoC FPGA および RISC-V ソフト CPU ポートフォリオの採用を拡大する事を目的としています。

オペレーティングシステムと RTOS



開発ツール





ハードウェアと設計サービス

ミドルウェアと IP

オンラインの参考文献とサポート

オンラインの参考文献

RISC-V Innovation Unleashed トレーニング



Mi-V バーチャル サミット セッションのアーカイブ



Renode のウェブセミナー



ハウツーYouTube 動画



Mi-V Ecosystem Unleashed のウェブセミナー



サポート

GitHub のディスカッション



技術サポートポータル



Microchip Technology Inc. | 2355 W. Chandler Blvd. | Chandler AZ, 85224-6199 | microchip.com/FPGA