



MCP6V51/2/4

EMI フィルタ内蔵 45 V/ 2 MHz ゼロドリフト オペアンプ

特長

- 高い DC 精度
 - V_{OS} ドリフト : 36 nV/°C (max.)
 - V_{OS} : 15 μ V (max.)
 - 開ループゲイン : 140 dB (min.)
 - PSRR: 134 dB (min.)
 - CMRR: 135 dB (min.)
- 低ノイズ:
 - 10.2 nV/ $\sqrt{\text{Hz}}$ @ 1 kHz
 - E_{ni} : 0.21 μ V_{P-P}, $f = 0.1 \sim 10$ Hz
- 低消費電力
 - I_Q : アンプあたり 470 μ A (typ.)
 - 幅広い単電源 / 両電源電圧レンジ:
4.5 ~ 45 V / $\pm 2.25 \sim \pm 22.5$ V
- 使いやすさ
 - 負極性レール電圧を含む入力レンジ
 - レールツーレール出力
 - EMI フィルタを内蔵した入力
 - ゲイン帯域幅積 : 2 MHz
 - スルーレート : 1.2V/ μ s
 - ユニティゲインで安定動作
- 小型パッケージ
 - 1 回路入り : SOT-23-5、MSOP-8
 - 2 回路入り : MSOP-8、SOIC-8
 - 4 回路入り : SOIC-14
- 拡張温度レンジ : -40 ~ +125 °C
- AEC Q100 認定、グレード 1(MCP6V52、MCP6V54 のみ)
「製品識別システム (車載対応品)」参照

代表的な応用例

- 産業用計測機器、PLC
- プロセス制御
- 電源制御ループ
- センサ コンディショニング
- 電子天秤
- 医療機器
- 車載
- ハイサイド / ローサイド電流検出

設計支援

- Microchip Advanced Part Selector (MAPS)
- SPICE マクロモデル
- アプリケーションノート

関連デバイス

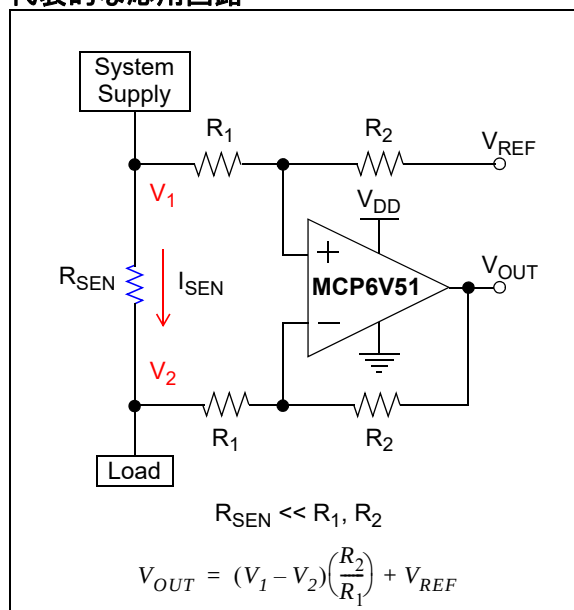
- [MCP6V71/1U/2/4: ゼロドリフト、2 MHz、1.8 ~ 5 V](#)
- [MCP6V81/1U/2/4: ゼロドリフト、5 MHz、1.8 ~ 5 V](#)

概要

Microchip 社の MCP6V51/2/4 オペアンプは、オフセットとオフセットドリフトを非常に低く抑える動的オフセット補正機能を備えています。これらのデバイスのゲイン帯域幅積は 2 MHz (typ.) です。ユニティゲインで安定動作し、1/f ノイズはほぼゼロです。また、優れた PSRR (電源電圧変動除去比) と CMRR (コモンモード除去比) を実現しています。これらの製品は単電源 (4.5 ~ 45 V) または両電源 ($\pm 2.25 \sim \pm 22.5$ V) で動作可能であり、アンプあたりの静止電流は 470 μ A (typ.) です。

MCP6V51/2/4 オペアンプは先進の CMOS プロセスを使って設計されており、1 回路入り、2 回路入り、4 回路入りで提供されます。

代表的な応用回路



MCP6V51/2/4

図 1 と図 2 に、それぞれ $V_{DD} = 4.5\text{ V}$ と 45 V における周囲温度と入力オフセット電圧の関係を示します。

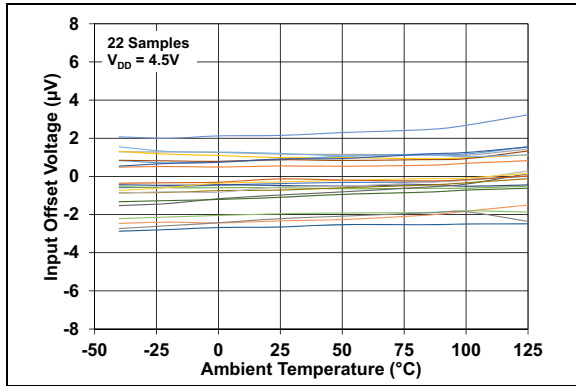


図 1: 周囲温度に対する入力オフセット電圧 ($V_{DD} = 4.5\text{ V}$)

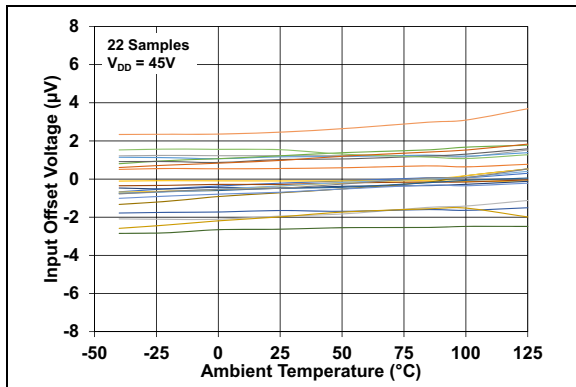


図 2: 周囲温度に対する入力オフセット電圧 ($V_{DD} = 45\text{ V}$)

図 1 と図 2 に示す通り、MCP6V51/2/4 オペアンプは温度変化に対して優れた特性を有します。

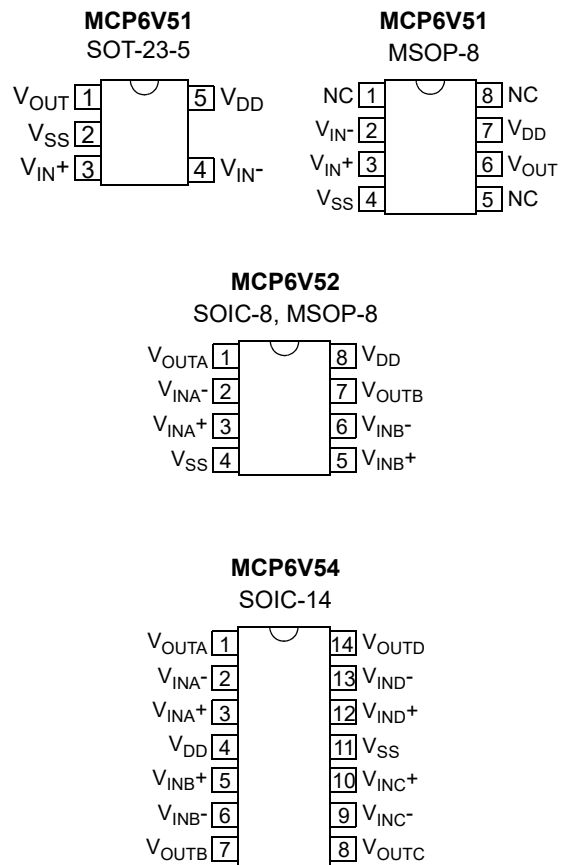
これらの特性図が示す入力オフセット電圧の温度ドリフト (TC_1) は、以下の仕様最大値以内に十分に収まります。

$$31\text{ nV/}^{\circ}\text{C} @ V_{DD} = 4.5\text{ V}$$

$$36\text{ nV/}^{\circ}\text{C} @ V_{DD} = 45\text{ V}$$

このような特性を有する本オペアンプは、DC 精度要件の厳しいアプリケーションに対応可能です。多くの場合、回路内で温度の影響を補正（校正）する必要はありません。補正が必要な場合でも、小さな補正量で済みます。

パッケージタイプ



1.0 電気的特性

1.1 絶対最大定格†

$V_{DD} - V_{SS}$	49.5 V
入力ピン電流 (Note 1)	±5 mA
アナログ入力電圧 (V_{IN+} , V_{IN-})	$V_{SS} - 0.5 \text{ V} \sim V_{DD} + 0.5 \text{ V}$
その他の入出力電圧	$V_{SS} - 0.3 \text{ V} \sim V_{DD} + 0.3 \text{ V}$
差動入力電圧 (Note 1)	±9 V
出力短絡電流	連続
出力ピンおよび電源ピン電流	±50 mA
保管温度	-65 ~ +150 °C
最高接合部温度	+150 °C
全ピンの ESD 保護 (MCP6V51) (HBM, CDM, MM)	≥ 1.5 kV, 750 V, 200 V
全ピンの ESD 保護 (MCP6V52, MCP6V54) (HBM, CDM, MM)	≥ 2 kV, 750 V, 200 V

† 注意: ここに記載した「絶対最大定格」を超える条件は、デバイスに恒久的な損傷を生じさせる可能性があります。これはストレス定格です。本書の動作表に示す条件または上記から外れた条件でのデバイスの運用は想定していません。最大定格条件に長期間曝露させるとデバイスの信頼性に影響する可能性があります。

Note 1: 入力は内部バックツューバック ダイオードによってクランプされます。差動入力電圧が ±9 V を超えた場合、損傷を防ぐために入力電流を 5 mA 以下に制限する必要があります。4.2.1「入力保護」も参照してください。

1.2 電気的仕様

DC 特性

電気的特性: 特に明記しない限り $T_A = +25 \text{ °C}$ 、 $V_{DD} = +4.5 \sim +45 \text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10 \text{ k}\Omega$ (V_L に接続)、 $C_L = 100 \text{ pF}$ (図 1-4、図 1-5 参照)

パラメータ	記号	Min.	Typ.	Max.	単位	条件
入力オフセット						
入力オフセット電圧	V_{OS}	-15	±2.4	+15	μV	$T_A = +25 \text{ °C}$
入力オフセット電圧の温度ドリフト (1 次温度係数)	TC_1	-31	±5	+31	nV/°C	$T_A = -40 \sim +125 \text{ °C}$ $V_{DD} = 4.5 \text{ V}$ (Note 1)
	TC_1	-36	±7	+36	nV/°C	$T_A = -40 \sim +125 \text{ °C}$ $V_{DD} = 45 \text{ V}$ (Note 1)
入力オフセット電圧の温度ドリフト (2 次温度係数)	TC_2	—	±42	—	nV/°C ²	$T_A = -40 \sim +125 \text{ °C}$ $V_{DD} = 4.5 \text{ V}$
	TC_2	—	±38	—	nV/°C ²	$T_A = -40 \sim +125 \text{ °C}$ $V_{DD} = 45 \text{ V}$
入力オフセット電圧の経時変化	ΔV_{OS}	—	±2	—	μV	408 時間 (@ +150 °C) の通電試験後に +25 °C で計測
電源電圧変動除去比	PSRR	134	160	—	dB	—
		124	138	—	dB	$T_A = -40 \sim +125 \text{ °C}$ $V_{DD} = 45 \text{ V}$ (Note 1)

Note 1: この項目に関して出荷時検査は実施されず、規定値はキャラクタライズまたはシミュレーション (もしくはその両方) により規定した物であり、設計指標用を目的に提供されます。

Note 1: 図 2-17 に、最初の製品ロットで計測した温度に対する V_{CML} と V_{CMH} の変化を示します。

MCP6V51/2/4

DC特性 (CONTINUED)

電氣的特性：特に明記しない限り $T_A = +25\text{ }^{\circ}\text{C}$ 、 $V_{DD} = +4.5\sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$ (図 1-4、図 1-5 参照)

パラメータ	記号	Min.	Typ.	Max.	単位	条件
入力のバイアス電流とインピーダンス						
入力バイアス電流	I _B	-250	±60	+250	pA	V _{DD} = 45 V
入力バイアス電流の温度依存性	I _B	—	±80	—	pA	T _A = +85 °C
	I _B	-4	±1.4	+4	nA	T _A = +125 °C (Note 1)
入力オフセット電流	I _{OS}	-1	±0.28	+1	nA	V _{DD} = 45 V
入力オフセット電流の温度依存性	I _{OS}	—	±0.32	—	nA	T _A = +85 °C
	I _{OS}	-8	±0.45	+8	nA	T _A = +125 °C (Note 1)
コモンモード入力インピーダンス	Z _{CM}	—	120G 3	—	Ω pF	—
差動入力インピーダンス	Z _{DIFF}	—	2.5M 5.2	—	Ω pF	—
コモンモード						
コモンモード 入力電圧レンジ (下限値)	V _{CML}	—	—	V _{SS} - 0.3	V	Note 1
コモンモード 入力電圧レンジ (上限値)	V _{CMH}	V _{DD} - 2.1	—	—	V	Note 1
コモンモード除去比	CMRR	110	125	—	dB	V _{DD} = 4.5 V、 V _{CM} = -0.3 ~ 2.4 V (Note 1)
		106	116	—	dB	V _{DD} = 4.5 V、 T _A = -40 ~ +125 °C (Note 1)
	CMRR	135	150	—	dB	V _{DD} = 45 V、 V _{CM} = -0.3 ~ 42.9 V (Note 1)
		128	140	—	dB	V _{DD} = 45 V、 T _A = -40 ~ +125 °C (Note 1)
開ループゲイン						
DC 開ループゲイン	A _{OL}	124	142	—	dB	V _{DD} = 4.5 V、 V _{OUT} = 0.3 ~ 4.2 V
		120	139	—	dB	V _{DD} = 4.5 V、 T _A = -40 ~ +125 °C (Note 1)
	A _{OL}	140	164	—	dB	V _{DD} = 45 V、 V _{OUT} = 0.3 ~ 44.7 V
		134	160	—	dB	V _{DD} = 45 V、 T _A = -40 ~ +125 °C (Note 1)

Note 1: この項目に関して出荷時検査は実施されず、規定値はキャラクタイズまたはシミュレーション (もしくはその両方) により規定した物であり、設計指標用を目的に提供されます。

Note 1: 図 2-17 に、最初の製品ロットで計測した温度に対する V_{CML} と V_{CMH} の変化を示します。

DC特性 (CONTINUED)

電気的特性：特に明記しない限り $T_A = +25\text{ }^\circ\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$ (図 1-4、図 1-5 参照)

パラメータ	記号	Min.	Typ.	Max.	単位	条件
出力						
最小出力電圧振幅	V_{OL}	–	$V_{SS} + 45$	$V_{SS} + 60$	mV	$R_L = 1\text{ k}\Omega$ 、 $V_{DD} = 4.5\text{ V}$
		–	$V_{SS} + 500$	$V_{SS} + 1000$		$R_L = 1\text{ k}\Omega$ 、 $V_{DD} = 45\text{ V}$
		–	$V_{SS} + 6$	$V_{SS} + 20$		$R_L = 10\text{ k}\Omega$ 、 $V_{DD} = 4.5\text{ V}$
		–	$V_{SS} + 50$	$V_{SS} + 70$		$R_L = 10\text{ k}\Omega$ 、 $V_{DD} = 45\text{ V}$
最大出力電圧振幅	V_{OH}	$V_{DD} - 150$	$V_{DD} - 100$	–	mV	$R_L = 1\text{ k}\Omega$ 、 $V_{DD} = 4.5\text{ V}$
		$V_{DD} - 2500$	$V_{DD} - 1500$	–		$R_L = 1\text{ k}\Omega$ 、 $V_{DD} = 45\text{ V}$
		$V_{DD} - 20$	$V_{DD} - 12$	–		$R_L = 10\text{ k}\Omega$ 、 $V_{DD} = 4.5\text{ V}$
		$V_{DD} - 200$	$V_{DD} - 100$	–		$R_L = 10\text{ k}\Omega$ 、 $V_{DD} = 45\text{ V}$
出力短絡電流	I_{SC}^+	–	46	–	mA	–
	I_{SC}^-	–	36	–	mA	–
閉ループ出力抵抗	R_{OUT}	–	16	–	Ω	$f = 0.1\text{ MHz}$ 、 $I_O = 0$ 、 $G = 1$
容量性負荷駆動能力	C_L	–	100	–	pF	$G = 1$
電源						
電源電圧	V_{DD}	4.5	–	45	V	–
アンプ 1 回路あたりの静止電流	I_Q	310	460	590	μA	$V_{DD} = 4.5\text{ V}$ 、 $I_O = 0$
		310	470	590	μA	$V_{DD} = 45\text{ V}$ 、 $I_O = 0$
		–	540	670	μA	$I_O = 0$ 、 $T_A = -40 \sim +125\text{ }^\circ\text{C}$ 図 2-22 参照 (Note 1)
パワーオン リセット (POR) トリップ電圧	V_{POR}	–	2.3	–	V	–

Note 1: この項目に関して出荷時検査は実施されず、規定値はキャラクタライズまたはシミュレーション (もしくはその両方) により規定した物であり、設計指標用を目的に提供されます。

Note 1: 図 2-17 に、最初の製品ロットで計測した温度に対する V_{CML} と V_{CMH} の変化を示します。

MCP6V51/2/4

AC特性

電氣的特性：特に明記しない限り $T_A = +25\text{ }^{\circ}\text{C}$ 、 $V_{DD} = +4.5\sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$ (図 1-4 と 図 1-5 参照)

パラメータ	記号	Min.	Typ.	Max.	単位	条件
アンプの AC 応答						
ゲイン帯域幅積	GBWP	—	1.8	—	MHz	$V_{DD} = 4.5\text{ V}$ 、 $V_{IN} = 10\text{ mVpp}$ 、Gain = 100
		—	2	—	MHz	$V_{DD} = 45\text{ V}$ 、 $V_{IN} = 10\text{ mVpp}$ 、Gain = 100
スルーレート	SR	—	1.2	—	V/ μs	図 2-45 参照
位相マージン	PM	—	66	—	°	$V_{DD} = 45\text{ V}$
アンプのノイズ応答						
入力ノイズ電圧	E_{ni}	—	0.1	—	μV_{P-P}	$f = 0.01 \sim 1\text{ Hz}$
	E_{ni}	—	0.21	—	μV_{P-P}	$f = 0.1 \sim 10\text{ Hz}$
入力ノイズ電圧密度	e_{ni}	—	10.2	—	$\text{nV}/\sqrt{\text{Hz}}$	$f = 1\text{ kHz}$
入力ノイズ電流密度	i_{ni}	—	4	—	$\text{fA}/\sqrt{\text{Hz}}$	—
アンプのステップ応答						
起動時間	t_{STR}	—	200	—	μs	$G = +1$ 、 V_{OUT} が 1% 以内に収まるまでの時間 (Note 1)
オフセット補正セトリングタイム	t_{STL}	—	45	—	μs	$G = +1$ 、2 V の V_{IN} ステップ、 V_{OS} が最終値の 100 μV 以内に収まるまでの時間
出力オーバードライブ回復時間	t_{ODR}	—	65	—	μs	$G = -10$ 、 $V_{DD}/2$ に対し $\pm 0.5\text{ V}$ の入力オーバードライブ、 V_{IN} の 50% から V_{OUT} の 90% までの時間 (Note 2)
EMI 保護						
EMI 除去比	EMIRR	—	80	—	dB	$V_{IN} = 0.1\text{ V}_{PK}$ 、 $f = 400\text{ MHz}$ 、 $V_{DD} = 45\text{ V}$
		—	95	—		$V_{IN} = 0.1\text{ V}_{PK}$ 、 $f = 900\text{ MHz}$ 、 $V_{DD} = 45\text{ V}$
		—	108	—		$V_{IN} = 0.1\text{ V}_{PK}$ 、 $f = 1800\text{ MHz}$ 、 $V_{DD} = 45\text{ V}$
		—	109	—		$V_{IN} = 0.1\text{ V}_{PK}$ 、 $f = 2400\text{ MHz}$ 、 $V_{DD} = 45\text{ V}$
		—	109	—		$V_{IN} = 0.1\text{ V}_{PK}$ 、 $f = 5600\text{ MHz}$ 、 $V_{DD} = 45\text{ V}$

Note 1: ゲインが異なると挙動が変化する可能性があります (4.3.3「電源投入時のオフセット」参照)。

2: t_{STL} と t_{ODR} はクロックエッジのタイミングによる若干の不確実性を含みます。

温度仕様

電氣的特性：特に明記しない限り全ての制限値は右記の条件に対して指定： $V_{DD} = +4.5\sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$

パラメータ	記号	Min.	Typ.	Max.	単位	条件
温度レンジ						
仕様温度レンジ	T_A	-40	—	+125	$^{\circ}\text{C}$	—
動作温度レンジ	T_A	-40	—	+125	$^{\circ}\text{C}$	Note 1
保管温度レンジ	T_A	-65	—	+150	$^{\circ}\text{C}$	—
パッケージ熱抵抗						
熱抵抗、8 ピン MSOP	θ_{JA}	—	206	—	$^{\circ}\text{C}/\text{W}$	—
熱抵抗、5 ピン SOT-23	θ_{JA}	—	115	—	$^{\circ}\text{C}/\text{W}$	—
熱抵抗、8 ピン SOIC	θ_{JA}	—	150	—	$^{\circ}\text{C}/\text{W}$	—
熱抵抗、14 ピン SOIC	θ_{JA}	—	91	—	$^{\circ}\text{C}/\text{W}$	—

Note 1: 動作中に T_J が最高接合部温度仕様値 (+150 $^{\circ}\text{C}$) を超えない必要があります。

1.3 タイミング図

「AC 特性」内の「アンプのステップ応答」に記載した仕様値を以下のタイミング図に示します。

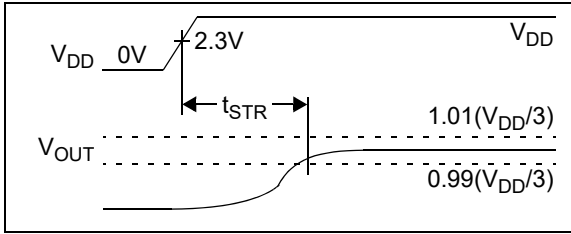


図 1-1: 起動時間

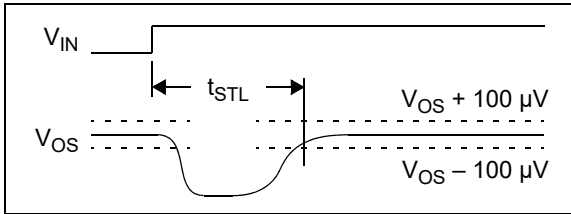


図 1-2: オフセット補正セトリングタイム

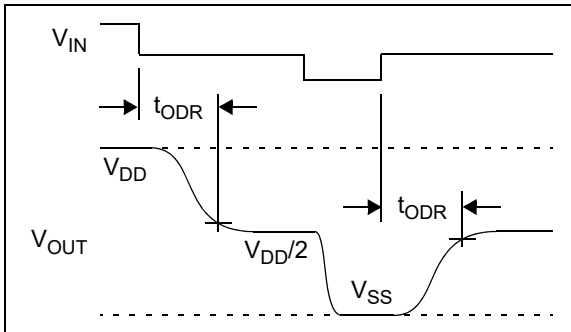


図 1-3: 出力オーバードライブ回復時間

1.4 試験回路

図 1-4 と図 1-5 に、大部分の DC および AC 試験に使った回路を示します。バイパス コンデンサは、4.3.10「電源のバイパスとフィルタ処理」の説明に従って配置する必要があります。バイアス電流の影響を最小限に抑えるため、 R_N の値は R_F と R_G の並列合成抵抗と同じにします。

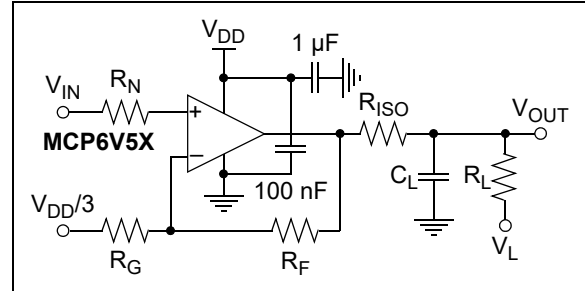


図 1-4: 大部分の非反転ゲイン条件に使った AC および DC 試験回路

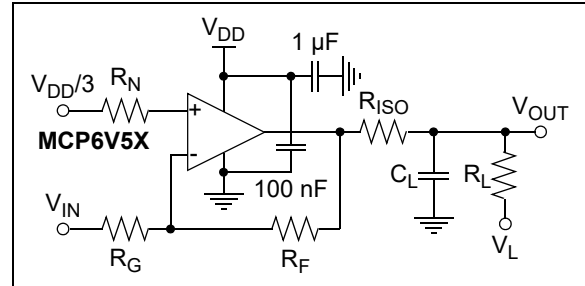


図 1-5: 大部分の反転ゲイン条件に使った AC および DC 試験回路

入力に対する動的挙動 (t_{STR} 、 t_{STL} 、 t_{ODR}) の試験には、図 1-6 の回路を使いました。ポテンショメータにより、DC において V_{OUT} が V_{REF} に等しくなるよう、抵抗ネットワークの平衡を取ります。オペアンプの共通モード入力電圧は $V_{CM} = V_{IN}/3$ です。入力誤差 (V_{ERR}) の出力への影響 (ノイズゲイン) は約 10 V/V です。

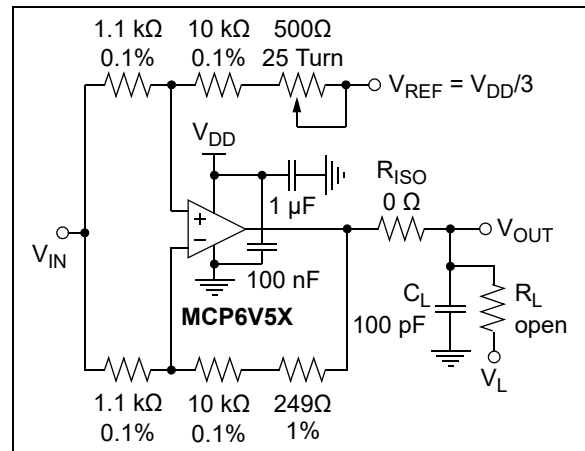


図 1-6: 入力に対する動的挙動の試験に使った回路

MCP6V51/2/4

NOTE:

2.0 代表性能曲線

Note: 以下の図表は限られたサンプル数に基づく統計的な結果であり、あくまでも情報提供を目的としています。ここに記載する性能特性は検査されておらず保証されません。図表の一部は仕様動作レンジ外で計測されたデータも含みます (例: 仕様レンジ外の電源を使用)。従って、これらのデータは保証範囲外です。

Note: 特に明記しない限り $T_A = +25^\circ\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$

2.1 DC 入力精度

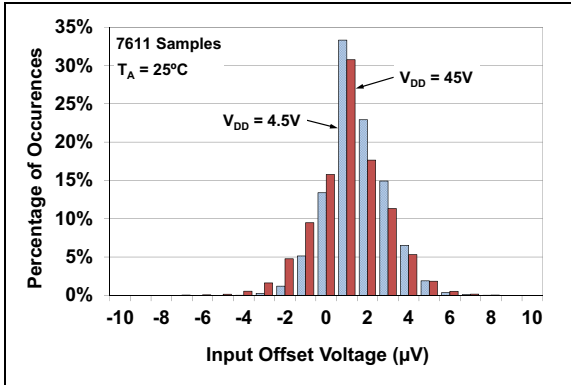


図 2-1: 入力オフセット電圧

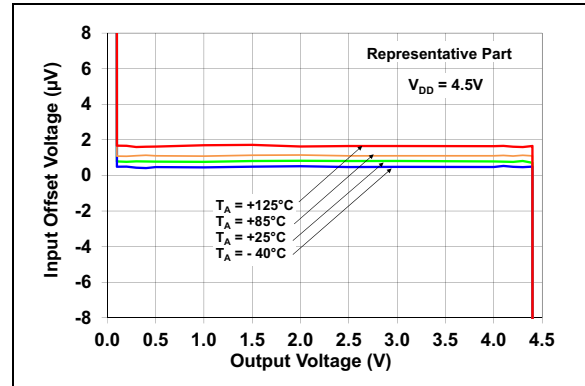


図 2-4: 出力電圧に対する入力オフセット電圧 ($V_{DD} = 4.5\text{ V}$)

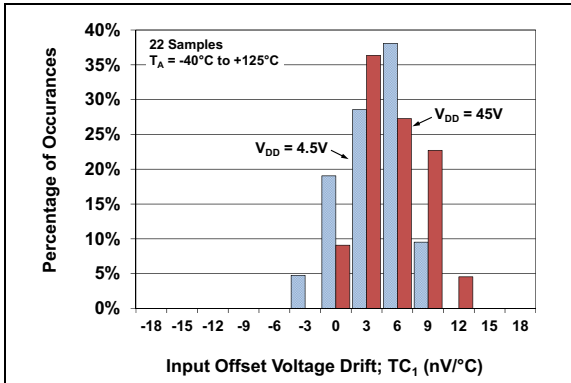


図 2-2: 入力オフセット電圧ドリフト

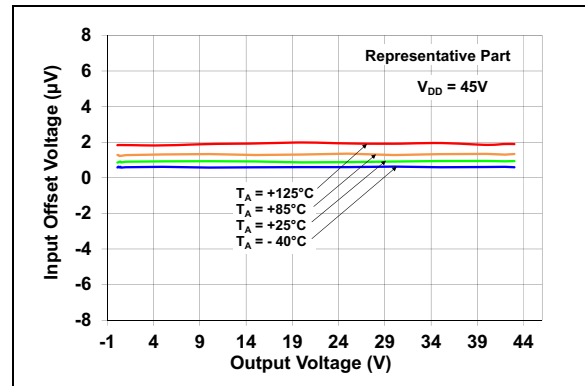


図 2-5: 出力電圧に対する入力オフセット電圧 ($V_{DD} = 45\text{ V}$)

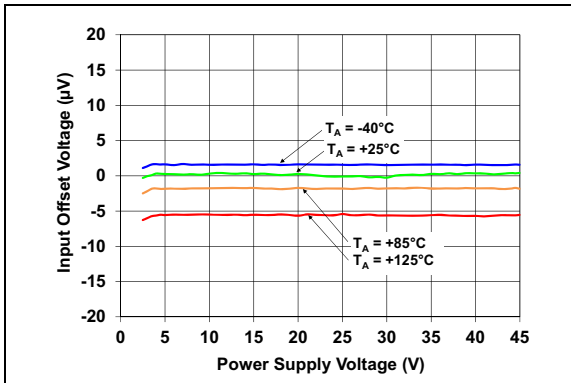


図 2-3: 電源電圧に対する入力オフセット電圧

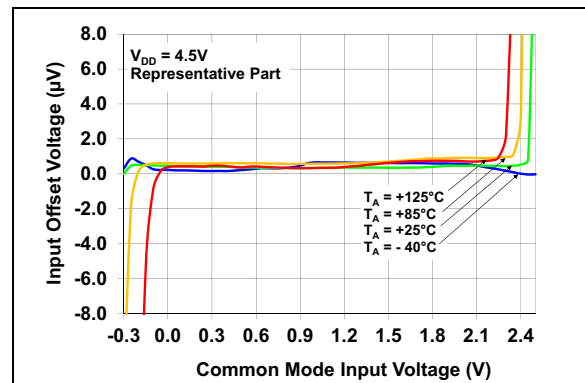


図 2-6: コモンモード電圧に対する入力オフセット電圧 ($V_{DD} = 4.5\text{ V}$)

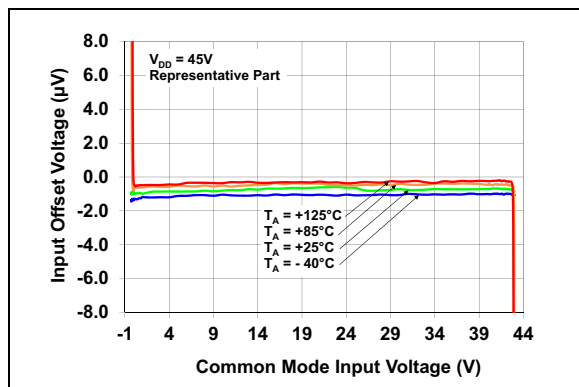


図 2-7: コモンモード電圧に対する
入力オフセット電圧 ($V_{DD} = 45\text{ V}$)

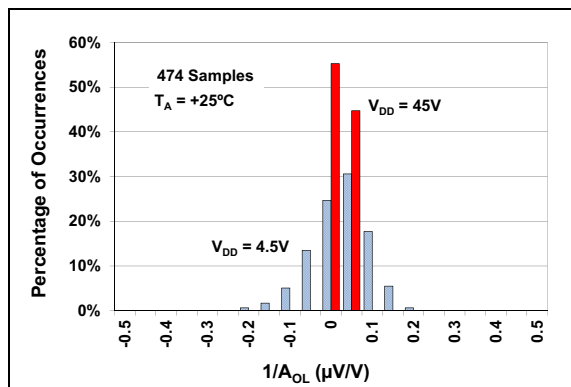


図 2-10: DC 開ループゲイン

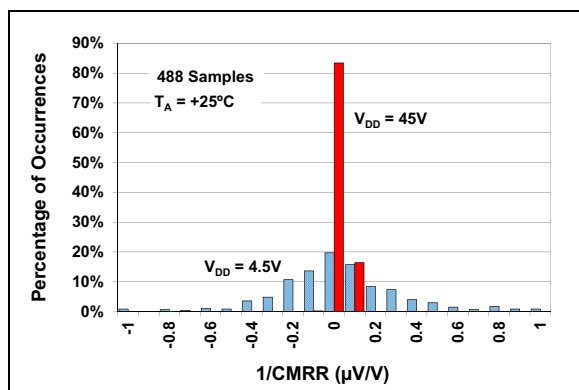


図 2-8: CMRR

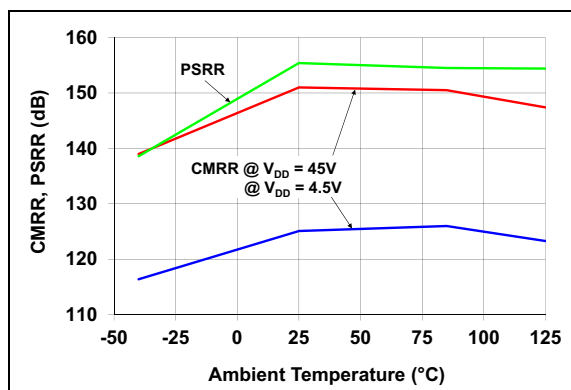


図 2-11: 周囲温度に対する CMRR と PSRR

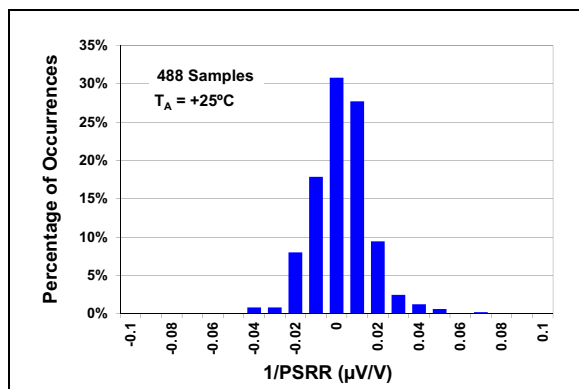


図 2-9: PSRR

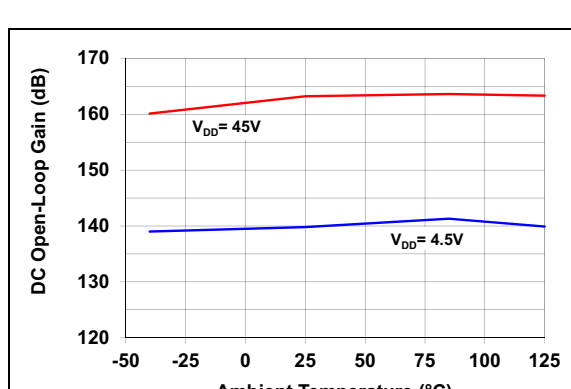


図 2-12: 周囲温度に対する DC 開ループゲイン

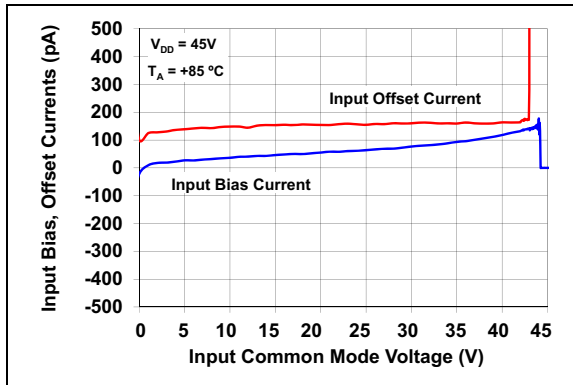


図 2-13: コモンモード入力電圧に対する
入力バイアスとオフセット電流
($T_A = +85^\circ\text{C}$)

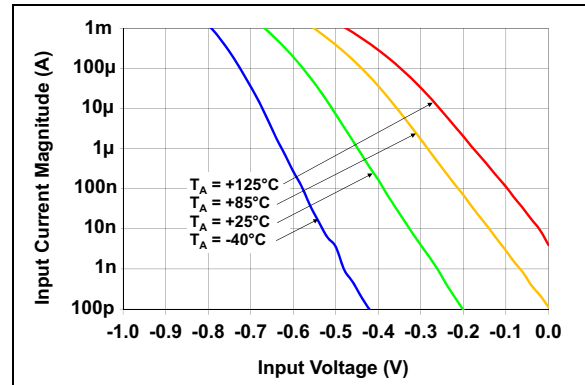


図 2-16: 入力電圧 (V_{SS} 以下) に対する
入力バイアス電流

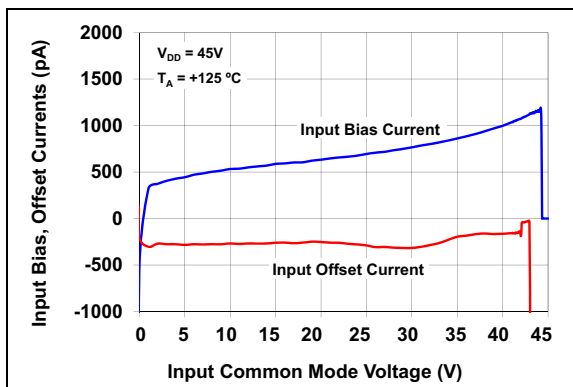


図 2-14: コモンモード入力電圧に対する
入力バイアスとオフセット電流
($T_A = +125^\circ\text{C}$)

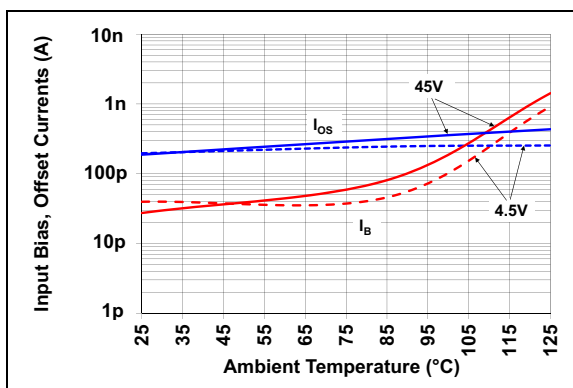


図 2-15: 周囲温度に対する入力バイアスと
オフセット電流 ($V_{DD} = 45\text{V}$)

MCP6V51/2/4

Note: 特に明記しない限り $T_A = +25^\circ\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$

2.2 その他の DC 電圧 / 電流特性

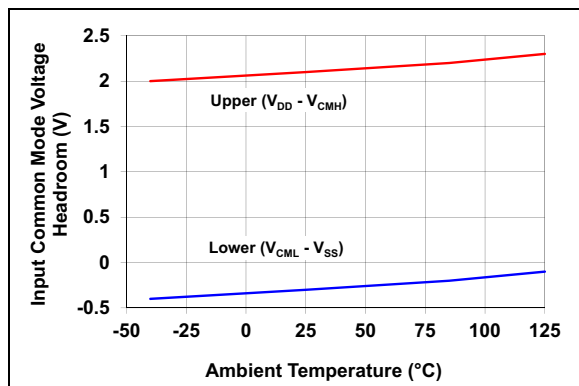


図 2-17: 周囲温度に対する入力コモンモード電圧ヘッドルーム (レンジ)

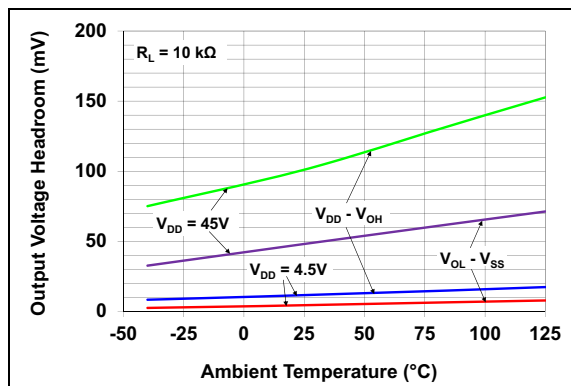


図 2-20: 周囲温度に対する出力電圧ヘッドルーム ($R_L = 10\text{ k}\Omega$)

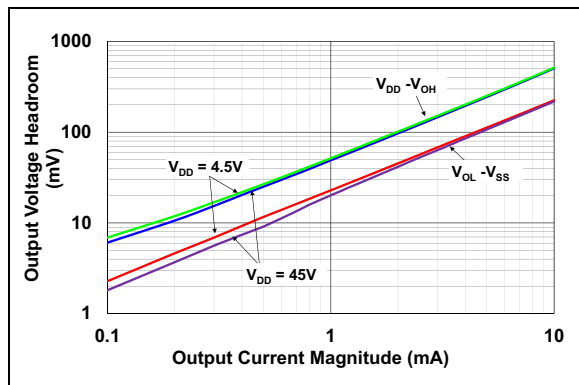


図 2-18: 出力電流に対する出力電圧ヘッドルーム

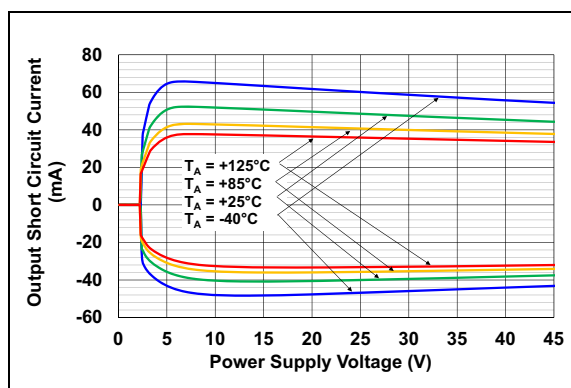


図 2-21: 電源電圧に対する出力短絡電流

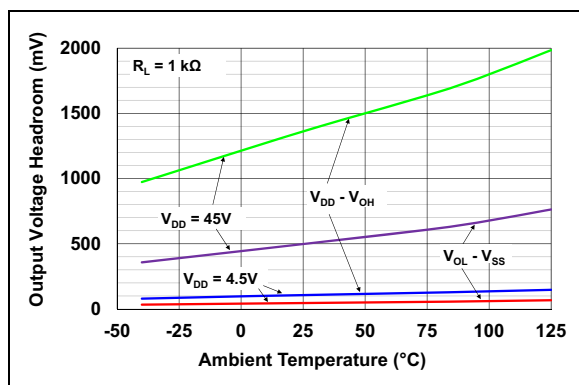


図 2-19: 周囲温度に対する出力電圧ヘッドルーム

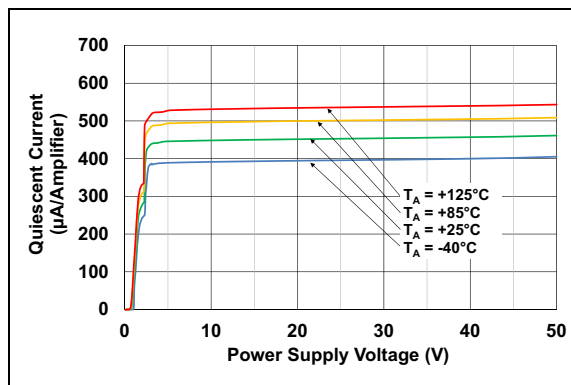


図 2-22: 電源電圧に対する電源電流

Note: 特に明記しない限り $T_A = +25^\circ\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$

2.3 周波数応答

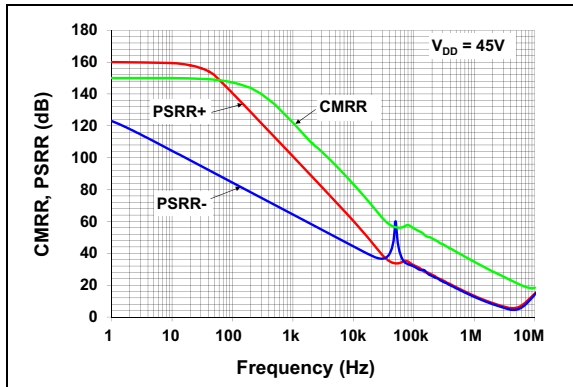


図 2-23: 周波数に対する CMRR と PSRR

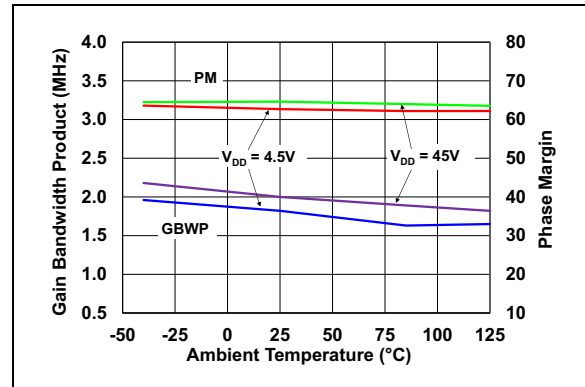


図 2-26: 周囲温度に対するゲイン帯域幅積と位相マージン

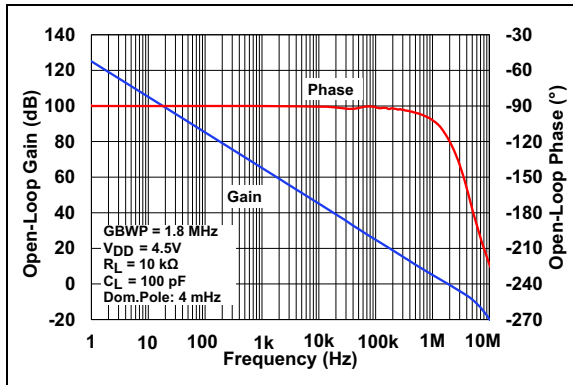


図 2-24: 周波数に対する開ループゲイン ($V_{DD} = 4.5\text{ V}$)

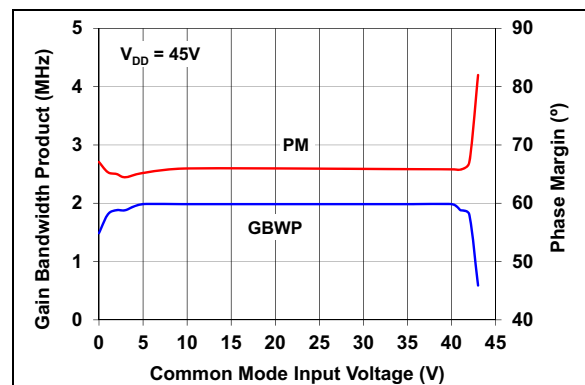


図 2-27: コモンモード入力電圧に対するゲイン帯域幅積と位相マージン

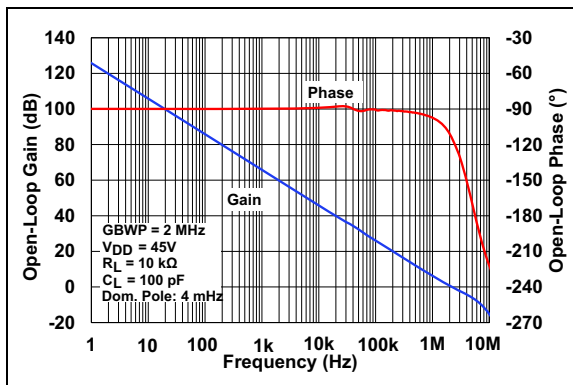


図 2-25: 周波数に対する開ループゲイン ($V_{DD} = 45\text{ V}$)

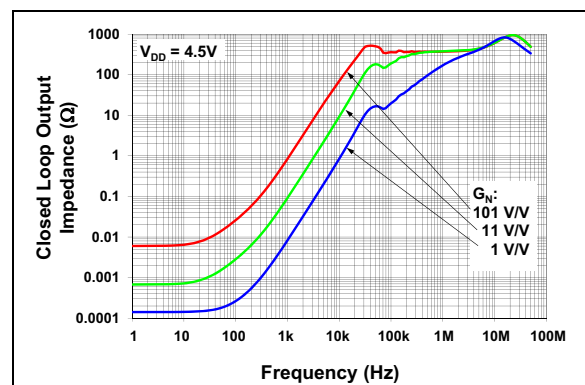


図 2-28: 周波数に対する閉ループ出カインピーダンス ($V_{DD} = 4.5\text{ V}$)

MCP6V51/2/4

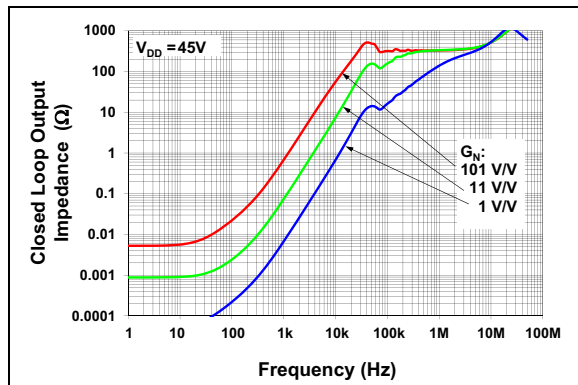


図 2-29: 周波数に対する閉ループ出力インピーダンス ($V_{DD} = 45V$)

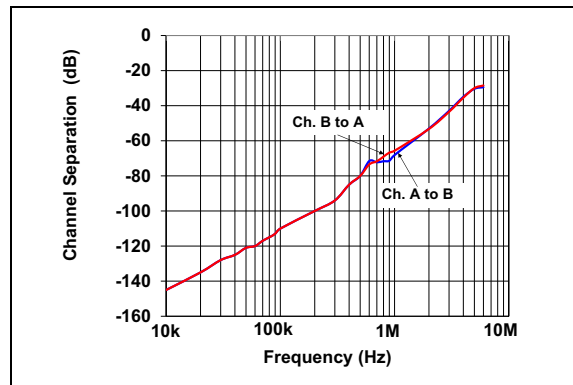


図 2-32: チャンネル間クロストーク (MCP6V52)

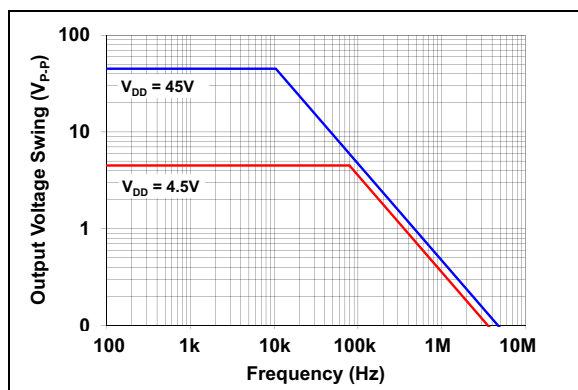


図 2-30: 周波数に対する最大出力電圧振幅

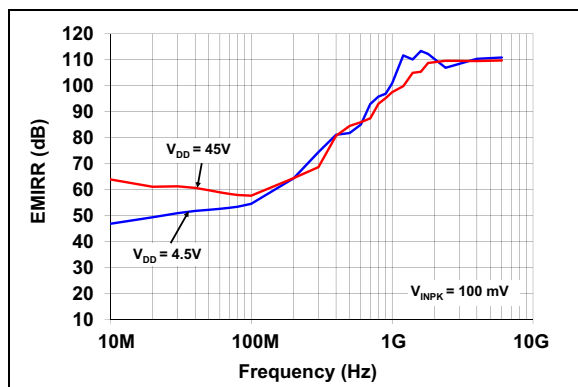


図 2-31: 周波数に対する EMIRR

Note: 特に明記しない限り $T_A = +25\text{ }^{\circ}\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$

2.4 入カノイズ

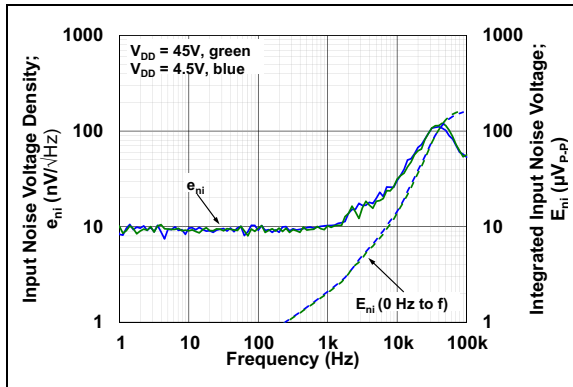


図 2-33: 周波数に対する入力ノイズ電圧密度と入力ノイズ電圧積分値

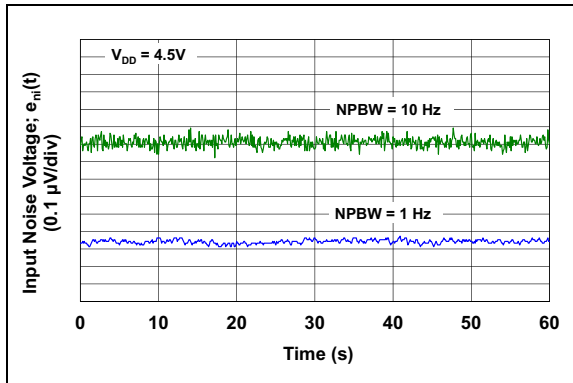


図 2-34: 入力ノイズ波形
(1 Hz および 10 Hz フィルタ、 $V_{DD} = 4.5\text{ V}$)

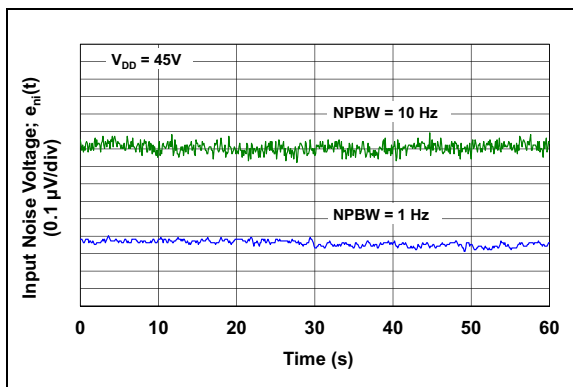


図 2-35: 入力ノイズ波形
(1 Hz および 10 Hz フィルタ、 $V_{DD} = 45\text{ V}$)

MCP6V51/2/4

Note: 特に明記しない限り $T_A = +25\text{ }^{\circ}\text{C}$ 、 $V_{DD} = +4.5 \sim +45\text{ V}$ 、 $V_{SS} = \text{GND}$ 、 $V_{CM} = V_{DD}/3$ 、 $V_{OUT} = V_{DD}/2$ 、 $V_L = V_{DD}/2$ 、 $R_L = 10\text{ k}\Omega$ (V_L に接続)、 $C_L = 100\text{ pF}$

2.5 時間応答

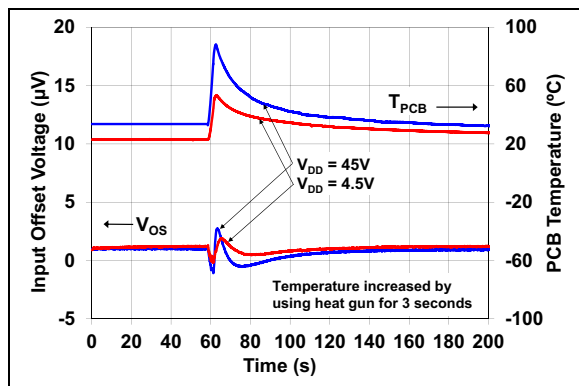


図 2-36: 温度変化に対する入力オフセット電圧の応答

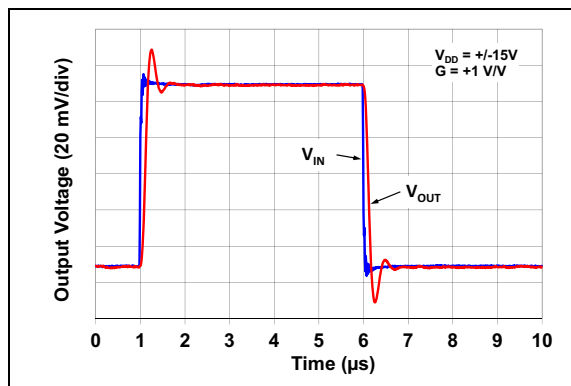


図 2-39: 非反転微弱信号ステップ応答

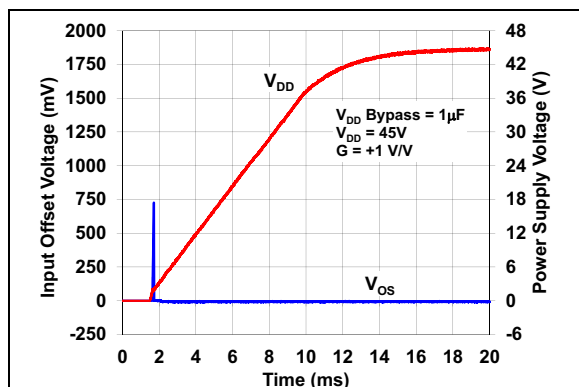


図 2-37: 電源投入時の入力オフセット電圧の応答

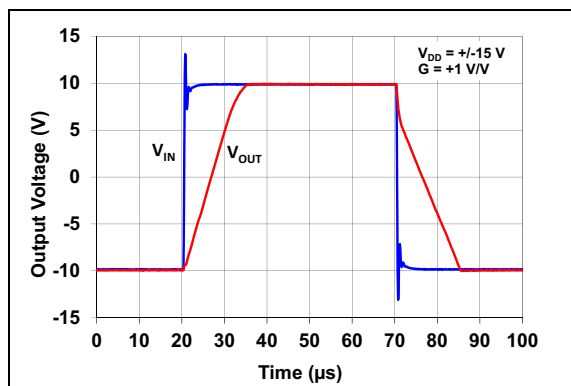


図 2-40: 非反転大信号ステップ応答

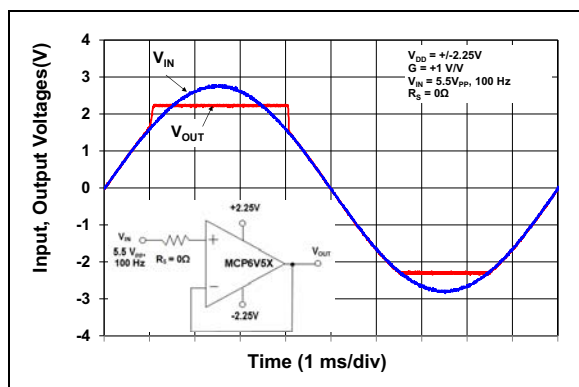


図 2-38: MCP6V51/2/4 はオーバードライブによる入力位相反転を生じない事を示す波形

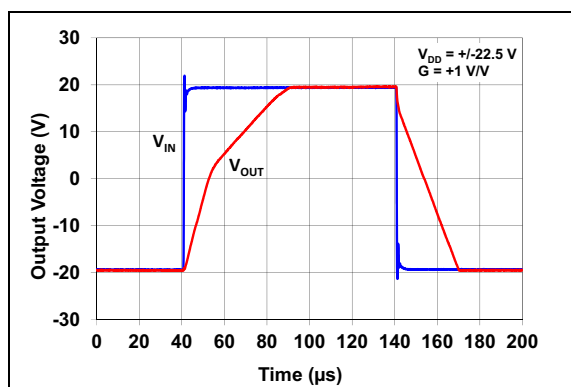


図 2-41: 非反転 40 V_{PP} 信号ステップ応答

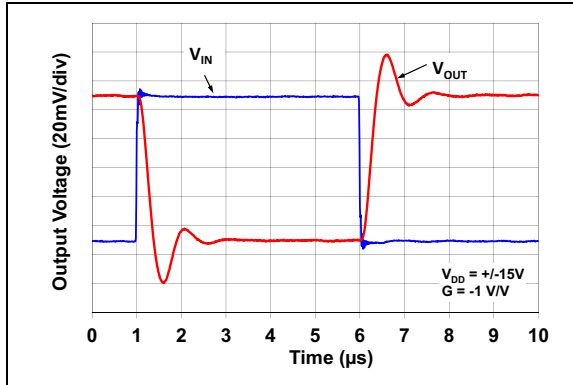


図 2-42: 反転微弱信号ステップ応答

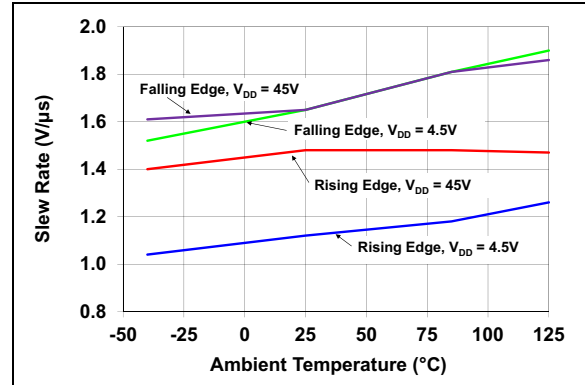


図 2-45: 周囲温度に対するスルーレート

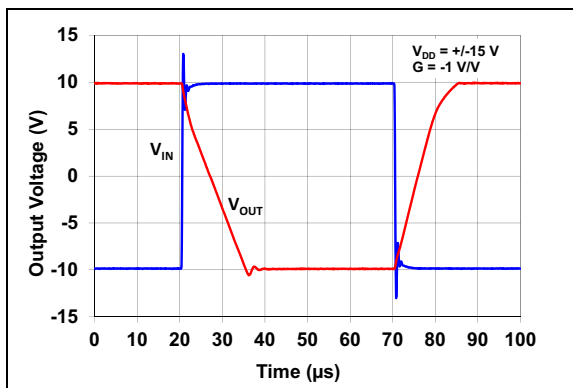


図 2-43: 反転大信号ステップ応答

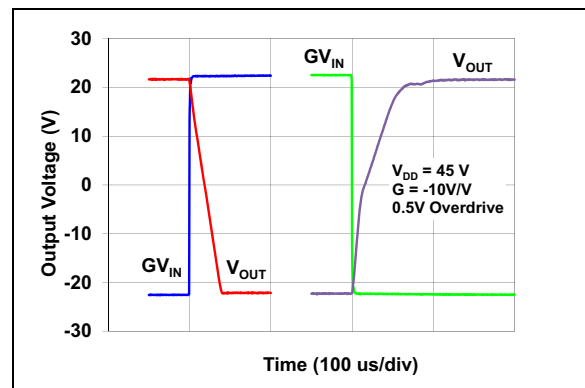


図 2-46: 出力オーバードライブ回復挙動
($G = -10 \text{ V/V}$)

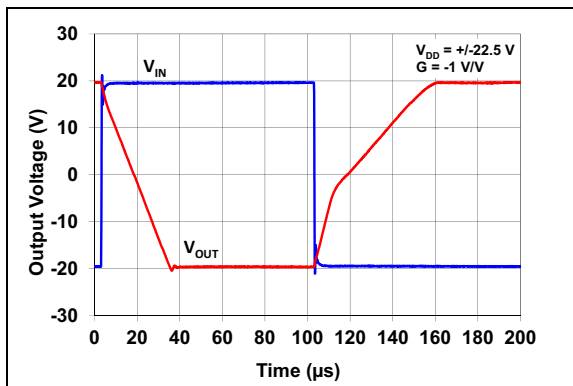


図 2-44: 反転 40 V_{PP} 信号ステップ応答

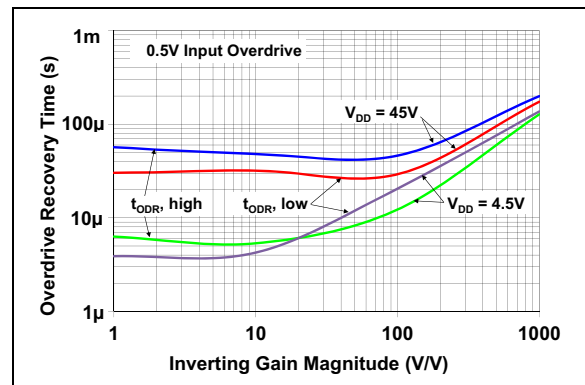


図 2-47: 反転ゲインに対する
出力オーバードライブ回復時間

MCP6V51/2/4

NOTE:

3.0 ピンの説明

ピン機能の一覧を表 3-1 に示します。

表 3-1: ピン割り当て表

MCP6V51		MCP6V52		MCP6V54	記号	概要
SOT23-5	MSOP-8	SOIC-8	MSOP-8	SOIC-14		
1	6	1	1	1	V_{OUT} 、 V_{OUTA}	アナログ出力 (オペアンプ A)
4	2	2	2	2	V_{IN-} 、 V_{INA-}	反転入力 (オペアンプ A)
3	3	3	3	3	V_{IN+} 、 V_{INA+}	非反転入力 (オペアンプ A)
5	7	8	8	4	V_{DD}	正極性電源
–	–	5	5	5	V_{INB+}	非反転入力 (オペアンプ B)
–	–	6	6	6	V_{INB-}	反転入力 (オペアンプ B)
–	–	7	7	7	V_{OUTB}	出力 (オペアンプ B)
–	–	–	–	8	V_{OUTC}	出力 (オペアンプ C)
–	–	–	–	9	V_{INC-}	反転入力 (オペアンプ C)
–	–	–	–	10	V_{INC+}	非反転入力 (オペアンプ C)
2	4	4	4	11	V_{SS}	負極性電源
–	–	–	–	12	V_{IND+}	非反転入力 (オペアンプ D)
–	–	–	–	13	V_{IND-}	反転入力 (オペアンプ D)
–	–	–	–	14	V_{OUTD}	出力 (オペアンプ D)
–	1、5、8	–	–	–	NC	未接続 (内部接続なし)

3.1 アナログ出力

(V_{OUT} 、 V_{OUTA} 、 V_{OUTB} 、 V_{OUTC} 、 V_{OUTD})

アナログ出力ピン (V_{OUT}) は低インピーダンス電圧源です。

3.2 アナログ入力

(V_{IN+} 、 V_{IN-} 、 V_{INA+} 、 V_{INA-} 、 V_{INB+} 、 V_{INB-} 、 V_{INC+} 、 V_{INC-} 、 V_{IND+} 、 V_{IND-})

非反転および反転入力 (V_{INx+} 、 V_{INx-} 、 $x = A \sim D$) は、低バイアス電流の高インピーダンス CMOS 入力です。

3.3 電源ピン

正極性電源電圧 (V_{DD}) のレンジは 4.5 ~ 45 V です (負極性電源電圧 V_{SS} を基準とする)。通常動作時のその他のピンの電圧レンジは $V_{SS} \sim V_{DD}$ です。

通常、本デバイスは単電源 (正極性) 構成で使います。その場合、 V_{SS} をグラウンドに接続し、 V_{DD} を電源に接続します。 V_{DD} にはバイパス コンデンサが必要です。

MCP6V51/2/4

NOTE:

4.0 応用例

MCP6V51/2/4 は小型かつ低消費電力が求められる高精度アプリケーション向けに設計されています。幅広い電源電圧レンジと低静止電流を特長とする MCP6V51/2/4 は、バッテリー駆動アプリケーションに理想的です。

4.1 ゼロドリフト動作の概要

図 4-1 に、MCP6V5X ゼロドリフトアンプの概略図を示します。以下ではこの図に基づいて、このアーキテクチャが低速の電圧誤差 (V_{OS} 、 $\Delta V_{OS}/\Delta T_A$ (TC_1)、CMRR、PSRR、 A_{OL} 、 $1/f$ ノイズ) をどのように大幅に改善するのか説明します。

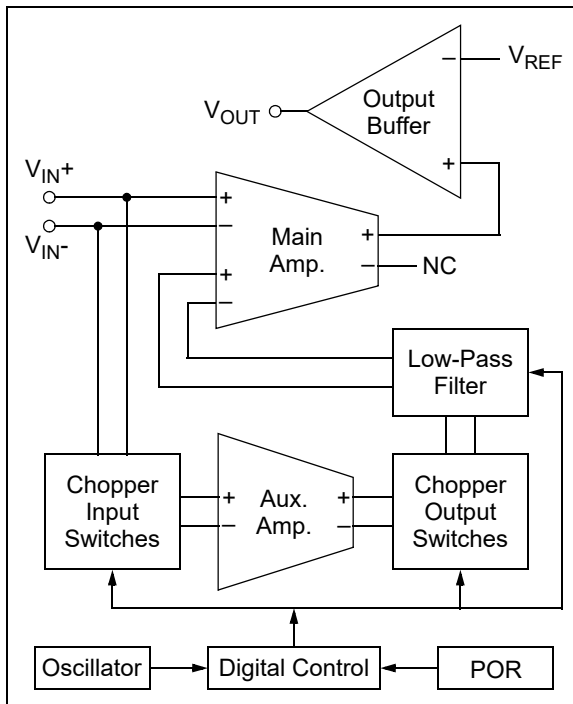


図 4-1: ゼロドリフト オペアンプの概略図

4.1.1 構成要素

メインアンプは、差動回路を使って高ゲイン / 広帯域幅が得られるように設計されています。メインアンプ入力ペア (図 4-1 内 Main Amp. 左上の +/- ピン) は、入力信号の高周波成分用に使います。補助アンプ入力ペア (図 4-1 内 Aux. Amp. 左の +/- ピン) は入力信号の低周波成分用に使い、オペアンプの入力オフセット電圧を補正します。両方の入力は内部で加算されます。

補助アンプ、チョッパ入力スイッチ、チョッパ出力スイッチは入力信号に高い DC ゲインを提供します。DC 誤差はより高い周波数へ変調され、ホワイトノイズは低周波数へ変調されます。

ローパスフィルタは、チョッピングクロックの高調波を含む高周波成分を低減します。

出力バッファは V_{OUT} ピンに接続された外部負荷を駆動します (V_{REF} は内部参照電圧です)。

オシレータは $f_{OSC1} = 200$ kHz で動作します。この出力を 2 分周する事で、チョッピングクロックレート $f_{CHOP} = 100$ kHz を生成します。

内部パワーオン リセット (POR) 回路は、デバイスを既知の正常な状態で起動する事により、電源ブラウンアウト時の異常出力を防ぎます。

デジタル制御ブロックはスイッチングと POR イベントを制御します。

4.1.2 チョッピング動作

図 4-2 にチョッピングクロックの第 1 フェーズにおけるアンプの接続を示し、図 4-3 にチョッピングクロックの第 2 フェーズにおけるアンプの接続を示します。低い帯域での Aux 側の電圧誤差の極性を交互に素早く切り換える事により、後段のフィルタによって平均誤差が打ち消されます。

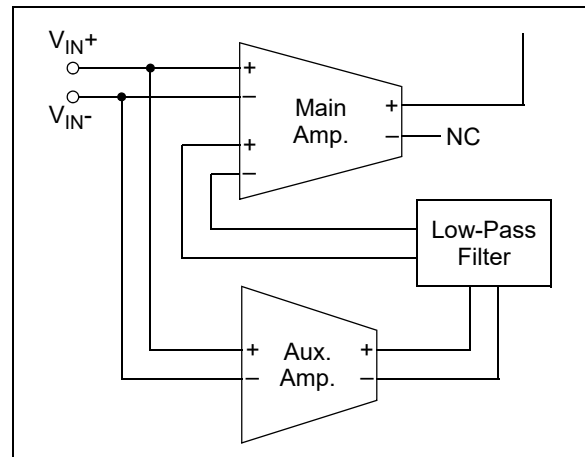


図 4-2: チョッピングクロック第 1 フェーズのアンプ等価回路

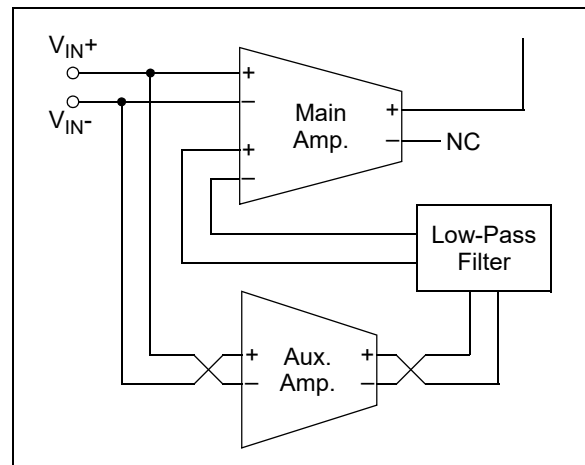


図 4-3: チョッピングクロック第 2 フェーズのアンプ等価回路図

4.2 その他の機能ブロック

4.2.1 入力保護

MCP6V5X オペアンプは単電源 (4.5 ~ 45 V) または両電源 ($\pm 2.25 \sim \pm 22.5$ V) で動作可能です。入力共通モードレンジの下限 (V_{CML}) は負極性レール電圧を下回り ($V_{SS} - 0.3$ V @ +25 °C)、上限 (V_{CMH}) は $V_{DD} - 2.1$ V です。本デバイスはこのレンジ内で高い CMRR (135 dB min. @ 45 V_{DD}) を維持します。適正動作を確保するには、この V_{CM} レンジの制限と、後述の過電圧 / 過電流条件に配慮する必要があります。

4.2.1.1 位相反転

MCP6V5X アンプの入力回路は、入力ピン電圧 (V_{IN+} 、 V_{IN-}) が電源電圧を超えても位相反転が生じないように設計されています。市販アンプの一部には、ユニティゲインバッファでの利用時に、入力端子電圧を仕様の共通モード電圧範囲を超えて駆動した時に、出力位相が反転する物もあります。

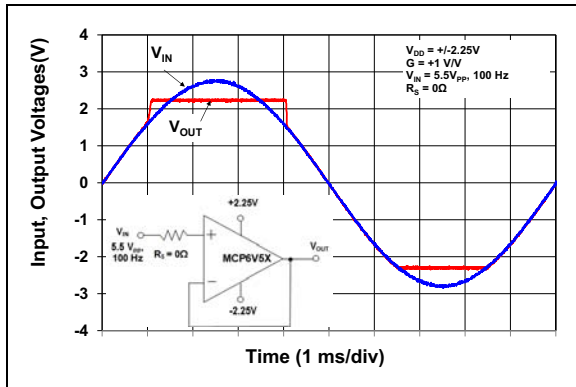


図 4-4: 位相反転が生じない動作

図 4-4 は、入力電圧が各レールの電源電圧を 0.5 V 超過した ($V_{DD} = \pm 2.25$ V に対して $V_{IN} = 5.5$ Vpp) 場合の動作を示しています。入力がオーバードライブされている間、出力電圧はレール電圧でクランプされますが、位相は反転しません。この例では、過電圧条件中の入力電圧と出力電圧の関係を分かりやすくするために、電源電圧を低くしています。

4.2.1.2 入力電圧の制限

これらのアンプの損傷や不適正動作を防ぐため、外部回路によって入力ピンの電圧レベルを仕様範囲内 (1.1 「絶対最大定格」 参照) に制限する必要があります。この入力電圧制限要件は、後述する電流制限とは無関係です。

図 4-5 に、MCP6V5X アンプで使われる基本的な ESD 保護回路を示します。各入力は、直列抵抗に加えて、一連の 1 次および 2 次迂回用ダイオードによって保護されます。さらに、逆並列ダイオードが、入力トランジスタを過大な差動電圧から保護します。入力トランジスタを大半の ESD および過電圧条件から保護すると共に、ESD デバイスの漏れ電流から生じる追加の入力バイアス電流 (I_{Bias}) の影響を最小化するため、この構造が選択されました。この漏れ電流は温度に依存し、高温時に著しく増加します (図 2-15 参照)。

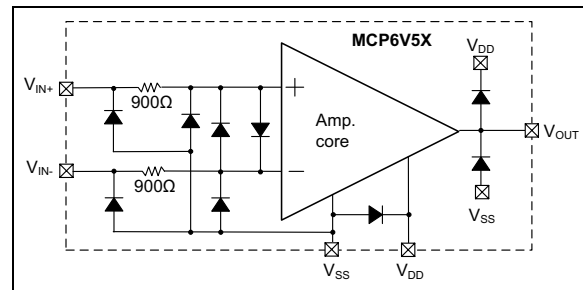


図 4-5: アナログ入力 ESD 保護の概略構造

入力 ESD ダイオードは、入力が V_{SS} に対してダイオード 1 段分より低くなると入力をクランプします。これらは、 V_{DD} を大きく上回る電圧もクランプします。これらのクランプ電圧は、通常動作を可能とするには十分高いものの、低速の過電圧 (V_{DD} を超過する) イベントから保護可能なほどには低くはありません。入力 ESD ダイオードは、仕様条件を満たす非常に短時間の ESD イベントを制限し、これにより発生する損傷をほとんど防ぐことができます。内部 ESD 保護回路は検査、組み立て、製造プロセス中のデバイス保護を目的としており、アプリケーション回路内での持続的動作においてデバイスをクランプまたは制限する事を意図していません。アプリケーション回路内でそのような過電圧条件 (レール電圧を 0.5 V 以上超過) や過電流条件 (各入力ピンで電流が 5 mA を超過) が予測される場合、その条件を許容可能な外付け保護デバイスが必要になる可能性があります。

図 4-6 に、外付けダイオードを使って入力を過電圧条件から保護する方法の 1 つを示します。ダイオード D_{Ext} には、シリコン ダイオード (微弱信号用)、ショットキー ダイオード (クランプ電圧を低減する場合)、ダイオード接続した FET (リーク電流を低減する場合) が使えます。アプリケーションによっては、追加されるダイオードの静電容量を考慮に入れる必要があります。

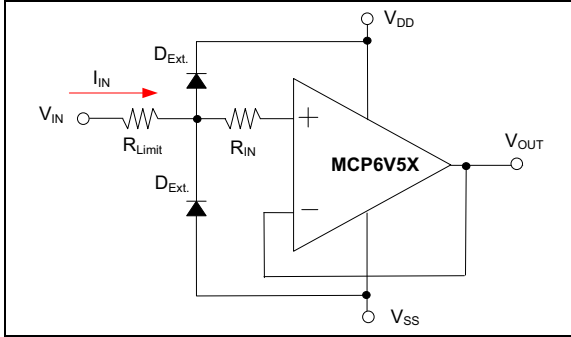


図 4-6: 高電圧に対するアナログ入力保護

外付けダイオード (D_{Ext}) に過大な電流が流れる事を防ぐため、電流制限抵抗 (R_{Limit}) が必要になる場合があります。アプリケーション内でアンプ入力が過電圧条件となる可能性がある場合、異常電流を安全なレベル (例: 2 mA) 以下に制限するために、脆弱な入力ピン (この例では V_{IN+}) に直列抵抗 (R_{IN}) を追加する事が必要になる場合があります。

4.2.1.3 入力電流の制限

アンプの損傷や不適正動作を防ぐため、入力ピン電流を回路で制限する必要があります (1.1「絶対最大定格」参照)。この要件は、前述した電圧制限とは無関係です。図 4-7 に、入力保護回路の一例を示します。抵抗 R_1 と R_2 により、入力ピンに流れる両方向の電流 (および D_1/D_2 に流れる電流) を制限します。

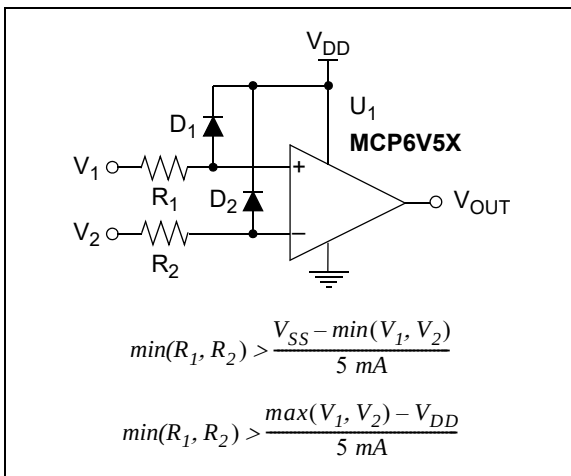


図 4-7: 大電流に対するアナログ入力保護

抵抗 R_1 と R_2 の左側にダイオードを接続する事も可能です。その場合、ダイオード D_1 と D_2 に流れる電流は、別の方法で制限する必要があります (図 4-6 参照)。これらの抵抗は突入電流リミッタとして機能し、入力ピン (V_{IN+} , V_{IN-}) に流れ込む DC 電流を非常に低く抑えます。

コモンモード電圧 (V_{CM}) がグラウンド (V_{SS}) よりも低下すると、入力から (ESD ダイオードを通して) 大電流が流れる可能性があります。詳細は図 2-16 を参照してください。

4.2.2 内蔵 EMI フィルタ

MCP6V5X オペアンプの入力は、電磁干渉 (EMI) または無線周波数干渉 (RFI) の低減を目的としたローパスフィルタを備えています。この内蔵フィルタは、帯域幅を約 115 MHz 以下に制限する 2 次 RC ローパスフィルタとして設計されており、高周波干渉を減衰させます。図 2-31 は、各種条件での MCP6V51/2/4 の EMI 除去比 (EMIRR) を示しています。

4.2.3 レールツーレール出力

MCP6V51/2/4 ゼロドリフト オペアンプの出力電圧レンジ (typ.) は $V_{DD} - 100 \text{ mV} \sim V_{SS} + 50 \text{ mV}$ です (条件: $R_L = 10 \text{ k}\Omega$ を $V_{DD}/2$ に接続、 $V_{DD} = 45 \text{ V}$)。詳細は図 2-18、図 2-19、図 2-20 を参照してください。

4.2.4 サーマル シャットダウン

特定の動作条件では、MCP6V5X アンプのダイ温度が仕様の最高接合部温度 (150°C) を超える可能性があります。このため MCP6V5X アンプは過熱および損傷を防ぐためにサーマル シャットダウン回路を内蔵しています。特に最高電源電圧 (45 V) で動作している場合、接合部温度が仕様の制限を超えないように周囲温度またはアンプ出力電流 (もしくはその両方) を監視する必要があります。接合部温度 (T_J) は、デバイスの消費電力 (P_D) と周囲温度 (T_A) から式 4-1 を使って推定できます。

式 4-1:

$$T_J = P_D \times \theta_{JA} + T_A$$

θ_{JA} = ダイと周囲大気間の熱抵抗
(「温度仕様」参照)

デバイスの消費電力は、デバイスの静止電力と負荷電力の合計として式 4-2 により求められます。

式 4-2:

$$P_D = (V_{DD} - V_{SS}) \times I_Q + I_{OUT} \times (V_{DD} - V_{OUT})$$

この式は、デバイスが負荷電流の供給源（ソース）となる（すなわち電流は V_{DD} 電源から負荷へ流れる）と仮定しています。デバイスが負荷電流の吸収源（シンク）となる場合、この式の右辺第 2 項には $I_{OUT} \times (V_{OUT} - V_{SS})$ を使います。このシンプルな例では、信号電流は一定 (DC) であると想定しています。

サーマルシャットダウン回路は、接合部温度が約 +175°C に達した時点でアンプの出力段を 3 ステート（ハイインピーダンス）にする事で、全ての出力電流を効果的に遮断します。接合部温度が約 160°C に下がるまで、アンプはこの無効状態を保持します。接合部温度がこの温度まで下がった時点で、サーマルシャットダウン回路は MCP6V5X アンプの出力段を有効にし、デバイスは正常動作を再開します。

再開時に異常状態がまだ持続している場合（例：アンプ出力 (V_{OUT}) の短絡によって出力電流が過大となっていた場合）、サーマルシャットダウン回路が再度トリガされ、異常条件が取り除かれるまで上述の動作が繰り返されます。

MCP6V5X のサーマルシャットダウン機能は、デバイスがストレス条件で動作した時にデバイスをシャットダウンモードにしますが、その間にデバイスが損傷しない事を保証する物ではありません。

4.3 応用に関するヒント

4.3.1 入力オフセット電圧の温度依存性

入力オフセット電圧の 1 次温度係数 (TC_1) と 2 次温度係数 (TC_2) は「**DC 特性**」に記載しています。仕様レンジ内の全ての温度に対する入力オフセット電圧は下式により求められます。

式 4-3:

$$V_{OS}(T_A) = V_{OS} + TC_1 \Delta T + TC_2 \Delta T^2$$

$$\Delta T = T_A - 25^\circ\text{C}$$

$$V_{OS}(T_A) = T_A \text{ における入力オフセット電圧}$$

$$V_{OS} = 25^\circ\text{C における入力オフセット電圧}$$

$$TC_1 = 1 \text{ 次温度係数}$$

$$TC_2 = 2 \text{ 次温度係数}$$

4.3.2 DC ゲインのグラフ

図 2-8、図 2-9、図 2-10 はそれぞれ CMRR、PSRR、 A_{OL} の逆数（単位: $\mu\text{V/V}$ ）のヒストグラムを示しています。これらの値は、コモンモード入力電圧 (V_{CM})、電源電圧 (V_{DD})、出力電圧 (V_{OUT}) の変化に対する入力オフセット電圧 (V_{OS}) の変化量を表します。

$1/A_{OL}$ のヒストグラムは $0 \mu\text{V/V}$ を中心に分布しています。これは、計測値に対してオペアンプの入力ノイズの影響が最も支配的であるためです。ここに示された負の値は、ノイズと試験装置の計測限界を反映した物であり、**不安定動作を示している訳ではありません**。量産検査では V_{OS} を複数回計測する事で、オペアンプの安定性を検証しています。不安定なデバイスは、 V_{OS} の変動が大きくなるか、出力がどちらかの電源レール電圧に張り付きます。

4.3.3 電源投入時のオフセット

電源投入直後は、これらのデバイスの入力オフセット電圧 (V_{OS}) は未補正です（通常は $\pm 5\text{mV}$ 未満）。DC ゲインの大きな回路では、出力が 2 つのレールのどちらかの電圧に達する可能性があります。その場合、有効な出力が得られるまでの時間は、通常の起動時間 (t_{STR} 等) よりも長くなります（出力オーバードライブ回復時間 (t_{ODR} 等) が追加される）。

起動時間の増加を防ぐ 1 つの方法は、ゲインを下げる事です。帰還抵抗 (R_F) と並列にコンデンサを追加する方法も使えます。

4.3.4 信号源抵抗

入力バイアス電流には 2 つの主要成分があり、1 つは室温以下で支配的となるスイッチンググリッチであり、もう 1 つは +85°C 以上で支配的となる入力 ESD ダイオードのリーク電流です。

入力から見える抵抗を小さくかつ等しくする事により、入力バイアス電流によって発生する出力オフセットを最小限に抑えます。

入力から見える抵抗は、高周波 (1MHz 以上) において $10\Omega \sim 1\text{k}\Omega$ にする必要があります。これにより、非常に高速なスイッチンググリッチが性能全体に与える影響を最小化する効果が得られます。場合によっては、この効果を得るために入力に直列抵抗を追加する必要があるかもしれません。

高ゲインの場合、入力抵抗を小さくする必要があるかもしれません。そうしないと寄生容量によって正帰還が発生し、回路が不安定になる可能性があります。

4.3.5 信号源容量

2 つの入力から見える容量は小さくする必要があります。高ゲインの場合、入力容量と信号源抵抗が高いと回路が不安定になる事があります。

4.3.6 容量性負荷

大きな容量性負荷を駆動すると、電圧帰還オペアンプの安定性に問題が生じる可能性があります。負荷容量が増えるにつれて帰還ループの位相マージンが減少し、閉ループ帯域幅が減少します。これにより周波数応答にゲインのピークが生じ、ステップ応答にオーバーシュートとリングングが発生します。これらのゼロドリフト オペアンプは独自の回路方式を採用しているため、標準的なリニア オペアンプとは出力インピーダンスが異なります。

これらのオペアンプを使って容量性負荷を駆動する場合、出力に直列抵抗 (図 4-9 の R_{ISO}) を接続して出力負荷を抵抗性にする事により、高周波における帰還ループの位相マージン (安定性) を改善できます。一般的に、帯域幅は容量性負荷があると低下します。

図 4-8 に、負荷容量とゲインに対する推奨 R_{ISO} 値の関係を示します。x 軸は負荷容量 (C_L) です。y 軸は抵抗 (R_{ISO}) です。

G_N は回路のノイズゲインです。非反転ゲインの場合、 G_N と信号ゲインは同じです。反転ゲインの場合、 G_N は $1 + |\text{信号ゲイン}|$ です (例: -1 V/V の場合、 $G_N = +2 \text{ V/V}$)。

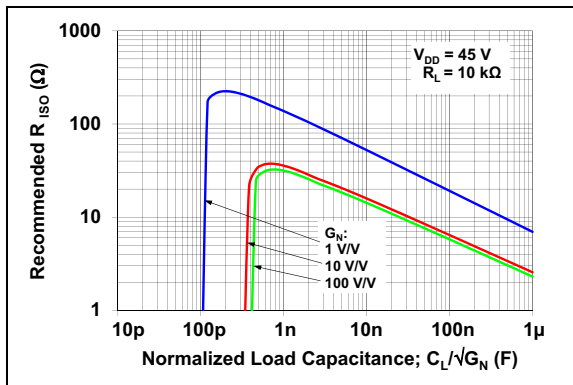


図 4-8: 容量性負荷と推奨 R_{ISO} 値の関係

上記に従って選択した R_{ISO} を回路に取り付け、周波数応答のピークとステップ応答のオーバーシュートを確認します。良好な挙動が得られるまで R_{ISO} の値を変更します。ベンチ評価が役立ちます。

4.3.7 出力負荷の安定化

ゲインが低い場合、本ゼロドリフト オペアンプ ファミリの出力インピーダンス (図 2-28、図 2-29 参照) は 2 つのゼロ点を持ちます。このため、デバイスのクロスオーバー周波数の近くでインピーダンスが低くなる帰還ネットワークでは、大きな位相シフトが発生する可能性があります。この位相シフトにより、安定性に問題が生じる恐れがあります。

図 4-9 は、出力負荷が $(R_L + R_{ISO}) || (R_F + R_G)$ である事を示しています。 R_{ISO} は負荷の前の抵抗です。安定性を維持するには、この負荷が十分に大きい必要があります。総負荷が $10 \text{ k}\Omega$ 以上となるよう設計する事を推奨します。

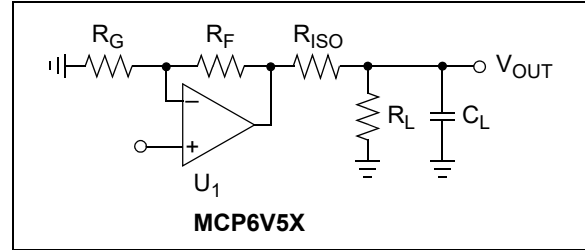


図 4-9: 出力抵抗 R_{ISO} による容量性負荷の安定化

4.3.8 ゲインピーキング

図 4-10 に、非反転アンプ (V_M が DC 電圧、 V_P が入力) または反転アンプ (V_P が DC 電圧、 V_M が入力) を構成するオペアンプ回路を示します。 C_N と C_G は、各入力ピンでの総静電容量を表します。これらにはオペアンプのコモンモード入力容量 (C_{CM})、基板の寄生容量、並列に配置された全てのコンデンサが含まれます。 C_{FP} は出力と非反転入力ピンの間の寄生カップリング容量です。

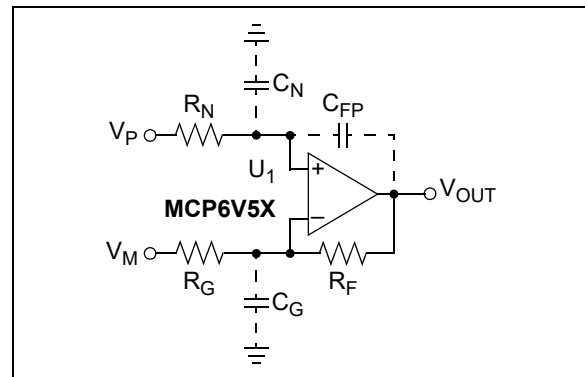


図 4-10: 寄生容量を含むアンプ回路

C_G は R_G と並列に働き、ゲインが $+1 \text{ V/V}$ の場合を除き、高周波数でゲインを増大させます。 C_G は帰還ループの位相マージンも低下させ、回路を不安定にします。この効果は、 C_G または $R_F || R_G$ のどちらかを小さくする事で低減できます。

C_N と R_N はローパスフィルタを形成し、 V_P の信号に影響を与えます。このフィルタは、 $1/(2\pi R_N C_N)$ に 1 つの実数極を持ちます。

使用する R_F の最大値は、ノイズゲイン (4.3.6 「容量性負荷」内の G_N 参照)、 C_G 、開ループゲインの位相シフトによって決まります。 R_F のおおよその制限値は式 4-4 で求められます。

式 4-4:

$$R_F \leq 10 \text{ k}\Omega \times \frac{3.5 \text{ pF}}{C_G} \times G_N^2$$

アプリケーションによっては、出力負荷またはゲインピーキング（ステップ応答のオーバーシュート）を低減するためにこれらの値を変更します。

高ゲインでは、正帰還と発振を防ぐために R_N を小さくする必要があります。 C_N の値を大きくする方法も効果的です。

4.3.9 不要なノイズと信号の低減

不要なノイズと信号は以下の方法により低減します。

- 低帯域幅信号フィルタ
 - ランダムなアナログノイズの最小化
 - 干渉信号の低減
- 適切なプリント基板 (PCB) レイアウト
 - クロストークの最小化
 - 高速のスイッチング エッジと相互作用する寄生容量と寄生インダクタンスの最小化
- 適切な電源設計
 - 他の回路からの絶縁
 - 電源ラインからの干渉に対するフィルタ処理

4.3.10 電源のバイパスとフィルタ処理

良好な高周波性能を得るため、本オペアンプの電源ピン（単電源の場合は V_{DD} のみ）には、低 ESR セラミック バイパス コンデンサ ($0.01 \sim 0.1 \mu\text{F}$) をピンから 2 mm 以内に配置する必要があります。

低速の大電流を供給するには、バルクコンデンサ ($1 \mu\text{F}$ 以上) をデバイスから 100 mm 以内に配置する事を推奨します。このバルクコンデンサは、他の低ノイズ アナログデバイスと共有できます。

スイッチング電源等による高周波電源ノイズは、DC オフセットのシフトを伴う過度の相互変調歪みを発生させる場合があるため、このようなノイズはフィルタで処理する必要があります。電源接続に小さな抵抗またはフェライトビーズを追加すると効果的な場合があります。

4.3.11 DC 精度を確保するためのプリント基板設計

$\pm 1 \mu\text{V}$ レベルの DC 精度を達成するには、各種の物理誤差を最小化する必要があります。プリント基板 (PCB)、配線、熱環境は達成可能な精度に大きく影響します。PCB 設計が不適切である場合、MCP6V51/2/4 オペアンプの特性は仕様値の 100 倍以上まで簡単に悪化してしまう可能性があります。

4.3.11.1 プリント基板 (PCB) レイアウト

異種金属を接合すると、温度によって変化する電圧が接合部に発生します（ゼーベック効果または熱電接点効果）。この効果は、熱電対による温度計測に利用されます。以下に PCB 上で形成される熱電接点の例を挙げます。

- 銅パッドにはんだ付けした部品（抵抗、オペアンプ等）
- PCB に機械的に接続した配線
- ジャンパ
- はんだ付け接点
- PCB ビア

標準的な熱電接点の温度対電圧変換係数は $1 \sim 100 \mu\text{V}/^\circ\text{C}$ です（さらに大きい場合もあります）。

Microchip 社のアプリケーション ノート『AN1258 - オペアンプを使用した高精度回路デザイン：PCB のレイアウト テクニック』（DS01258）には、熱電接点効果を最小化する PCB レイアウト手法の詳細を記載しています。さらにクロストーク、インピーダンス、機械的応力、湿度等の効果についても記載しています。

4.3.11.2 クロストーク

DC クロストークの影響は入力オフセット電圧の上昇として現れます。その一般的な原因には以下が含まれます。

- コモンモード ノイズ（遠隔配置センサ）
- グランドループ（戻り電流経路）
- 電源カップリング

主電源（通常 50Hz または 60Hz）やその他の AC 電源からの干渉も DC 性能に影響を与える場合があります。非線形歪みは、これらの信号を複数の高調波ノイズに変換します。これによって観測に DC シフトの影響があり得ます。信号を ADC でサンプリングする際、これらの AC 信号は DC の折り返し歪みにもなり、オフセットが見かけ上シフトします。

以下の方法により、干渉を低減できます。

- トレースと配線をできるだけ短くする
- シールドを使う
- グランドプレーンを使う（最低でもスターグランド）
- 入力信号源を DUT の近くに配置する
- PCB を適切にレイアウトする
- ゼロドリフト オペアンプごとに別々の電源フィルタ（バイパス コンデンサ）を用いる

4.3.11.3 その他の効果

入力ピンから見える抵抗をできるだけ小さく、かつ等しくする事により、バイアス電流関連のオフセットを最小化します。

入力ピンから見える (トレース) 容量を小さく、かつ差動時の信号線容量を等しくします。これは、スイッチング グリッチによって発生するオフセット電圧の最小化に効果的です。

同軸ケーブルの曲げ半径が小さすぎると、中心導体にわずかな電圧降下が発生します (摩擦電気効果)。導体と絶縁体が密着した状態を保てるよう、曲げ半径は十分に大きくします。

一部のコンデンサタイプ (セラミック等) では、機械的応力によって微小電圧が発生する場合があります。信号経路には適切なタイプのコンデンサを使い、機械的ストレスと振動を最小限に抑えるよう、実装方法に留意します。

湿度によって回路に電気化学的な電圧が発生する場合があります。これには PCB の適切な清浄化と封止が効果的です。

4.4 代表的な応用回路

4.4.1 ハイサイド電流検出

MCP6V51/2/4 の共通モード入力レンジの下限は $[V_{SS} - 0.3 \text{ V max.}]$ であり、グランド電位のクロスを許すため、本アンプはローサイド電流検出アプリケーション向け (特に高い電源電圧が要求される場合) に最適です。ハイサイド電流検出回路の例を図 4-11 に示します。この例の負荷電流 (I_L) レンジは $0 \sim 1.5 \text{ A}$ であり、この電流によって生じるシャント抵抗での電圧降下は $0 \sim 75 \text{ mV}$ です。MCP6V51/2/4 のゲインは 201 V/V に設定され、約 $0 \sim +15 \text{ V}$ の出力電圧レンジが得られます。

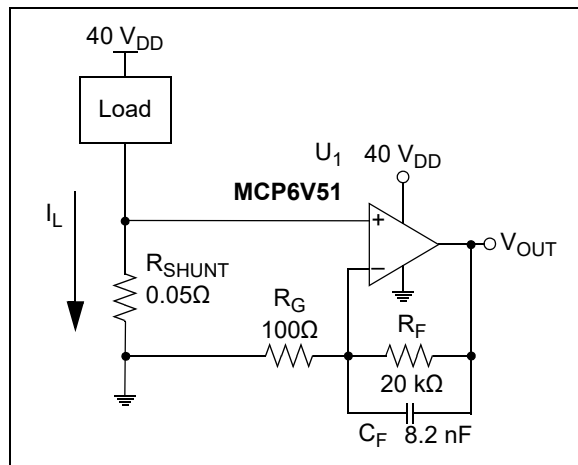


図 4-11: ローサイド電流検出回路
(最大負荷電流 = 1.5 A)

この回路例は類似するアプリケーションに幅広く応用できます。

- $4.5 \sim 45 \text{ V}$ の V_{DD} 電圧に対応
- 負荷電流のレンジに応じてシャント抵抗またはゲイン (もしくはその両方) を調整

MCP6V51/2/4 は非常に低オフセットドリフトであり、 $1/f$ ノイズはほぼゼロであるため、シャント抵抗値を非常に小さくできます。このため、この種のアプリケーションで生じる熱とサイズの問題を緩和できます。

4.4.2 ホイートストンブリッジ

多くのセンサはホイートストンブリッジとして構成されます。代表例として歪みゲージや圧力センサがあります。これらのセンサでは、信号が微弱で共通モードノイズが大きくなる場合があります。このため、差動ゲインの大きなアンプの設計が求められます。

図 4-12 に、最小限の部品でホイートストンブリッジに接続する方法を示します。この回路は非対称であるため、ADC 入力はシングルエンドであり、最小限のフィルタ処理を適用しています。共通モードノイズが中程度であれば、十分に良好な CMRR が得られます。

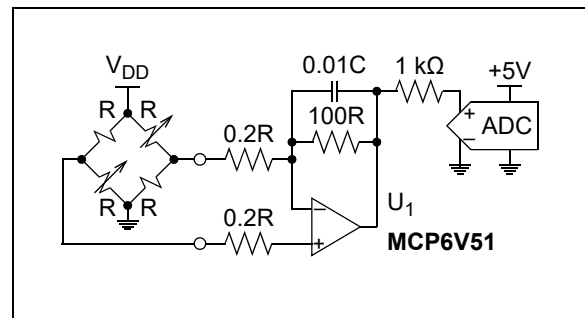


図 4-12: ホイートストンブリッジ向けの
シンプルな回路

図 4-13 に、より高性能なホイートストンブリッジ信号コンディショニング回路を示します。この回路例は、ブリッジに対して対称かつ高インピーダンスの負荷を、より優れた CMRR 性能で提供します。この回路は、差動信号を ADC へ提供する事により高い CMRR を維持します。

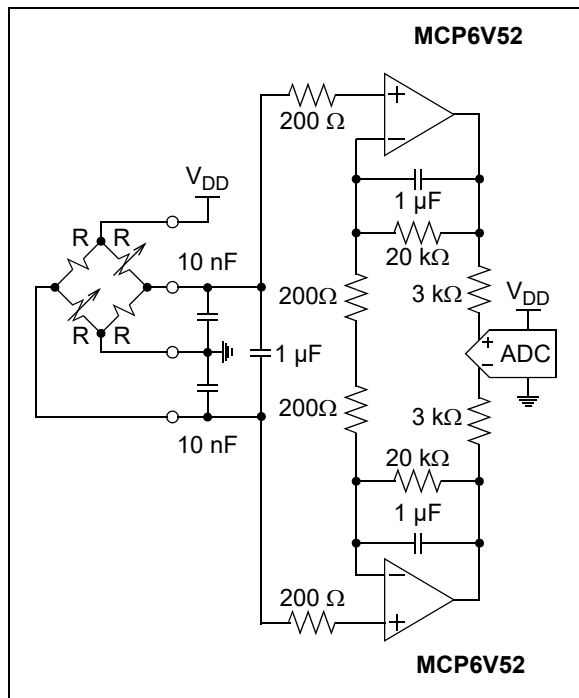


図 4-13: ホイートストンブリッジ向けの高性能な回路

4.4.3 RTD センサ

図 4-14 のレシオメトリック回路は、温度レンジが限られたアプリケーション向けに 2 線式 RTD をコンディショニングします。U₁ は、低周波数に極を持つ差動アンプとして機能します。センサの配線抵抗 (R_W) はファームウェアで補正します。RTD の障害 (開放) は、レンジ外の電圧により検出します。

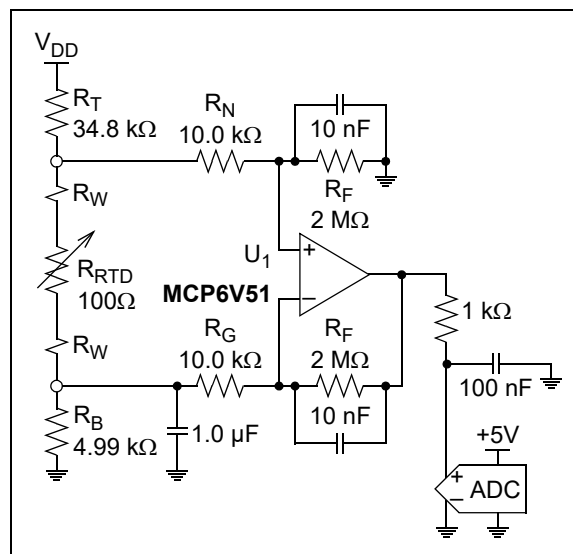


図 4-14: RTD センサ

5.0 設計支援

Microchip 社は、MCP6V51/2/4 オペアンプ ファミリ向けの基本的な設計支援を提供しています。

5.1 Microchip Advanced Part Selector (MAPS)

MAPS を使うと、お客様の設計要件を満たす Microchip 社製デバイスを効率的に検索できます。このツールは Microchip 社のウェブサイト (www.microchip.com/maps) から無償で入手できます。MAPS はアナログ、メモリ、MCU、DSC を含む Microchip 社製品のポートフォリオを対象とした総合的な選択ツールです。このツールを使うと、デバイスのリストを並べ換える事や、パラメータを指定してデバイスを検索する事ができます。また、選択したデバイスを横並びの一覧にしたレポートをエクスポートする事もできます。Microchip 社製品のデータシート、購入サイト、関連情報への便利なリンクも利用できます。

5.2 アナログデモ / 評価用ボード

お客様の開発期間の短縮を支援するため、Microchip 社はアナログデモ/評価用ボードを豊富に提供しています。これらのボードの一覧と関連ユーザガイドおよび技術情報は、Microchip 社のウェブサイト (www.microchip.com/analogtools) でご覧になれます。

特に以下のボードを推奨します。

- MCP6V01 熱電対自動ゼロ調整リファレンス デザイン (製品番号: MCP6V01RD-TCPL)
- MCP6XXX アンプ評価用ボード 1 (製品番号: DS51667)
- MCP6XXX アンプ評価用ボード 2 (製品番号: DS51668)
- MCP6XXX アンプ評価用ボード 3 (製品番号: DS51673)
- MCP6XXX アンプ評価用ボード 4 (製品番号: DS51681)
- アクティブ フィルタ デモボード キット (製品番号: DS51614)
- 8 ピン SOIC/MSOP/TSSOP/DIP 評価用ボード (製品番号: SOIC8EV)
- 14 ピン SOIC/TSSOP/DIP 評価用ボード (製品番号: SOIC14EV)

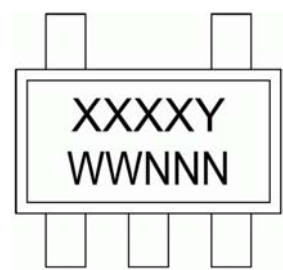
5.3 アプリケーション ノート

補足参照資料として、Microchip 社が提供する以下のアプリケーション ノートを推奨します。これらは Microchip 社のウェブサイト (www.microchip.com/appnotes) から入手できます。

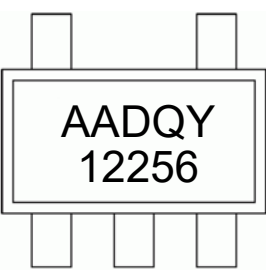
- ADN003 - 『Select the Right Operational Amplifier for your Filtering Circuits』 (DS21821)
- AN722 - 『オペアンプ トポロジと DC 仕様』 (DS00722)
- AN723 - 『オペアンプの AC 仕様とアプリケーション』 (DS00723)
- AN884 - 『オペアンプによる容量性負荷の駆動』 (DS00884)
- AN990 - 『アナログセンサ用コンディショニング回路の概要』 (DS00990)
- AN1177 - 『オペアンプを使用したデザインの精度: DC 誤差』 (DS01177)
- AN1228 - 『オペアンプを使用したデザインの精度: ランダムノイズ』 (DS01228)
- AN1258 - 『オペアンプを使用した高精度回路デザイン: PCB のレイアウト テクニック』 (DS01258)

6.0 パッケージ情報

5ピンSOT-23 (MCP6V51)



例



8ピンMSOP(MCP6V51、MCP6V52)



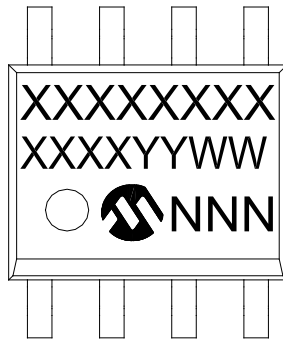
例



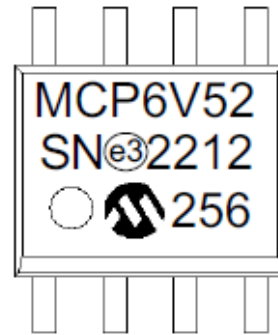
凡例：	XX...X	お客様固有情報
	Y	年コード (西暦の下 1 桁)
	YY	年コード (西暦の下 2 桁)
	WW	週コード (1 月 1 日の週を「01」とする)
	NNN	英数字のトレーサビリティコード
	(e3)	無光沢スズ (Sn) めっきの使用を示す鉛フリーの JEDEC® マーク
	*	このパッケージは鉛フリーです。鉛フリー JEDEC マーク ((e3)) は外箱に表記しています。

Note: Microchip 社の製品番号が 1 行に収まりきらない場合は複数行を使います。その場合、お客様固有情報に使える文字数が制限されます。

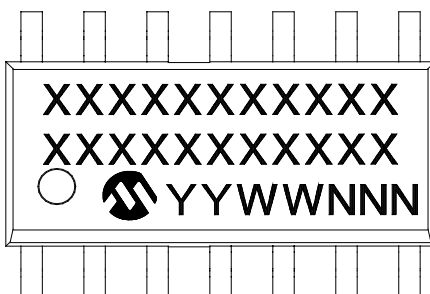
8ピンSOIC (MCP6V52)



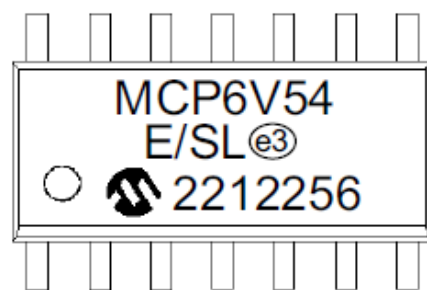
例



14ピンSOIC (MCP6V54)

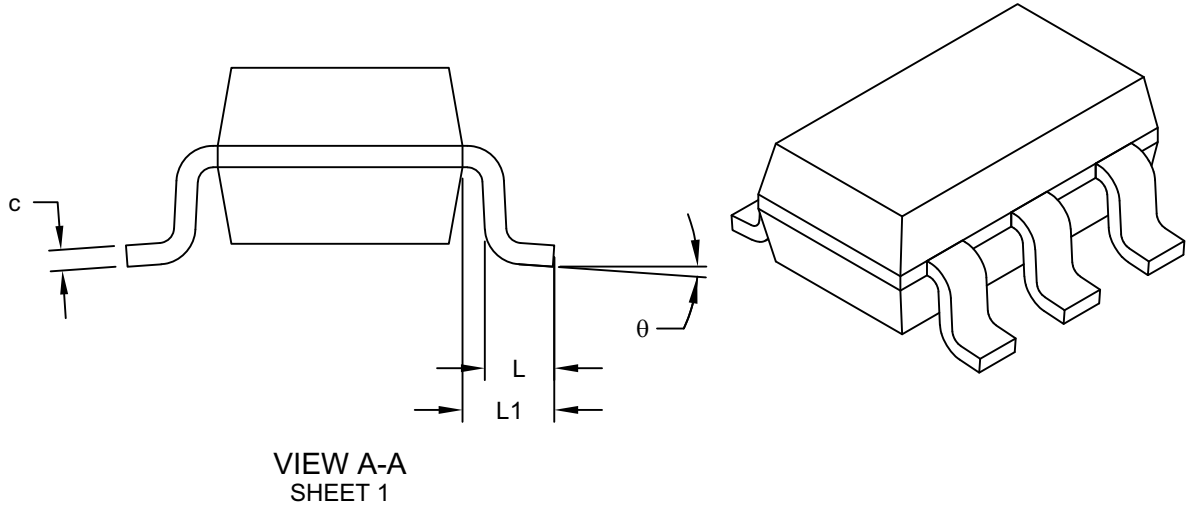


例



5-Lead Plastic Small Outline Transistor (OT) [SOT-23]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	5		
Pitch	e	0.95 BSC		
Outside lead pitch	e1	1.90 BSC		
Overall Height	A	0.90	-	1.45
Molded Package Thickness	A2	0.89	-	1.30
Standoff	A1	-	-	0.15
Overall Width	E	2.80 BSC		
Molded Package Width	E1	1.60 BSC		
Overall Length	D	2.90 BSC		
Foot Length	L	0.30	-	0.60
Footprint	L1	0.60 REF		
Foot Angle	θ	0°	-	10°
Lead Thickness	c	0.08	-	0.26
Lead Width	b	0.20	-	0.51

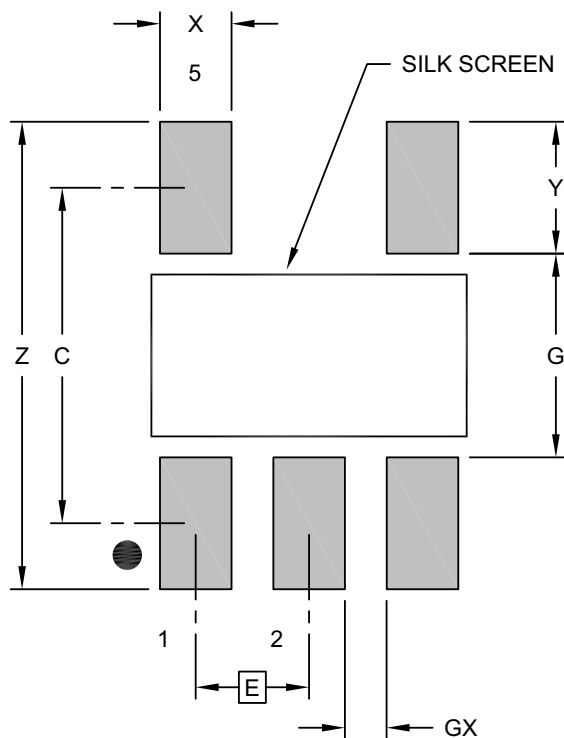
Notes:

- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-091-OT Rev H Sheet 2 of 2

5-Lead Plastic Small Outline Transistor (OT) [SOT-23]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.95 BSC		
Contact Pad Spacing	C		2.80	
Contact Pad Width (X5)	X			0.60
Contact Pad Length (X5)	Y			1.10
Distance Between Pads	G	1.70		
Distance Between Pads	GX	0.35		
Overall Width	Z			3.90

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

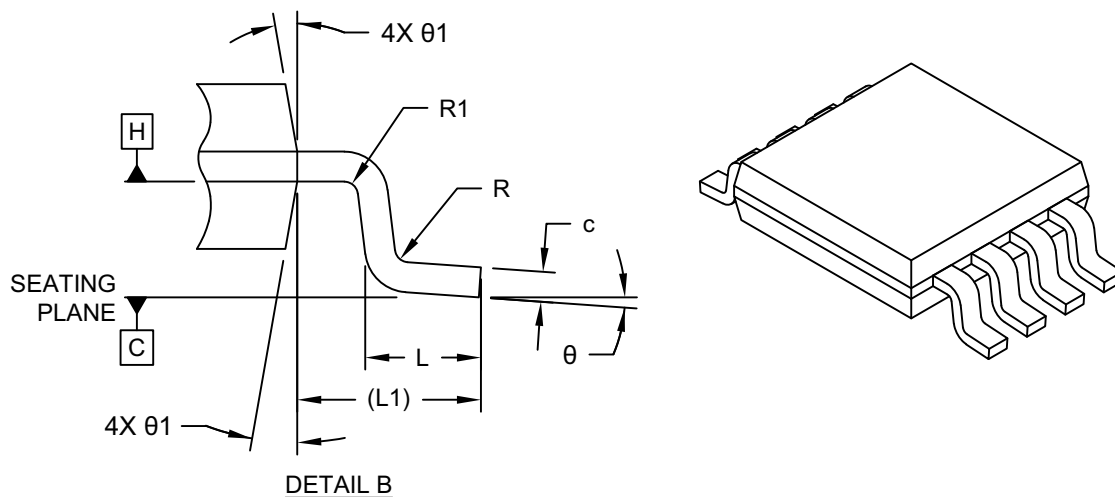
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2091-OT Rev H

MCP6V51/2/4

8-Lead Plastic Micro Small Outline Package (MS) - 3x3 mm Body [MSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.10
Standoff	A1	0.00	–	0.15
Molded Package Thickness	A2	0.75	0.85	0.95
Overall Length	D	3.00 BSC		
Overall Width	E	4.90 BSC		
Molded Package Width	E1	3.00 BSC		
Terminal Width	b	0.22	–	0.40
Terminal Thickness	c	0.08	–	0.23
Terminal Length	L	0.40	0.60	0.80
Footprint	L1	0.95 REF		
Lead Bend Radius	R	0.07	–	–
Lead Bend Radius	R1	0.07	–	–
Foot Angle	θ	0°	–	8°
Mold Draft Angle	θ1	5°	–	15°

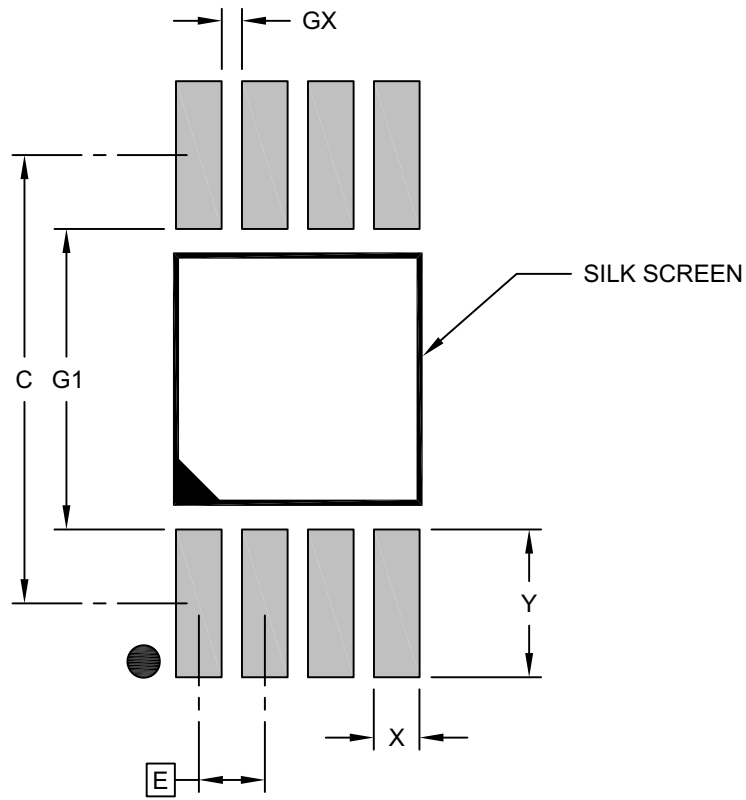
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111-MS Rev F Sheet 2 of 2

8-Lead Plastic Micro Small Outline Package (MS) - 3x3 mm Body [MSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Contact Pitch	E		0.65 BSC		
Contact Pad Spacing	C			4.40	
Contact Pad Width (X8)	X				0.45
Contact Pad Length (X8)	Y				1.45
Contact Pad to Contact Pad (X4)	G1		2.95		
Contact Pad to Contact Pad (X6)	GX		0.20		

Notes:

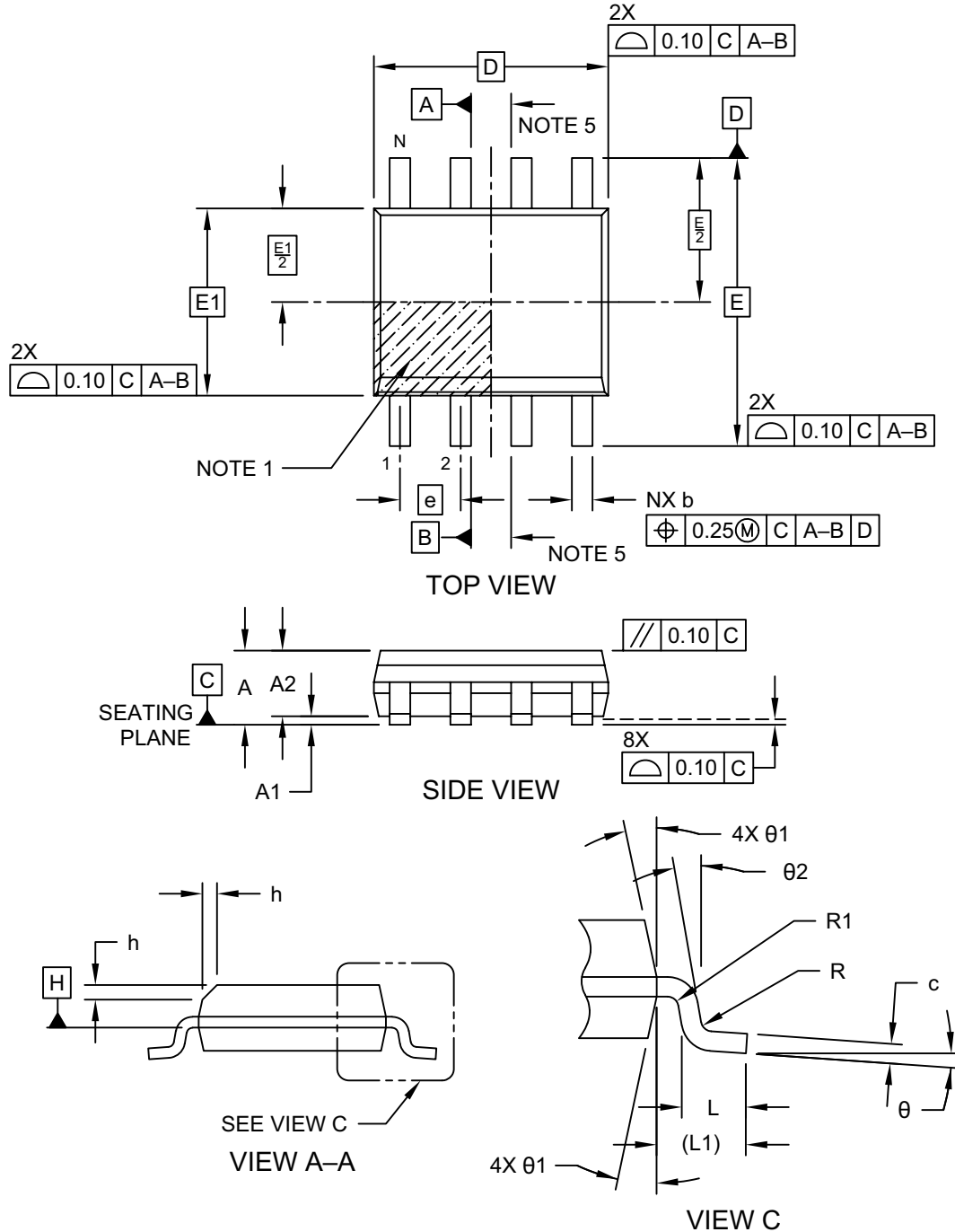
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2111-MS Rev F

MCP6V51/2/4

8-Lead Plastic Small Outline (SN) - Narrow, 3.90 mm (.150 In.) Body [SOIC]

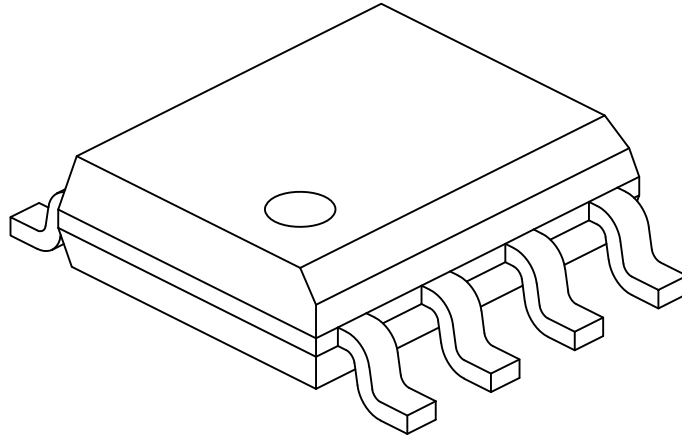
Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Microchip Technology Drawing No. C04-057-SN Rev K Sheet 1 of 2

8-Lead Plastic Small Outline (SN) - Narrow, 3.90 mm (.150 In.) Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	1.75
Molded Package Thickness	A2	1.25	–	–
Standoff §	A1	0.10	–	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (Optional)	h	0.25	–	0.50
Foot Length	L	0.40	–	1.27
Footprint	L1	1.04 REF		
Lead Thickness	c	0.17	–	0.25
Lead Width	b	0.31	–	0.51
Lead Bend Radius	R	0.07	–	–
Lead Bend Radius	R1	0.07	–	–
Foot Angle	θ	0°	–	8°
Mold Draft Angle	θ1	5°	–	15°
Lead Angle	θ2	0°	–	–

Notes:

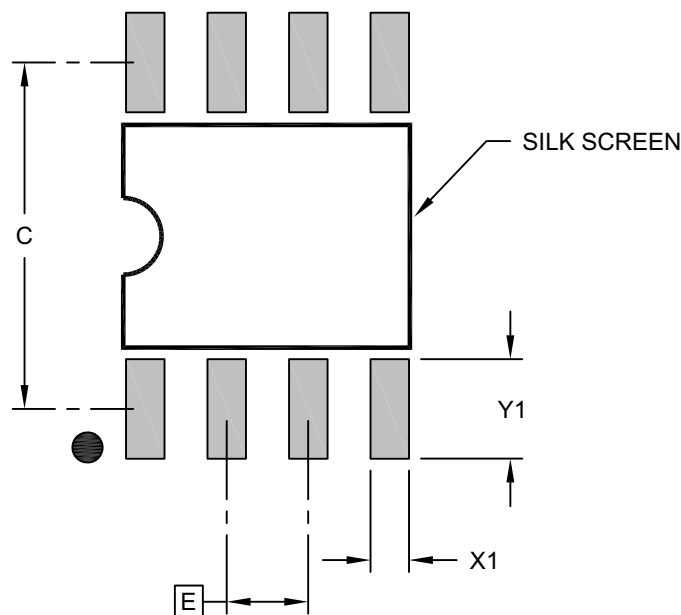
- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
 - BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 - REF: Reference Dimension, usually without tolerance, for information purposes only.
- Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-057-SN Rev K Sheet 2 of 2

MCP6V51/2/4

8-Lead Plastic Small Outline (SN) - Narrow, 3.90 mm (.150 In.) Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

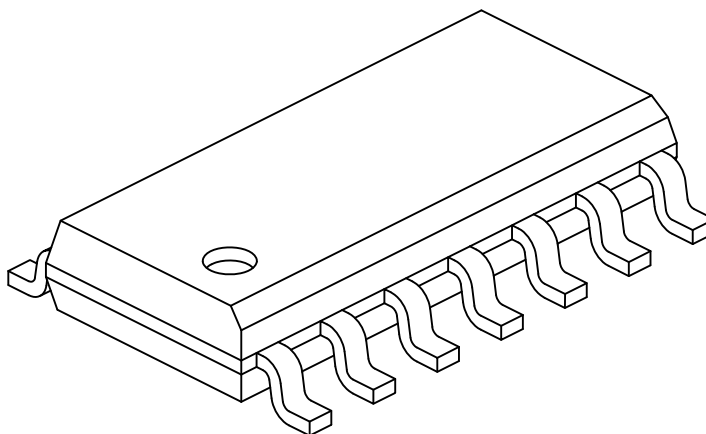
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2057-SN Rev K

MCP6V51/2/4

14-Lead Plastic Small Outline (SL) - Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Number of Pins	N		14		
Pitch	e		1.27 BSC		
Overall Height	A		-	-	1.75
Molded Package Thickness	A2		1.25	-	-
Standoff §	A1		0.10	-	0.25
Overall Width	E		6.00 BSC		
Molded Package Width	E1		3.90 BSC		
Overall Length	D		8.65 BSC		
Chamfer (Optional)	h		0.25	-	0.50
Foot Length	L		0.40	-	1.27
Footprint	L1		1.04 REF		
Lead Angle	Ø		0°	-	-
Foot Angle	φ		0°	-	8°
Lead Thickness	c		0.10	-	0.25
Lead Width	b		0.31	-	0.51
Mold Draft Angle Top	α		5°	-	15°
Mold Draft Angle Bottom	β		5°	-	15°

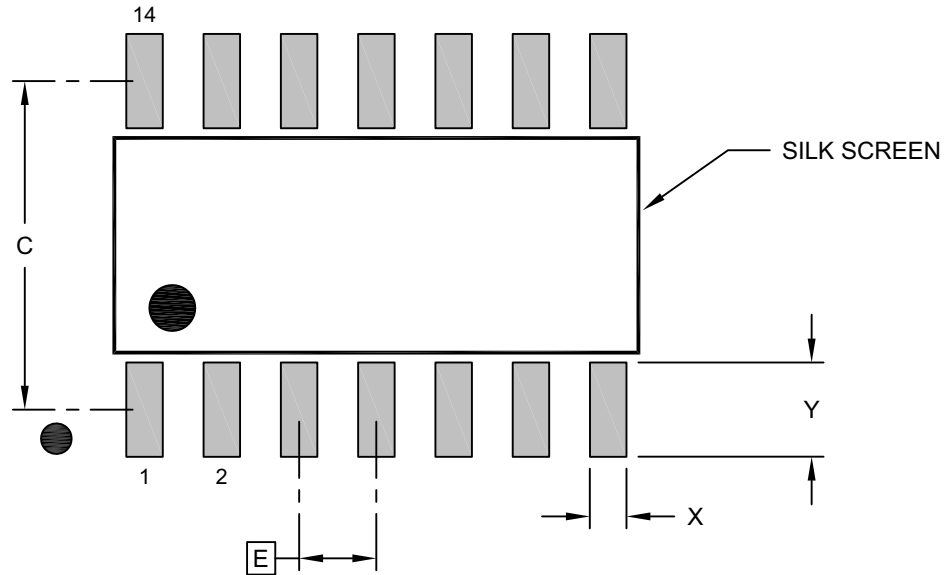
Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic
- Dimension D does not include mold flash, protrusions or gate burrs, which shall not exceed 0.15 mm per end. Dimension E1 does not include interlead flash or protrusion, which shall not exceed 0.25 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.
- Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-065-SL Rev D Sheet 2 of 2

14-Lead Plastic Small Outline (SL) - Narrow, 3.90 mm Body [SOIC]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		1.27 BSC	
Contact Pad Spacing	C		5.40	
Contact Pad Width (X14)	X			0.60
Contact Pad Length (X14)	Y			1.55

Notes:

- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2065-SL Rev D

MCP6V51/2/4

NOTE:

補遺 A: 改訂履歴

リビジョン D (2023 年 5 月)

1. 「製品識別システム (車載対応品)」を追加しました。
2. 6.0 「パッケージ情報」を更新しました。
3. 3.0 「ピンの説明」を更新しました。

リビジョン C (2023 年 1 月)

1. 「特長」を更新しました。
2. 「電氣的仕様」を更新しました。
3. 「パッケージ情報」を更新しました。
4. 「製品識別システム」を更新しました。

リビジョン B (2022 年 5 月)

1. デバイスに MCP6V52 と MCP6V54 を追加しました。

リビジョン A (2018 年 12 月)

1. 本書の初版です。

MCP6V51/2/4

NOTE:

製品識別システム

ご注文や製品の価格、納期につきましては弊社または正規代理店にお問い合わせください。

製品番号	[X] ⁽¹⁾	-X	/XX	XXX ⁽²⁾	例:
デバイス	テープ&リール オプション	温度 レンジ	パッケージ	クラス	a) MCP6V51T-E/OT: テープ&リール、 5ピンSOT-23パッケージ
デバイス:	MCP6V51: オペアンプ 1 回路入り MCP6V51T: オペアンプ 1 回路入り (テープ & リール) (SOT-23、MSOP) MCP6V52: オペアンプ 2 回路入り MCP6V52T: オペアンプ 2 回路入り (テープ & リール) (SOIC、MSOP) MCP6V54: オペアンプ 4 回路入り MCP6V54T: オペアンプ 4 回路入り (テープ & リール) (SOIC)				b) MCP6V51-E/MS: 8ピンMSOPパッケージ
温度レンジ	E = -40 ~ +125 °C (拡張温度レンジ)				c) MCP6V51T-E/MS: テープ&リール、 8ピンMSOPパッケージ
パッケージ:	OT = 5ピンPlastic Small Outline Transistor (SOT-23) MS = 8ピン Plastic Micro Small Outline Package、3x3 mmボディ (MSOP) SN = 8ピン Plastic Small Outline、Narrow、 3.90 mmボディ (SOIC) SL = 14ピン Plastic Small Outline、Narrow、 3.90 mmボディ (SOIC)				d) MCP6V52-E/MS: 8ピンMSOPパッケージ
クラス:	空欄 = 車載非対応 VAO = 車載対応(MCP6V52、MCP6V54のみ)				e) MCP6V52T-E/MS: テープ&リール、 8ピンMSOPパッケージ
					f) MCP6V52-E/SN: 8ピンSOICパッケージ
					g) MCP6V52T-E/SN: テープ&リール、 8ピンSOICパッケージ
					h) MCP6V54-E/SL: 14ピンSOICパッケージ
					i) MCP6V54T-E/SL: テープ&リール、 14ピンSOICパッケージ

Note 1: テープ & リールの識別情報はカタログの製品番号説明にのみ記載しています。これは製品の注文時に使う識別情報であり、デバイスのパッケージには印刷していません。テープ & リールが選択できるパッケージの在庫 / 供給状況は正規代理店にお問い合わせください。

2: 車載対応品は AEC-Q100 認定済みです (グレード 1)。

MCP6V51/2/4

製品識別システム (車 載対応品)

ご注文や製品の価格、納期につきましては弊社または正規代理店にお問い合わせください。

製品番号	[X] ⁽¹⁾	-X	/XX	XXX ⁽²⁾	例 :
デバイス	テープ&リール オプション	温度 レンジ	パッケージ	クラス	a) MCP6V52-E/MSVAO: 車載対応、 8ピンMSOPパッケージ
デバイス :	MCP6V51: オペアンプ 1 回路入り MCP6V51T: オペアンプ 1 回路入り (テープ & リール) (SOT-23、MSOP) MCP6V52: オペアンプ 2 回路入り MCP6V52T: オペアンプ 2 回路入り (テープ & リール) (SOIC、MSOP) MCP6V54: オペアンプ 4 回路入り MCP6V54T: オペアンプ 4 回路入り (テープ & リール) (SOIC)				b) MCP6V52T-E/MSVAO: 車載対応、 テープ&リール、 8ピンMSOPパッケージ
温度レンジ	E	=	-40 ~ +125 °C (拡張温度レンジ)		c) MCP6V52-E/SNVAO: 車載対応、 8ピンSOICパッケージ
パッケージ :	OT	=	5ピンPlastic Small Outline Transistor (SOT-23)		d) MCP6V52T-E/SNVAO: 車載対応、 テープ&リール、 8ピンSOICパッケージ
	MS	=	8ピン Plastic Micro Small Outline Package、3x3 mmボディ (MSOP)		e) MCP6V54-E/SLVAO: 車載対応、 14ピンSOICパッケージ
	SN	=	8ピン Plastic Small Outline、Narrow、 3.90 mmボディ (SOIC)		f) MCP6V54T-E/SLVAO: 車載対応、 テープ&リール、 14ピンSOICパッケージ
	SL	=	14ピン Plastic Small Outline、Narrow、 3.90 mmボディ (SOIC)		
クラス :	空欄	=	車載非対応		Note 1: テープ & リールの識別情報はカタログ の製品番号説明にのみ記載しています。 これは製品の注文時に使う識別情報であ り、デバイスのパッケージには印刷して いません。テープ & リールが選択できる パッケージの在庫 / 供給状況は正規代理 店にお問い合わせください。 2: 車載対応品は AEC-Q100 認定済みです (グレード 1)。
	VAO	=	車載対応 (MCP6V52、MCP6V54のみ)		

Microchip 社製品のコード保護機能について以下の点にご注意ください。

- Microchip 社製品は、該当する Microchip 社データシートに記載の仕様を満たしています。
- Microchip 社では、通常の条件ならびに仕様に従って使った場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip 社はその知的財産権を重視し、積極的に保護しています。Microchip 社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip 社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進歩しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。

本書および本書に記載されている情報は、Microchip 社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip 社製品に対してのみ使用する事ができます。それ以外の方法でこの情報を使用する事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートについては、弊社または代理店にお問い合わせになるか、<https://www.microchip.com/en-us/support/design-help/client-support-services> をご覧ください。

Microchip 社は本書の情報を「現状のまま」で提供しています。Microchip 社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合も Microchip 社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかににかかわらず、また Microchip 社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対する Microchip 社の責任限度額は、使用者が当該情報に関連して Microchip 社に直接支払った額を超えません。

Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

Microchip 社の品質管理システムについては www.microchip.com/quality をご覧ください。

商標

Microchip 社の名称とロゴ、Microchip ロゴ、Adaptec、AVR、AVR ロゴ、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、Keeloq、Kleer、LANCheck、LinkMD、maxStylus、maxTouch、MediaLB、megaAVR、Microsemi、Microsemi ロゴ、MOST、MOST ロゴ、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32 ロゴ、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST ロゴ、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGA は米国およびその他の国における Microchip Technology Incorporated の登録商標です。

AgileSwitch、APT、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus ロゴ、Quiet-Wire、SmartFusion、SyncWorld、Temux、TimeCesium、TimeHub、TimePictra、TimeProvider、TrueTime、ZL は米国における Microchip Technology Incorporated の登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、GridTime、IdealBridge、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、KoD、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified logo、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PiCtail、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQL、SuperSwitcher、SuperSwitcher II、Switchtec、SynchronPHY、Total Endurance、Trusted Time、TSHARC、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENA は米国とその他の国における Microchip Technology Incorporated の商標です。

SQTP は米国における Microchip Technology Incorporated のサービスマークです。

Adaptec ロゴ、Frequency on Demand、Silicon Storage Technology、Symmcom はその他の国における Microchip Technology Incorporated の登録商標です。

GestIC は、その他の国における Microchip Technology Germany II GmbH & Co. KG (Microchip Technology Inc. の子会社) の登録商標です。

その他の商標は各社に帰属します。

© 2023, Microchip Technology Incorporated and its subsidiaries.

All Rights Reserved.

ISBN: 978-1-6683-2575-9

各国の営業所とサービス

北米

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel:480-792-7200
Fax:480-792-7277
技術サポート :
<http://www.microchip.com/support>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel:678-957-9614
Fax:678-957-1455

オースティン, TX
Tel:512-257-3370

ボストン
Westborough, MA
Tel:774-760-0087
Fax:774-760-0088

シカゴ
Itasca, IL
Tel:630-285-0071
Fax:630-285-0075

ダラス
Addison, TX
Tel:972-818-7423
Fax:972-818-2924

デトロイト
Novi, MI
Tel:248-848-4000

ヒューストン, TX
Tel:281-894-5983

インディアナポリス
Noblesville, IN
Tel:317-773-8323
Fax:317-773-5453
Tel:317-536-2380

ロサンゼルス
Mission Viejo, CA
Tel:949-462-9523
Fax:949-462-9608
Tel:951-273-7800

ローリー, NC
Tel:919-844-7510

ニューヨーク, NY
Tel:631-435-6000

サンノゼ, CA
Tel:408-735-9110
Tel:408-436-4270

カナダ - トロント
Tel:905-695-1980
Fax:905-695-2078

アジア / 太平洋

オーストラリア - シドニー
Tel:61-2-9868-6733

中国 - 北京
Tel:86-10-8569-7000

中国 - 成都
Tel:86-28-8665-5511

中国 - 重慶
Tel:86-23-8980-9588

中国 - 東莞
Tel:86-769-8702-9880

中国 - 広州
Tel:86-20-8755-8029

中国 - 杭州
Tel:86-571-8792-8115

中国 - 香港 SAR
Tel:852-2943-5100

中国 - 南京
Tel:86-25-8473-2460

中国 - 青島
Tel:86-532-8502-7355

中国 - 上海
Tel:86-21-3326-8000

中国 - 瀋陽
Tel:86-24-2334-2829

中国 - 深圳
Tel:86-755-8864-2200

中国 - 蘇州
Tel:86-186-6233-1526

中国 - 武漢
Tel:86-27-5980-5300

中国 - 西安
Tel:86-29-8833-7252

中国 - 厦門
Tel:86-592-2388138

中国 - 珠海
Tel:86-756-3210040

アジア / 太平洋

インド - バンガロール
Tel:91-80-3090-4444

インド - ニューデリー
Tel:91-11-4160-8631

インド - プネ
Tel:91-20-4121-0141

日本 - 大阪
Tel:81-6-6152-7160

日本 - 東京
Tel:81-3-6880-3770

韓国 - 大邱
Tel:82-53-744-4301

韓国 - ソウル
Tel:82-2-554-7200

マレーシア - クアラルンプール
Tel:60-3-7651-7906

マレーシア - ペナン
Tel:60-4-227-8870

フィリピン - マニラ
Tel:63-2-634-9065

シンガポール
Tel:65-6334-8870

台湾 - 新竹
Tel:886-3-577-8366

台湾 - 高雄
Tel:886-7-213-7830

台湾 - 台北
Tel:886-2-2508-8600

タイ - バンコク
Tel:66-2-694-1351

ベトナム - ホーチミン
Tel:84-28-5448-2100

ヨーロッパ

オーストリア - ヴェルス
Tel:43-7242-2244-39
Fax:43-7242-2244-393

デンマーク - コペンハーゲン
Tel:45-4485-5910
Fax:45-4485-2829

フィンランド - エスポー
Tel:358-9-4520-820

フランス - パリ
Tel:33-1-69-53-63-20
Fax:33-1-69-30-90-79

ドイツ - ガーヒング
Tel:49-8931-9700

ドイツ - ハーン
Tel:49-2129-3766400

ドイツ - ハイムブロン
Tel:49-7131-72400

ドイツ - カールスルーエ
Tel:49-721-625370

ドイツ - ミュンヘン
Tel:49-89-627-144-0
Fax:49-(89-627)-144-44

ドイツ - ローゼンハイム
Tel:49-8031-354-560

イスラエル - ラーナナ
Tel:972-9-744-7705

イタリア - ミラノ
Tel:39-0331-742611
Fax:39-0331-466781

イタリア - バドヴァ
Tel:39-049-7625286

オランダ - ドリュエネン
Tel:31-416-690399
Fax:31-416-690340

ノルウェー - トロンハイム
Tel:47-7288-4388

ポーランド - ワルシャワ
Tel:48-22-3325737

ルーマニア - ブカレスト
Tel:40-21-407-87-50

スペイン - マドリッド
Tel:34-91-708-08-90
Fax:34-91-708-08-91

スウェーデン - ヨーテボリ
Tel:46-31-704-60-40

スウェーデン - ストックホルム
Tel:46-8-5090-4654

イギリス - ウォーキンガム
Tel:44-118-921-5800
Fax:44-118-921-5820